

UNIVERSIDADE FEDERAL DE SANTA CATARINA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

ESTUDO E REALIZAÇÃO DE UM INVERSOR PARA
UM NO-BREAK

DISSERTAÇÃO SUBMETIDA À UNIVERSIDADE FEDERAL DE SANTA
CATARINA PARA A OBTENÇÃO DO GRAU DE MESTRE EM ENGENHARIA

JULIO CEZAR OLIVEIRA BOLACELL

FLORIANÓPOLIS, SETEMBRO DE 1987

ESTUDO E REALIZAÇÃO DE UM INVERSOR PARA
UM SISTEMA NO-BREAK

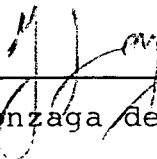
JULIO CEZAR OLIVEIRA BOLACELL

ESTA DISSERTAÇÃO FOI JULGADA ADEQUADA PARA A OBTENÇÃO DO TÍTULO DE MESTRE EM ENGENHARIA, ESPECIALIDADE ENGENHARIA ELÉTRICA E APROVADA EM SUA FORMA FINAL PELO CURSO DE PÓS-GRADUAÇÃO



Prof. Ivo Barbi, Dr. Ing.

Orientador



Prof. Luiz Gonzaga de S. Fonseca, D.Sc
Coordenador do Curso de Pós-Graduação
em Engenharia Elétrica

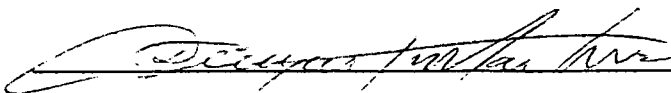
BANCA EXAMINADORA



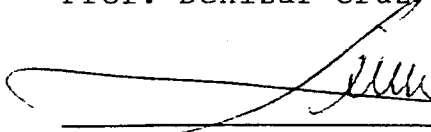
Prof. Ivo Barbi, Dr. Ing



Prof. Arnaldo José Perin, Dr.Ing.



Prof. Denizar Cruz, Martins, Dr.



Prof. Simom Tov Bahbouth, Dr.

Aos Meus Pais
Alcides e Nelei

A G R A D E C I M E N T O S

Ao Prof. Ivo Barbi, pela segura e objetiva orien
tação prestada durante o decorrer da pesquisa.

Aos meus colegas, amigos e professores, que contrii
buíram para a realização deste trabalho.

Aos funcionários e técnicos do Laboratório de Eletr
trônica de Potência.

À Universidade Federal de Santa Catarina e ao Prog
rama CAPES, pelo apoio financeiro.

Aos meus Pais e Irmão, pela compreensão e apoio que
sempre demonstraram.

À Cristina, pelo estímulo e ajuda dados.

S U M Á R I O

SIMBOLOGIA	xii
RESUMO	xvi
ABSTRACT	xvii
CAPÍTULO 1 - SISTEMAS DE ALIMENTAÇÃO ININTERRUPTA	
1.1 - Introdução	001
1.2 - Aplicações dos Sistemas de Alimentação Ininterrupta (UPS) com Conversores Estáticos	002
1.3 - Características do UPS	003
1.3.1 - Tempo de Transferência	003
1.3.2 - Forma de Onda	004
1.3.3 - Autonomia	004
1.3.4 - Custo	005
1.4 - Tipos de UPS de Estado Sólido	005
1.4.1 - UPS Simples	005
1.4.2 - UPS com Chave de Transferência	006
1.4.3 - UPS Paralelo	009
1.4.4 - UPS Paralelo, com Chave de Transferência ..	009
1.4.5 - UPS com Máquina-Geradora	010
1.5 - Conclusões	011

CAPÍTULO 2 - INVERSOR

2.1 - Introdução	012
2.2 - Princípio do Inversor	012
2.2.1 - Sequência de Funcionamento para Carga Resis <u>t</u> <u>t</u> iva	013
2.2.2 - Sequência de Funcionamento para Carga Indu <u>t</u> <u>t</u> iva	015
2.3 - Diagrama de Blocos	017
2.4 - Controle de Tensão na Carga	020
2.4.1 - Controle de Tensão na Entrada do Inversor .	020
2.4.2 - Controle de Tensão após a Saída do Inversor .	021
2.4.3 - Controle de Tensão no Inversor	021
2.4.3.1 - Modulação com um Pulso	022
2.4.3.2 - Modulação com Diversos Pulsos Iguais	023
2.4.3.3 - Modulação por Largura de Pulso Senoidal	024
2.4.3.3.1 - Modulação por Largura de Pulso Senoidal com Dois Níveis	025
2.4.3.3.2 - Modulação por Largura de Pulso Senoidal com Três Níveis	026
2.5 - Conclusões	028

CAPÍTULO 3 - CIRCUITO DE CONTROLE E REGULADOR DE TENSÃO

3.1 - Introdução	029
3.2 - Diagrama de Blocos	029
3.3 - Gerador da Onda Quadrada	031
3.4 - Divisores de Frequência	032
3.5 - Gerador de Onda Triangular com Amplitude e Frequência Constantes	033
3.5.1 - Descrição do P.L.L.	033
3.5.2 - Definição dos Parâmetros	034
3.6 - Conversão Triangular para Seno [10]	037
3.7 - Multiplicador	038
3.8 - Gerador da Modulação de Largura de Pulso (PWM)	039
3.8.1 - Comparador	039
3.8.2 - Rapidez dos Comparadores	040
3.8.3 - Comparador 311	040
3.9 - Tempo Morto	041
3.9.1 - Circuito Implementado	041
3.10 - Regulador de Tensão	044
3.10.1 - Descrição do Sensor de Valor Eficaz [9] ..	045
3.10.1.1 - Estrutura do Conversor	045
3.10.1.2 - Escolha da Constante de tempo .	048

3.10.2 - Regulador Proporcional	051
3.10.3 - Circuito Implementado do Regulador de Ten- são	052
3.11 - Resultados Experimentais do Circuito Implementado .	052
3.12 - Conclusões	054
 CAPÍTULO 4 - COMANDO DE BASE	
4.1 - Introdução	055
4.2 - Diagrama de Blocos	055
4.3 - Circuito Gerador de Pulso	056
4.4 - Transformador de Pulso	057
4.5 - Circuito Auto-Mantido Comandado por Pulso	057
4.6 - Circuito de Comando Propriamente Dito	058
4.6.1 - Estado de Saturação do Transistor de Potên- cia	059
4.6.1.1 - Diodo de Anti-Saturação	061
4.6.1.2 - Circuito de Comando Idealizado para a Con- dução do Transistor	062
4.6.2 - Estado de Bloqueio do Transistor de Potência	063
4.6.2.1 - Corrente Inversa de Base	064
4.6.2.2 - Tensão de Base Negativa	065
4.6.3 - Circuito Implementado	066
4.6.4 - Sequência de Funcionamento	068

4.7 - Circuito de Proteção	068
4.7.1 - Circuito Comparador de Tensão e Lógica "E"	068
4.7.2 - Interruptor	070
4.7.3 - Sequência de Funcionamento do Circuito de Proteção	071
4.8 - Conclusões	072
CAPÍTULO 5 - ANÁLISE DAS HARMÔNICAS E FILTRO	
5.1 - Introdução	074
5.2 - Equacionamento Matemático das Harmônicas [11]	075
5.2.1 - Modulação em Dois Níveis	075
5.2.2 - Modulação em Três Níveis	077
5.3 - Métodos para Reduzir as Harmônicas	077
5.3.1 - Redução das Harmônicas com Modulação [11] ..	078
5.3.2 - Redução das Harmônicas com Modulação Variável	080
5.4 - Filtro [2]	085
5.4.1 - Resposta em Frequência	086
5.4.2 - Avaliação do Capacitor sobre a Corrente do Inversor	091
5.4.3 - Regulagem de Tensão	095
5.4.4 - Cálculo para Harmônicas de Ordem n	098
5.4.5 - Exemplo de Cálculo do Filtro	101

5.5 - Verificação Experimental do Desempenho do Filtro .	104
5.6 - Conclusões	108

CAPÍTULO 6 - FONTE CHAVEADA

6.1 - Introdução	109
6.2 - Diagrama de Blocos	109
6.3 - Inversor	110
6.3.1 - Princípio de Funcionamento	111
6.3.2 - Dimensionamento dos Capacitores Divisores de Tensão [13]	113
6.3.3 - Dimensionamento do Transformador de Ferrite [7] ..	116
6.3.3.1 - Condições Iniciais	117
6.3.3.2 - Seleção do Núcleo de Ferrite	117
6.3.3.3 - Potência Fornecida pela Fonte	117
6.3.3.4 - Cálculo dos Enrolamentos	118
6.3.4 - Configuração Final do Transformador	120
6.4 - Circuito de Comando	122
6.4.1 - Diodos de Anti-Saturação e Auxiliares	122
6.4.2 - Transformador do Circuito de Comando	123
6.5 - Circuito de Controle [8]	125
6.5.1 - Oscilador	125
6.5.2 - Transistores de Excitação	125
6.5.3 - Limitador de Corrente	126

6.5.4 - Circuito Final	128
6.6 - Regulador de Tensão	129
6.7 - Retificação e Filtragem	130
6.8 - Fonte Chaveada	133
6.9 - Conclusões	133
CONCLUSÕES	134
REFERÊNCIAS BIBLIOGRÁFICAS	135

S I M B O L O G I A

A_e	- Área Efetiva da Perna Central do Núcleo em mm^2 .
A_N	- Secção da Janela do Enrolamento em mm^2 .
A_S	- Amplitude da Onda Senoidal.
A_T	- Amplitude da Onda Triangular.
A_G	- Entreferro.
B_{OP}	- Densidade Máxima.
B_{SU}	- Valor Máximo de Densidade de Fluxo antes da Saturação para uma Temperatura de 100°C , para materiais N27 ou I_{P3} valem ≈ 4000 GAUSS.
C	- Capacitor.
C_M	- Modo de Operação: Conversor tipo Flyback $C_M = 0,61$; Conversor tipo Forward $C = 0,71$; Conversor tipo Pusch-Pull $C_M = 1$.
D	- Diodo.
D_{AS}	- Diodo de Anti-Saturação.
D_Z	- Diodo Zener.
E	- Tensão Contínua
F	- Frequência.
f_{CU}	- Fator de Ocupação do Cobre na Área da Janela de Enrolamento. Fator $\approx 0,4$.
I	- Corrente.
I_B	- Corrente de Base do Transistor.
$I_{B_{SAT}}$	- I_B de Saturação.

i_c	- Corrente do Capacitor.
I_C	- Corrente de Coletor do Transistor.
I_{CARGA}	- Corrente de Carga.
I_{CC}	- Corrente Contínua.
$I_{C_{SAT}}$	- Corrente de Coletor de Saturação.
I_D	- Corrente do Diodo.
$i_{P_{TRANSF}}$	- Corrente Primária do Transformador.
I_{PM}	- Corrente do Primário de Pico Máximo.
$I_{P_{RMS}}$	- Corrente Máxima Eficaz do Primário do Transformador.
I_{RMS}	- Corrente Eficaz.
I_S	- Corrente Secundária do Transformador.
I_T	- Corrente no Transistor.
L	- Indutor.
ℓ_e	- Comprimento Magnético do Núcleo em cm.
L_L	- Indutância de Carga.
L_P	- Indutância Primária do Transformador.
L_{PM}	- Indutância Primária Mínima do Transformador.
M	- Índice de Modulação.
m	- Número de Pulsos por Meio Ciclo.
N	- Número de Comutações por Ciclo.
n	- Número de Harmônica.
N_P	- Número de Espiras Primário.

N_S	- Número de Espiras Secundário.
P	- Potência do Núcleo do Transformador.
P_{FE}	- Perdas no Núcleo em W.
P_M	- Potência Fornecida pela Fonte.
R	- Resistor.
R_L	- Resistência de Carga.
S	- Densidade de Corrente em A/mm^2 de seção de fio de cobre.
S_{CU}	- Área da Seção do Condutor de Cobre.
T	- Transistor.
T_F	- Tempo de Decrescimento de I_C .
T_S	- Tempo de Estocagem.
Tic	- Tiristor.
V	- Tensão Contínua.
V_{BE}	- Tensão Base-Emissor.
V_C	- Tensão do Capacitor.
V_{CARGA}	- Tensão de Carga.
V_{CB}	- Tensão Coletor-Base,
V_{CC}	- Tensão Contínua Não-Regulada.
V_{CE}	- Tensão Coletor-Emissor.
$V_{CE_{SAT}}$	- V_{CE} de Saturação.
V_D	- Tensão Direta do Diodo.
V_e	- Volume Efetivo do Núcleo em cm^3 .
V_L	- Tensão de Saída.

V_{PM}	- Tensão Máxima de Entrada da Fonte Chaveada.
$V_{P_{TRANSF}}$	- Tensão Primária do Transformador.
V_{REF}	- Tensão de Referência.
V_S	- Tensão Secundária do Transformador.
μ	- Freqüência Normalizada.
Z	- Impedância.
Z_L	- Impedância de Carga.
w	- Freqüência Angular.
w_0	- Freqüência Ressonante.
δ	- Fator de Amortecimento..
ϕ	- Ângulo do Fator de Potência de Carga.
τ	- Razão Cíclica.
β_F	- Ganho Forçado (Transistor Saturado)
β	- Ganho Estático em Corrente.
α_K	- Ângulo de Comutação.
ΔB	- Densidade do Fluxo em mT.
ΔV	- Queda de Tensão nos Capacitores.
μ_C	- Permeabilidade Efetiva do Núcleo sem GAP: para material N27 e $I_{p8} = 1500 \pm 10\%$.

R E S U M O

Realiza-se neste trabalho um estudo de um inversor para um sistema de alimentação ininterrupta de energia para computadores.

É empregado um inversor monofásico em ponte, utilizando transistores de potência e comutação em alta frequência (6 KHz).

É empregado um circuito de controle com o objetivo de controlar a tensão de carga e reduzir as amplitudes das harmônicas. A técnica usada para seu controle é a de modulação de largura de pulso. Para tanto, são apresentados e comparados dois tipos: o primeiro, com modulação otimizada, caracterizando-se pela eliminação de um certo número de harmônicas; o segundo, com modulação senoidal, caracterizando-se pela alta frequência e pela redução das harmônicas de baixa ordem. Com esses tipos de modulação, realiza-se o estudo de um filtro LC, conectado na saída do inversor com o objetivo de reduzir as harmônicas existentes na carga.

São apresentados estudos dos circuitos de comando de base e de uma fonte chaveada destinada a alimentá-la.

Finalmente, constrói-se um protótipo de 500W que é testado para carga resistiva e indutiva.

ABSTRACT

This is a study of an inverter circuit for an uninterru^{pt}ted power supply for computers.

A single phase inverter bridge, which uses power transistors and high frequency switching is used (6KHz).

To control the load voltage and to reduce the harmonics amplitudes a control circuit is used. This control circuit uses the pulse width modulation technique. Two kinds of PWM systems are shown: first an optimized modulation, characterized by the elimination of certain number of harmonics and second a sinusoidal modulation characterized by the high switching frequency and by the reduction of low order harmonics. With those two kinds of modulation, the study of an "L.C" filter connected to the inverter output is done in order to reduce the harmonics which are in the load.

The base drive circuits and their switching power supply studies are shown.

Finally a 500W prototype was realized and tested with inductive and resistive load.

C A P Í T U L O 1

SISTEMAS DE ALIMENTAÇÃO ININTERRUPTA

1.1 - Introdução

Os sistemas que utilizam equipamentos com elevado grau de tecnologia devem preencher requisitos técnicos, cada vez mais rigorosos.

O sistema de alimentação ininterrupta (UPS) tem a função de fornecer energia, na falta da rede comercial.

O UPS deve operar de forma confiável, sem falhas próprias e sem interferência de fatores externos. Deve, além disso, possuir elevado rendimento, longa vida útil e baixos níveis de manutenção

Dois tipos básicos de sistemas de alimentação ininterrupta (UPS) são usados atualmente:

- Eletromecânico
- Estático

Os sistemas de alimentação ininterrupta eletromecânicos ou conversores rotativos, foram introduzidos há mais de 50 anos, possuem eles onda senoidal pura, possibilidade de regulação até $\pm 1\%$, limite de potência elevado, variação tolerada de frequência e de fase, alto rendimento com carga completa ($\approx 80\%$) e baixo com carga incompleta, supressão de oscilações e custo relativamente baixo. Atualmente, o uso dos conversores ro

tativos está limitado pela falta de aplicação comercial e industrial. Essa falta de aplicação decorre de algumas desvantagens do uso de tais conversores, dentre as quais citam-se:

- Necessidade de instalações apropriadas;
- Manutenção constante;
- Alto nível de vibração e de ruído mecânico.

A técnica de uso dos transistores bipolares e a tecnologia alcançada com a sua aplicação permitem que os conversores estáticos tenham uma taxa de distorção harmônica muito baixa, regulagem de tensão, limite de potência acima da faixa usual requerida, alto rendimento para toda faixa de carga, custo cada vez mais competitivo, operação em frequência elevada e rápido tempo de resposta.

1.2 - Aplicações dos Sistemas de Alimentação Ininterrupta (UPS) com Conversores Estáticos

Os UPS estáticos aplicam-se a vários setores: centros de processamento de dados, estações terrenas de telecomunicações via satélite, estações de micro-ondas, estações de transmissão, processos industriais que não podem sofrer paralisação, áreas de segurança militares e civis, áreas médicas, iluminação de segurança, satélites, controle de tráfego aéreo e ferroviário (metrô), mini e microcomputadores e equipamentos periféricos, dentre outros.

1.3 - Características do UPS

Nos sistemas que necessitam continuamente de energia, deve-se avaliar as características da alimentação e a qualidade da energia, ou seja: níveis toleráveis de variação de tensão, frequência e fase, qualidade da forma de onda da tensão (harmônicas), níveis toleráveis de oscilações, confiabilidade e tempo de vida útil, distorção harmônica e manutenção.

A qualidade da energia exigida pelos computadores varia conforme as indústrias que os fabricam.

As principais exigências para um UPS, quando usado para alimentar um computador de 60 Hz, são:

- Fator de potência na saída: 0,8
- Erro estático: 2%
- Variação da tensão de entrada: + 15% e - 18%
- Tempo de recuperação: < 8,33 ms
- Limite de frequência: $\pm 0,5$ Hz
- Distorção harmônica: máxima 5%
- Eficiência: 90% ou mais.

Ao fazer-se a escolha de um UPS, devem-se levar em conta quatro características básicas, descritas a seguir.

1.3.1 - Tempo de Transferência

O valor estabelecido para o tempo de transferên

cia empregado na maioria dos sistemas computacionais, equipados com chave de transferência rápida, não deve ultrapassar de 10 ms. Observando-se este critério tem-se assegurada sua proteção.

1.3.2 - Forma de Onda

Deve-se considerar a forma de onda da tensão alternada, na escolha do UPS. O conteúdo harmônico da tensão alternada pode afetar o desempenho do computador. Na saída dos inversores disponíveis, fornecem-se ondas quadradas ou senoidais, possuindo estas últimas, harmônicas elevadas ou baixas.

Portanto, deve-se primeiramente determinar a taxa de distorção harmônica do sistema, e a seguir escolher a onda do UPS.

Existem diferentes tipos de inversores com ondas senoidais. Alguns produzem uma forma de onda limpa, quase igual à energia comercial alternada. Outros criam distorções harmônicas que podem enfraquecer o desempenho do computador.

1.3.3 - Autonomia

A autonomia das baterias é variável, possuindo, portanto, todos os UPS um tempo determinado de funcionamento. Os sistemas atuais possuem, porém, um tempo de autonomia maior que o necessário para as situações em que se emprega.

Estudos feitos sobre a taxa de flutuação da voltagem indicam que cerca de 90% de todas as quedas de energia

têm uma duração média inferior a 10 minutos. Já aquelas de segundos de duração atingem 50% das ocorrências.

1.3.4 - Custo

Uma das características mais importantes de todos os UPS seja o custo, deve-se levar em conta que quanto maior o custo mais eficiente será o UPS.

Tanto o custo quanto a eficiência dependem da natureza da aplicação. Tem-se como regra, que o custo de um UPS é igual a 10% do custo total do sistema alimentado.

1.4 - Tipos de UPS de Estado Sólido

Existem diferentes tipos de UPS de estado sólido. A estrutura de cada um deles explica-se a seguir.

1.4.1 - UPS Simples

Este é o NO-BREAK que possui estrutura mais simples e de uso mais freqüente.

Conforme Figura 1.1, o NO-BREAK é composto por um retificador, que alimenta o inversor e carrega as baterias. O conjunto de baterias, fornece tensão contínua para o inversor na falha da rede. O inversor e os dispositivos de proteção e controle são os demais constituintes do NO-BREAK. A carga é alimentada pela tensão alternada do inversor, e não pela tensão da rede comercial a que se liga a entrada do retificador. Na ausên

cia da tensão da rede, as baterias alimentam o inversor. Nesse caso, os equipamentos continuam operando sem interrupção. Quando ocorre o retorno da energia alternada, as baterias são recarregadas.

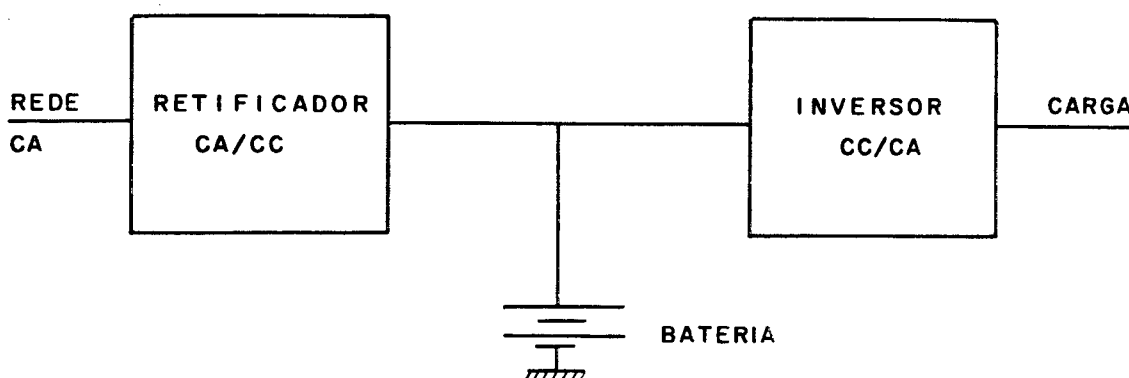


Figura 1.1 - Sistema No-Break Simples

Esse sistema oferece a vantagem de ter uma implementação simples e de baixo custo. Apresenta, todavia, uma inconveniência: ocorrendo falha no inversor, esta transferir-se-á para a carga.

1.4.2 - UPS com Chave de Transferência

Em condições normais, a tensão comercial alternada passa através do retificador, que a transforma em contínua.

O banco de baterias é mantido totalmente carregado, conforme Figura 1.2-a. A tensão contínua passa através do

inversor que a converte novamente em alternada, alimentando a carga.

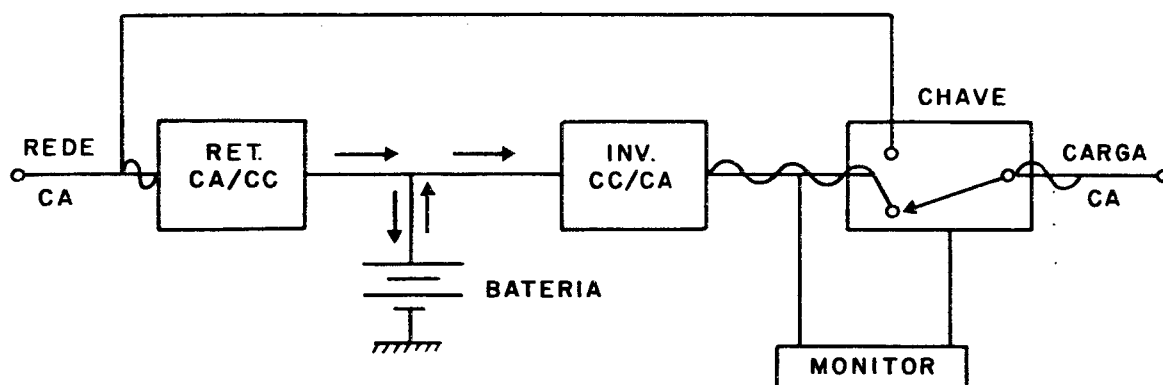


Figura 1.2-a - Sistema UPS com By-Pass, sob Condições Normais.

Caso a tensão da rede atinja valores abaixo do nível de tolerância do computador (tipicamente 10% da nominal), a bateria passará a alimentar o inversor. O mesmo ocorre quando a tensão da rede anula-se. Assim dar-se-á até que a tensão comercial volte ou esgotem-se as baterias, conforme a Figura 1.2-b.

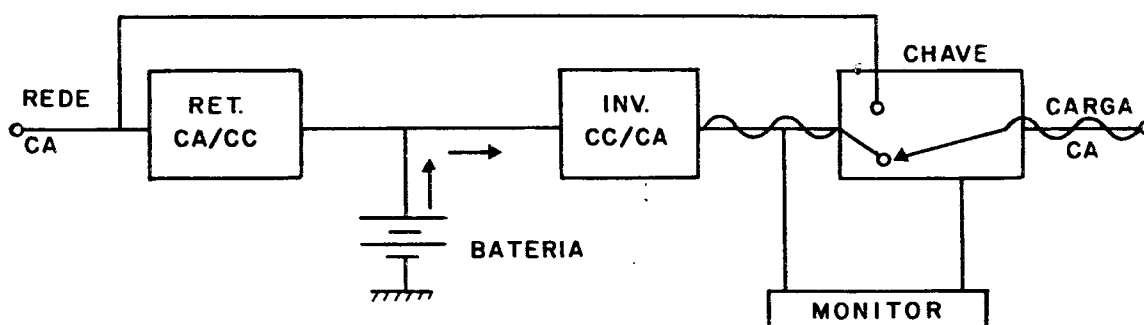


Figura 1.2-b - Sistema UPS com By-Pass na Falta da Rede.

Quando a tensão comercial é restabelecida o inversor, automaticamente, começa a receber tensão contínua do retificador, recarregando-se as baterias. Se o inversor sobrecarrega-se ou apresenta defeitos, a chave de transferência conecta à carga a linha comercial alternada, em menos de 10 ms.

Quando antes da carga utilizar-se um filtro, podem-se evitar custos consideráveis, conectando-a à rede comercial. Usar-se-á, então, o UPS apenas no momento em que a rede anular-se. Nesse caso o retificador poderá ser menor, já que usado apenas para recarregar as baterias, conforme Figura 1.2-c.

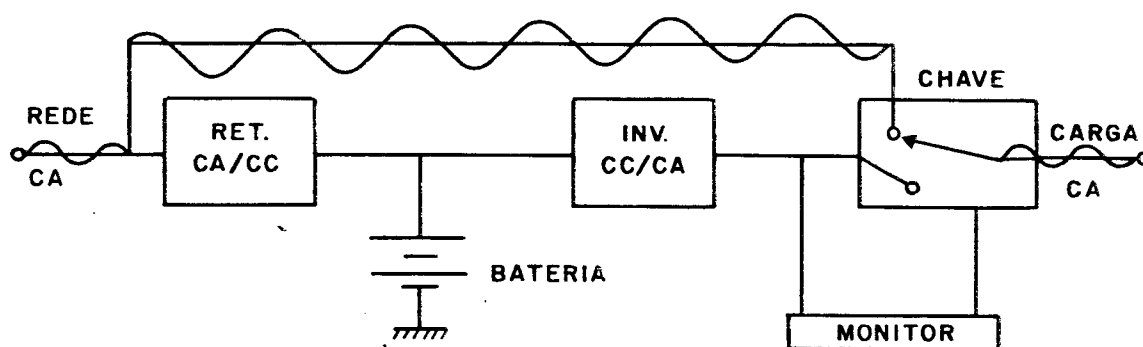


Figura 1.2-c - Sistema UPS com By-Pass na Falta do Inversor.

A corrente do retificador não necessita de alta regulação ou de filtro.

A fim de comutar-se a linha para a saída do inversor, utiliza-se circuitos sensíveis à perda de tensão.

1.4.3 - UPS Paralelo

Conforme Figura 1.3, dois inversores alimentam a carga, através de interruptores de estado sólido.

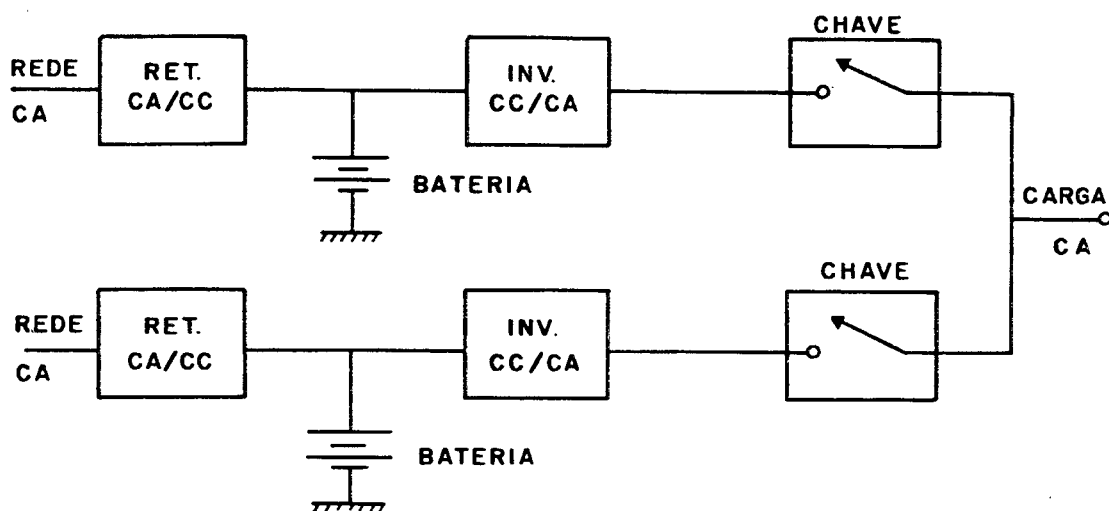


Figura 1.3 - UPS Paralelo.

Ambos os UPS são normalmente energizados, com a divisão de carga entre eles. Ao falhar um dos inversores, o Interruptor de estado sólido manterá a voltagem na saída da carga, com apenas um UPS.

1.4.4 - UPS Paralelo, com Chave de Transferência

Conforme Figura 1.4, esse sistema possui dois inversores, que operam através de uma chave de transferência estática para a carga. Embora ambos os inversores sejam energizados, somente um alimentará a carga a qualquer tempo. Caso haja falha de um inversor, a chave de transferência estática passará

a carga para o outro, sem interrupção na saída.

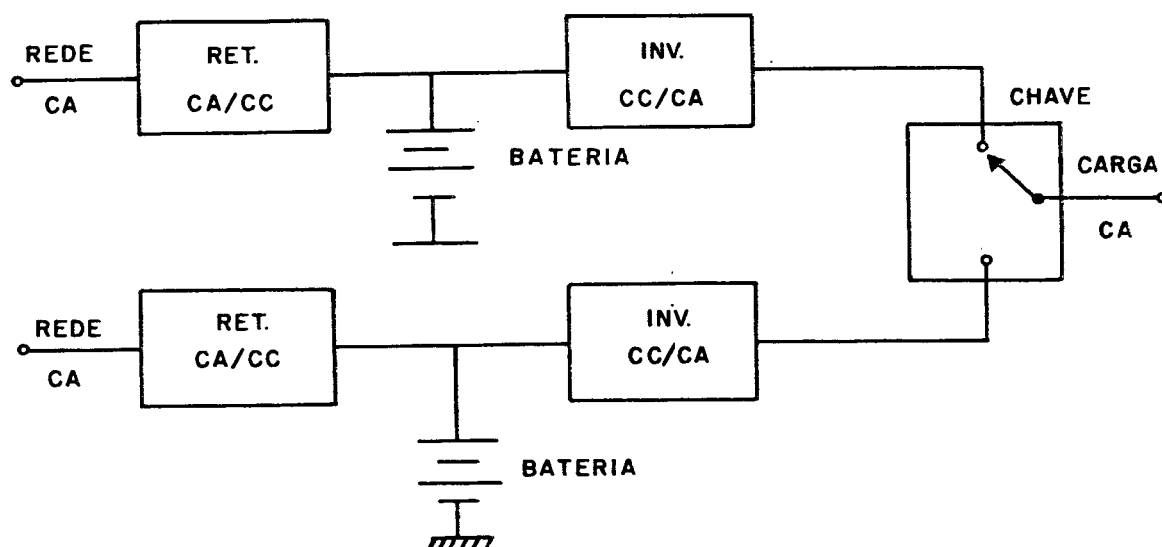


Figura 1.4 - UPS Paralelo, com Chave de Transferência.

1.4.5 - UPS com Máquina Geradora

Há possibilidade de a tensão alternada da rede cessar, assim como é possível que a capacidade das baterias esgotem. Nesses casos adiciona-se ao UPS simples uma máquina geradora, conforme Figura 1.5.

Com a perda da tensão da rede, o UPS mantém a tensão alternada para a carga sem interrupção. Após um tempo pré-estabelecido (usualmente 10 min), aciona-se a máquina geradora (Diesel e Turbina), ensejando que todos os sistemas voltem ao normal.

Na ausência do fornecimento de tensão pela rede e pela máquina geradora, o computador funcionará durante 10 a 15 minutos, com a tensão das baterias.

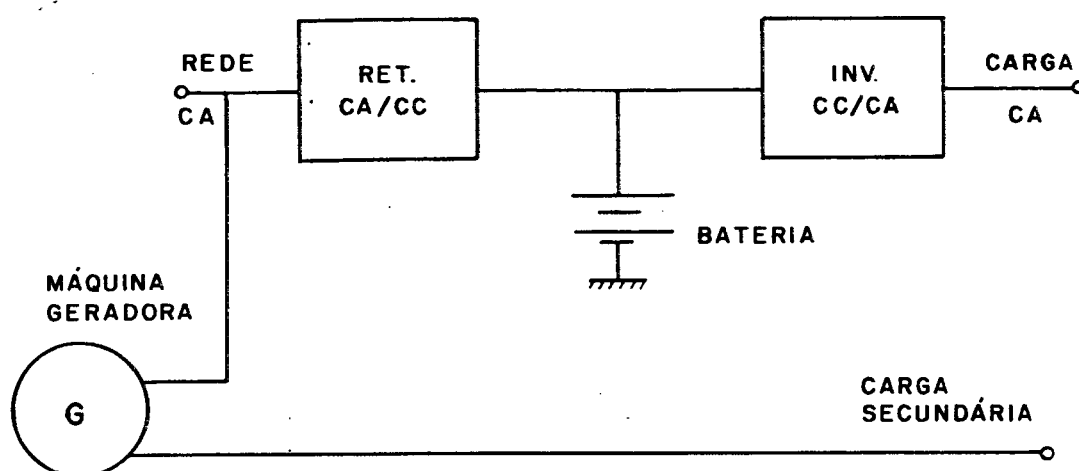


Figura 1.5 - UPS com Máquina Geradora.

1.5 - Conclusões

Há necessidade de sistema de alimentação ininter_{rupta} (UPS) no estado sólido para alimentação de computadores, pois estes são limitados em frequência e tensão.

Os UPS devem ter suas características próprias, pois as mesmas variam de um sistema para outro.

C A P Í T U L O 2

INVERSOR

2.1 - Introdução

Apresenta-se neste Capítulo a estrutura do inversor monofásico, bem como suas características e funções.

Usa-se neste sistema um inversor monofásico em ponte. Trata-se de um conversor estático, cuja função é transformar corrente contínua em corrente alternada e tensão contínua em alternada. O inversor possui tensão e frequência estabilizadas na saída. Neste Capítulo faz-se uma análise dos métodos de controle de tensão na carga.

2.2 - Princípio do Inversor

A estrutura do inversor monofásico em ponte, que está representada na Figura 2.1, constitui-se de quatro chaves, uma tensão contínua de alimentação e a carga.

Os interruptores utilizados no inversor monofásico em ponte são transistores, cujo uso permite redução de peso e volume dos equipamentos, pois suprimem os componentes usados na comutação forçada do tiristor. Sua capacidade de funcionamento em alta frequência permite reduzir peso e volume do filtro de saída. A utilização do transistor melhora o rendimento do inversor, já que as perdas de comutação são menores, se comparadas com as perdas dos tiristores em comutação forçada.

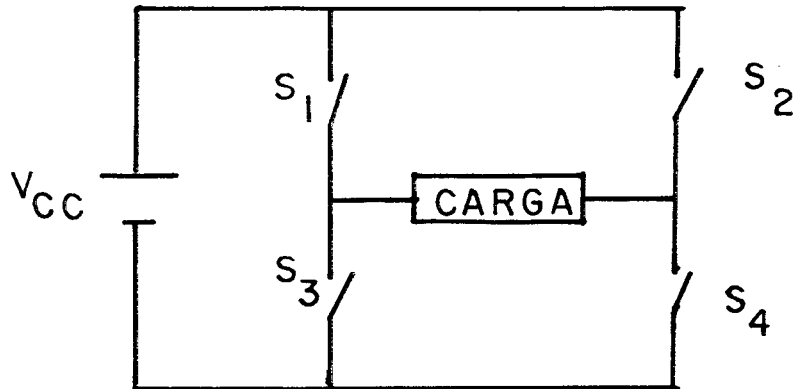


Figura 2.1 - Inversor Monofásico em Ponte.

2.2.1 - Sequência de Funcionamento para Carga Resistiva

O Inversor monofásico em ponte, com carga resistiva e suas formas de ondas estão representados na Figura 2.2.

Quando os transistores T_1 e T_4 estiverem conduzindo e T_2 e T_3 bloqueados, a tensão na carga é igual à tensão da fonte de alimentação ($V_{CARGA} = V_{CC}$). No momento em que os transistores T_2 e T_3 estiverem conduzindo e T_1 e T_4 , bloqueados, a tensão de carga será invertida ($V_{CARGA} = -V_{CC}$).

A corrente de carga é a relação entre a tensão de alimentação e a resistência de carga.

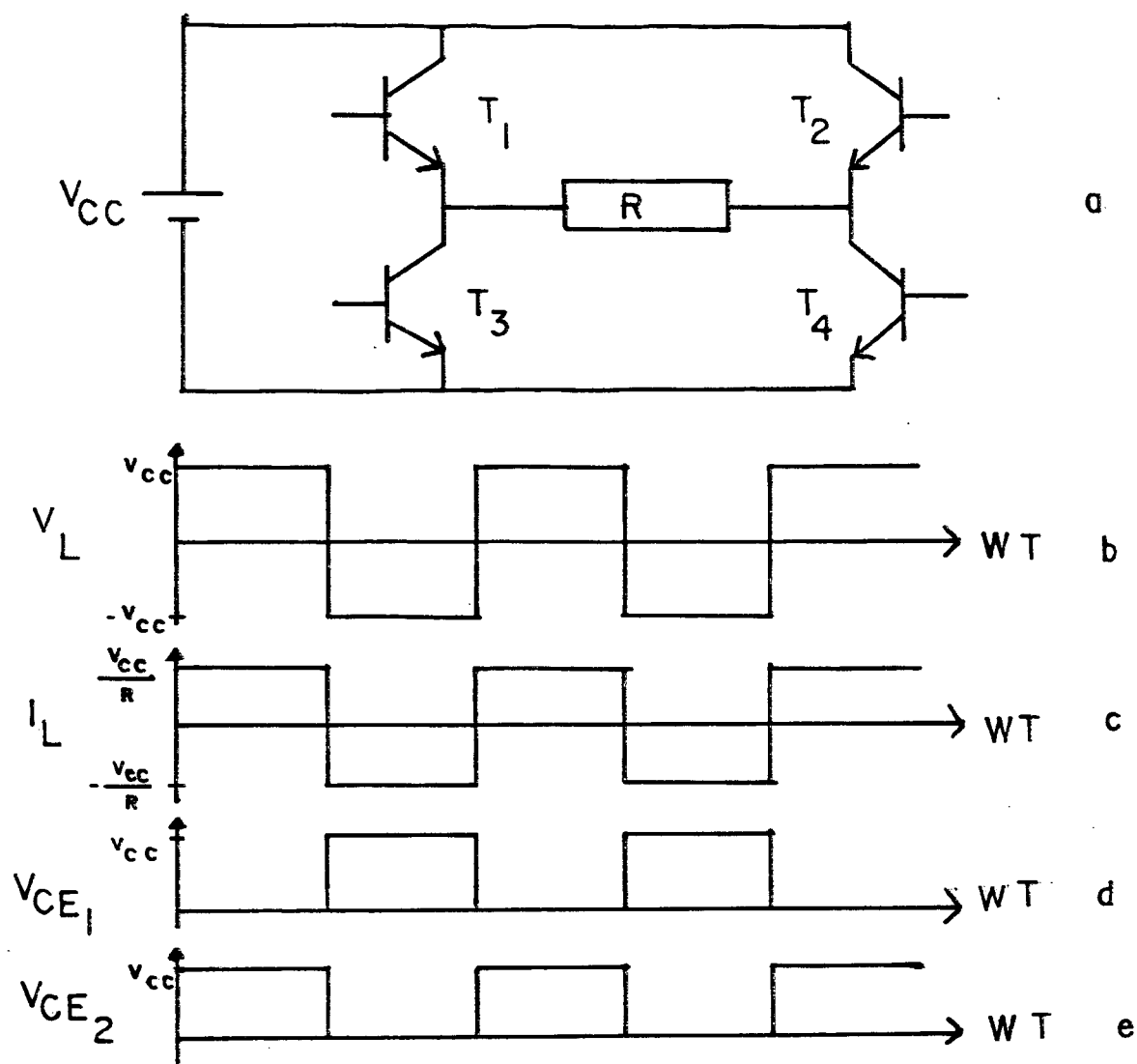


Figura 2.2 - Inversor e suas Formas de Onda.

(a) Inversor Monofásico em Ponte com Carga Resistiva.

(b) Tensão de Carga.

(c) Corrente de Carga.

(d) Tensão Coletor-Emissor do Transistor T_1 .

(e) Tensão Coletor-Emissor do Transistor T_2 .

2.2.2 - Seqüência de Funcionamento para Carga Indutiva

Para cargas indutivas acrescentam-se quatro diodos de roda-livre.

Supondo que os transistores T_1 e T_4 estejam conduzindo e T_2 e T_3 bloqueados, a tensão de carga será igual à tensão de alimentação ($V_{CARGA} = V_{CC}$), caracterizando-se a primeira seqüência, representada na Figura 2.3-a.

Na segunda seqüência, todos os transistores estarão bloqueados. A corrente deve continuar direcionando-se no mesmo sentido. Para que isso ocorra, D_2 e D_3 conduzem até que a corrente se anule, conforme Figura 2.3-b.

Na terceira seqüência, os transistores T_2 e T_3 estarão conduzindo, T_1 e T_4 , bloqueados e a tensão de carga será igual à tensão de alimentação ($V_{CARGA} = -V_{CC}$), conforme a Figura 2.3-c.

Na quarta seqüência, todos os transistores estarão bloqueados e a corrente fluirá pelos diodos D_1 e D_4 , em virtude da carga indutiva, conforme Figura 2.3-d.

A partir do momento em que T_1 e T_4 entrarem novamente em condução, um novo período reinicia, observando a mesma seqüência descrita acima.

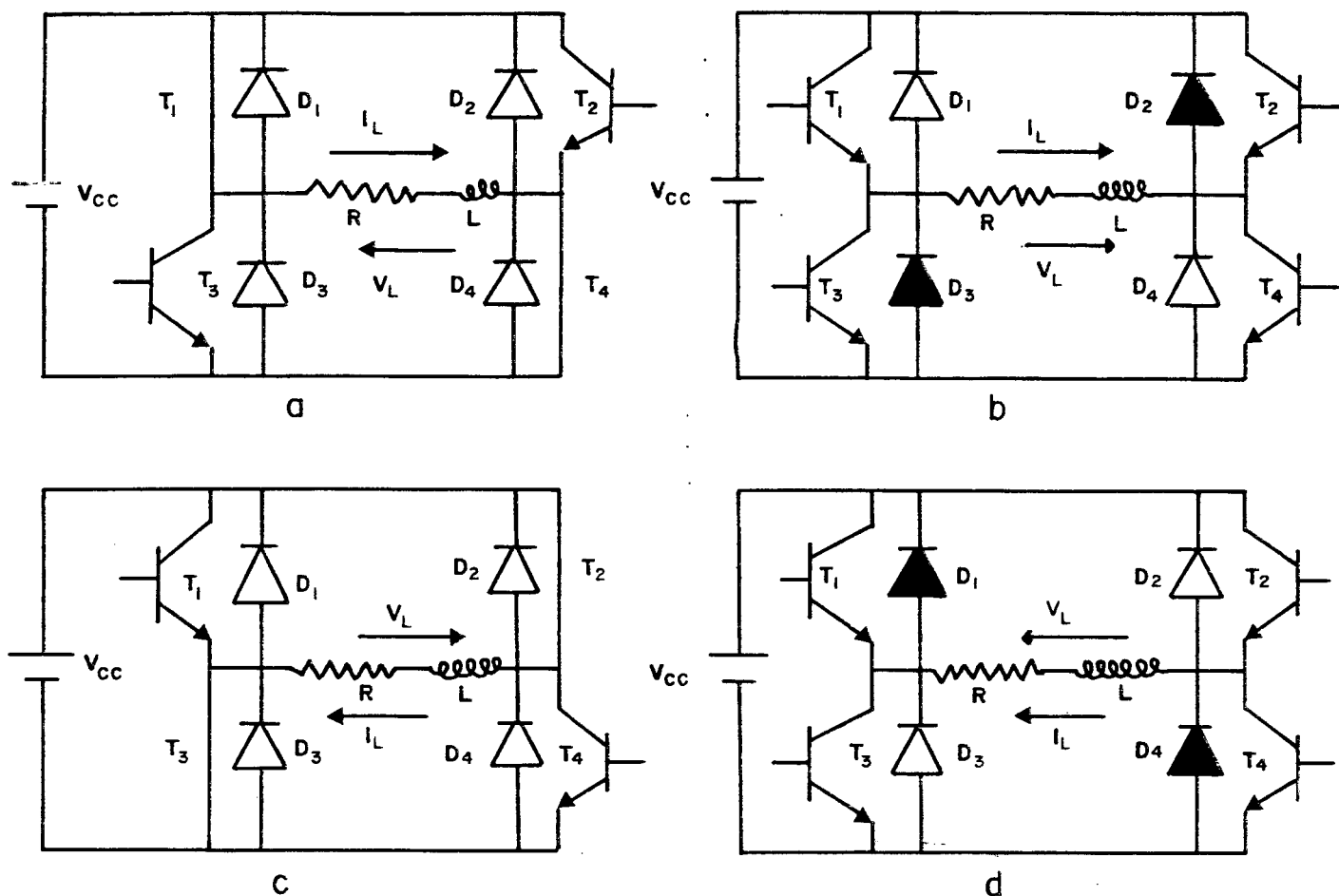


Figura 2.3 - Seqüência de Funcionamento do Inversor Mono fásico em Ponte para Carga Indutiva.

As formas de onda para carga indutiva do inversor monofásico em ponte, apresenta-se na Figura 2.4.

Importa salientar a necessidade de manter-se os comandos de base fornecendo corrente aos transistores que devem conduzir, pois não se sabe em que ponto a corrente de carga irá anular-se para que o transistor comece a conduzir.

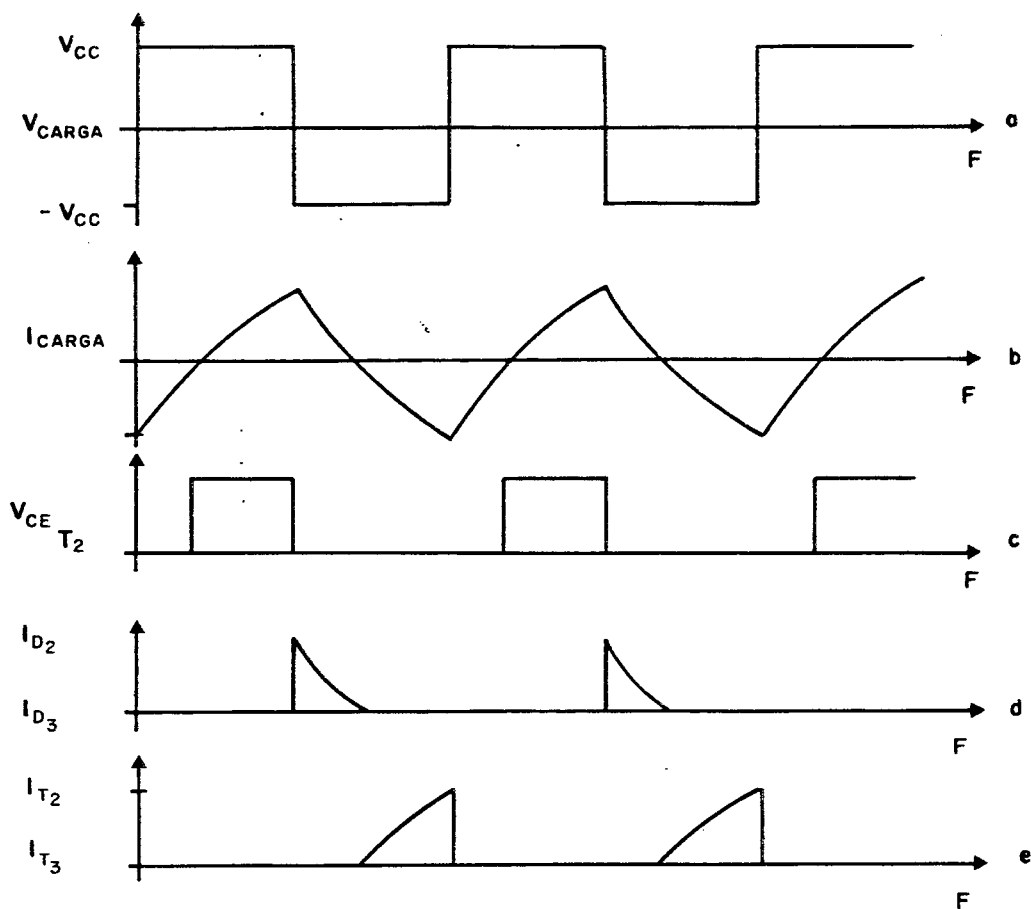


Figura 2.4 - Forma de Onda do Inversor Monofásico.

- (a) Tensão de Carga.
- (b) Corrente de Carga.
- (c) Tensão Coletor-Emissor dos Transistores T_2 e T_3 .
- (d) Corrente dos Diodos D_2 e D_3 .
- (e) Corrente dos Transistores T_2 e T_3 .

2.3 - Diagrama de Blocos

O inversor é alimentado por um banco de baterias (V_{CC}) cuja tensão não é regulada.

O filtro usado na saída do inversor, faz com que a tensão de carga torne-se senoidal.

O circuito de controle que foi implementado é do tipo de modulação por largura de pulso (PWM) senoidal de alta frequência, com regulagem de tensão.

O objetivo do laço de realimentação é monitorar a tensão de carga com a finalidade desta se manter dentro dos limites estabelecidos.

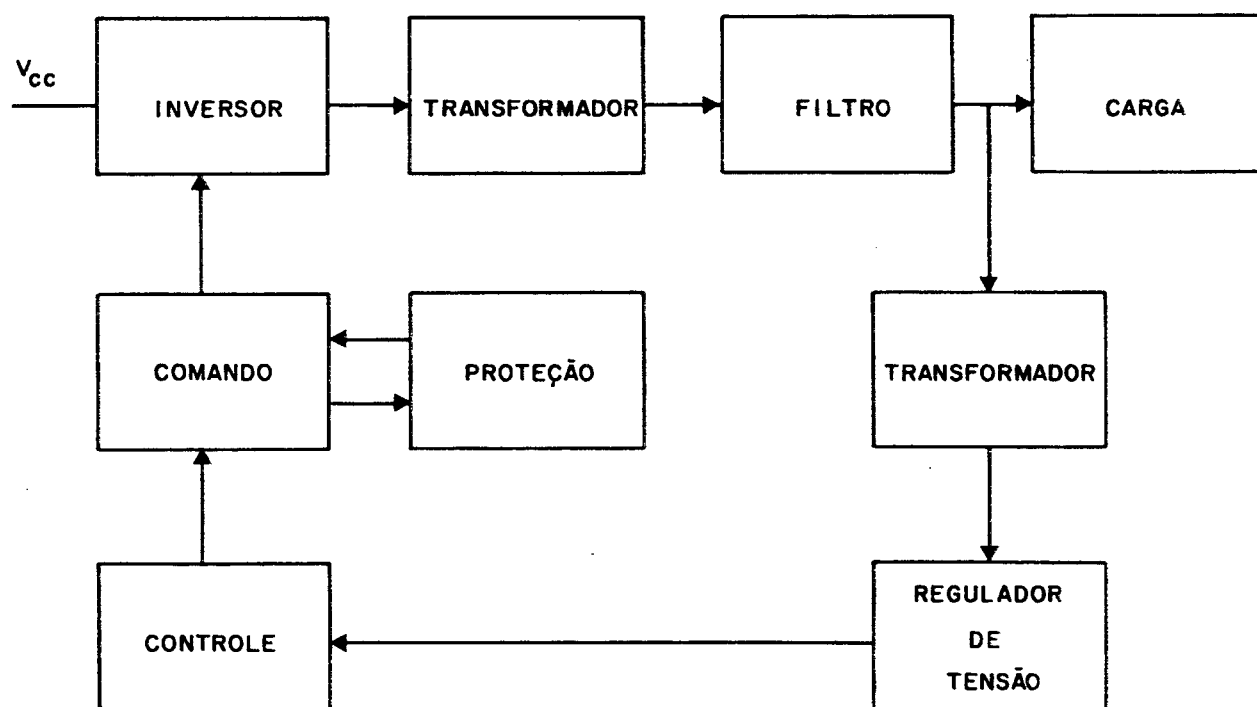


Figura 2.5 - Diagrama de Bloco do Inversor.

Apresenta-se o circuito completo do inversor mono fásico em ponte na Figura 2.6.

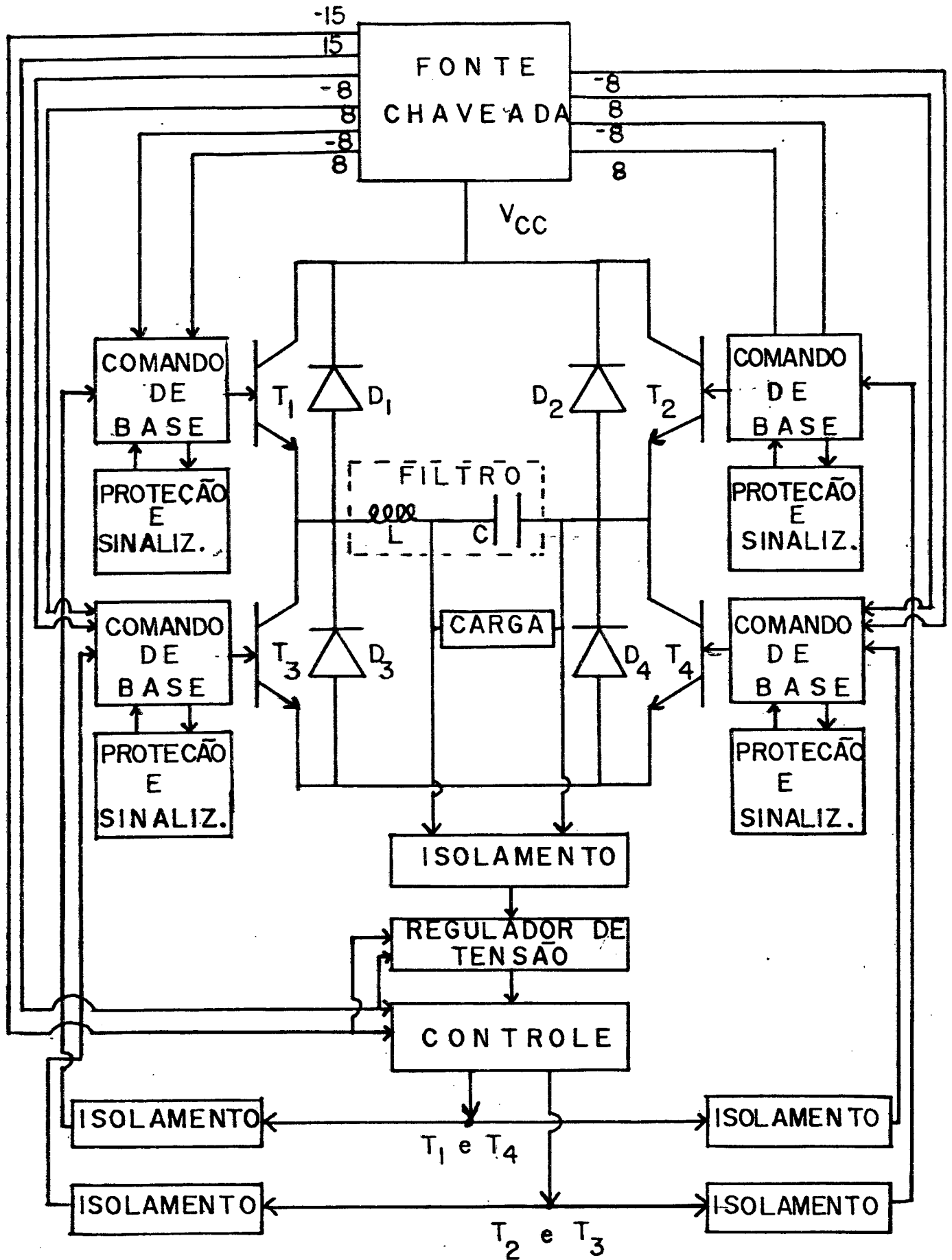


Figura 2.6 - Diagrama de Ligações do Inversor.

2.4 - Controle de Tensão na Carga

Muitos sistemas necessitam de uma tensão alterna da senoidal estabelecida na carga. O controle de tensão faz-se necessário por haver variação na alimentação do inversor. Ocorre essa variação porque as baterias usadas para a alimentação são uma fonte de tensão não-regulada.

Os métodos de controle de tensão na carga podem ser feitos de três maneiras:

- Controle de tensão na entrada do inversor
- Controle de tensão após a saída do inversor
- Controle de tensão no inversor

2.4.1 - Controle de tensão na Entrada do Inversor

Neste caso o controle do inversor pode ser feito com uma modulação fixa.

Há diversas maneiras de controlar a tensão contínua na entrada do inversor e, em consequência, de controlar a tensão na carga.

Faz-se o controle da tensão contínua na entrada com um conversor CC/CC (CHOPPER), conforme Figura 2.7.

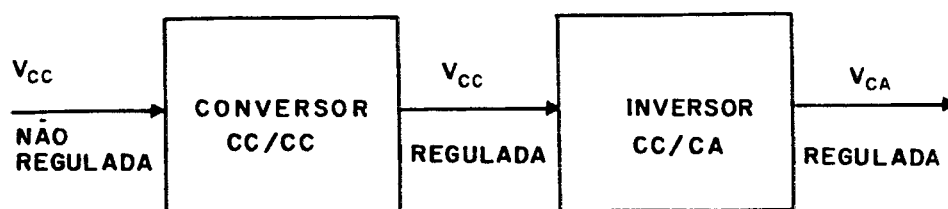


Figura 2.7 - Diagrama de Bloco do Controle de Tensão na Entrada do Inversor.

Quando se faz um controle de tensão na entrada do inversor tem-se uma tensão de saída alternada regulada e um conteúdo harmônico conhecido, fixo, facilitando assim o projeto do filtro, já que se conhece quais harmônicas devem ser eliminadas.

2.4.2 - Controle de Tensão após a Saída do Inversor

Esse método requer o uso de um conversor CA/CA entre a saída do inversor e a carga, como mostra o diagrama de bloco da Figura 2.8.



Figura 2.8 - Diagrama de Bloco do Controle de Tensão após a Saída do Inversor.

Os dois métodos descritos para o controle de tensão de carga apresentam harmônicas de baixa ordem, com altas amplitudes.

2.4.3 - Controle de Tensão no Inversor

O melhor método de controle de tensão na carga é o que permite a variação da tensão contínua na entrada do inversor para uma tensão alternada de saída estabilizada, realizando

do-se esse controle no próprio inversor.

Os dois métodos anteriormente descritos não são relevantes para a alimentação dos microcomputadores, que possuem limitação baixa na taxa de distorção harmônica.

Faz-se o controle de tensão variando-se a largura de pulso das chaves do inversor, a fim de obter uma tensão alternada estabilizada.

A eficiência das técnicas de modulação por largura de pulso é avaliada pelo conteúdo harmônico na saída do inversor. Quando esse conteúdo harmônico for baixo haverá redução na filtragem. Esse fator é muito importante na escolha do filtro.

As três técnicas mais comuns para modulação são: com um pulso, com diversos pulsos iguais e modulação por largura de pulso senoidal.

2.4.3.1 - Modulação com um pulso

Com a variação da largura de pulso faz-se o controle de tensão na saída do inversor. Esse tipo de modulação introduz harmônicas com amplitudes altas em relação a da componente fundamental. Diminuindo-se a largura do pulso, aumenta-se a amplitude das harmônicas em relação a essa componente. Se a largura de pulso for pequena, a taxa de distorção harmônica chega a ser maior que a componente fundamental.

A tensão de saída do inversor para modulação com um pulso variável está representada na Figura 2.9, em que "p" é a largura de pulso, podendo variar de zero a π . Quando a ten

são for máxima ($P = \pi$), a forma de onda de saída do inversor será quadrada, com amplitude máxima igual a do componente fundamental.

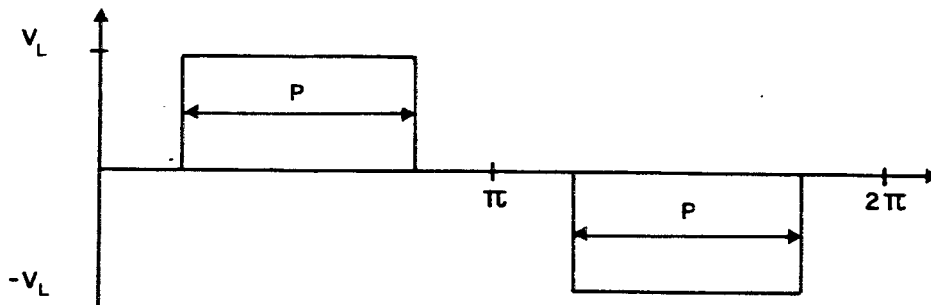


Figura 2.9 - Tensão da Saída do Inversor (V_L) para Modulação com um Pulso Variável (P).

2.4.3.2 - Modulação com Diversos Pulsos Iguais

Com a variação das larguras dos pulsos controla-se a tensão de carga.

O conteúdo harmônico da tensão de saída do inversor pode ser reduzido para a região do espectro harmônico de baixa frequência, usando-se diversos pulsos para cada meio ciclo. Mostra-se a tensão de saída da Figura 2.10, em que " f_p " é a frequência dos pulsos e " f " a frequência da tensão de saída do inversor. Sendo o número de pulsos por meio ciclo definido por:

$$N = \frac{f_p}{2f}$$

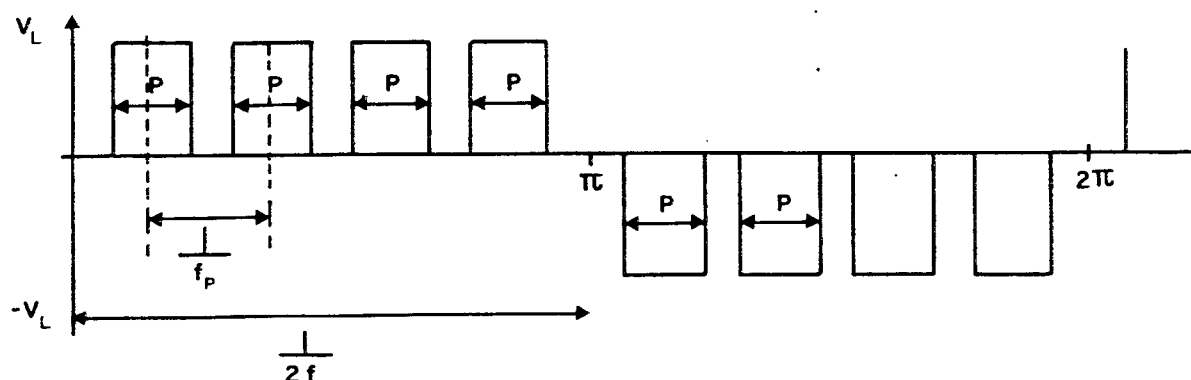


Figura 2.10 - Tensão de Saída do Inversor para Modulação com Diversos Pulsos.

A largura do pulso (P) deve variar numa faixa de zero a π/N ($0 \leq P \leq \pi/N$). Quando a tensão de saída for máxima, $P = \pi/N$. No caso em que " P " é zero, obtém-se tensão nula na saída.

Quanto maior o número de pulso (N) por período, maior será a diminuição das amplitudes das harmônicas de baixa ordem (terceira, quinta, sétima, etc). Quando isso ocorre, aumenta-se a amplitude das harmônicas de ordem elevada, que, no entanto, são facilmente filtradas.

2.4.3.3 - Modulação por Largura de Pulso Senoidal

A modulação por largura de pulso senoidal é usada para reduzir as harmônicas da tensão de saída do inversor.

A onda senoidal comparada à onda triangular determina os ângulos e a largura dos pulsos utilizados no controle das chaves, conforme ilustra a Figura 2.11-a.

A regulação da tensão de saída é efetuada pela

variação da amplitude da onda senoidal (A_s), com frequência constante (f_s), sendo a frequência de saída do inversor igual à frequência da onda senoidal. A amplitude (A_T) e a frequência (f_T) da onda triangular podem ser constantes.

A regulação de tensão está dentro de uma faixa estabelecida, em que se consegue maior redução das amplitudes das harmônicas de ordem baixa. De modo geral, adota-se a amplitude máxima da onda senoidal (A_s) igual à amplitude da onda triangular ($A_s = A_T$). Quando a onda senoidal tem amplitude nula ($A_s = 0$), a tensão de saída do inversor é zero ($V_L = 0$). Isto é, com a variação da amplitude da onda senoidal a largura dos pulsos da tensão de saída do inversor (V_L) também varia.

A modulação por largura de pulso senoidal para o inversor monofásico em ponte depende da comutação das chaves. classificam-se em dois tipos: com dois ou com três níveis.

2.4.3.3.1 - Modulação por Largura de Pulso Senoidal com Dois Níveis

Na modulação por largura de pulso senoidal com dois níveis as chaves são comandadas de maneira complementar, isto é, quando o par S_1 e S_4 conduzirem, S_2 a S_3 estarão bloqueadas e vice versa (Figura 2.1).

A modulação por largura de pulso senoidal com dois níveis está representada na Figura 2.11-b, em que se observa também o número de pulsos em meio ciclo (m) na saída do inversor.

Considerando-se um período, as formas de ondas

dos dois meio ciclos são simétricas. O número de comutações por ciclo é determinado por:

$$N = 4m + 2$$

N = Número de comutações por ciclo

m = Número de pulsos por meio ciclo

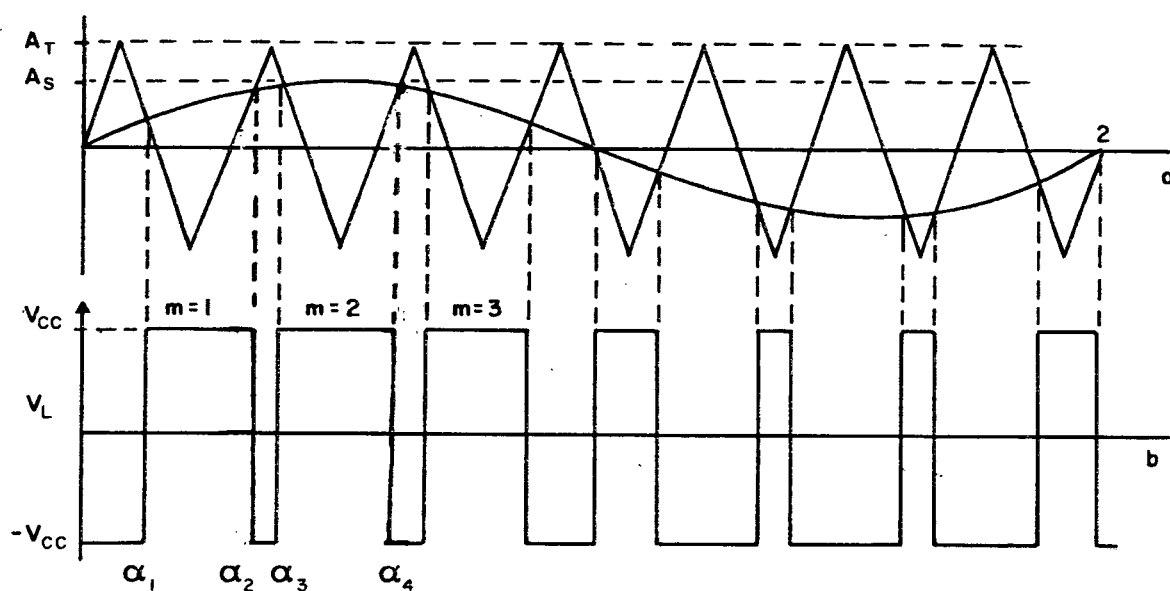


Figura 2.11 - (a) Geração dos Instantes dos Disparos e Bloqueio das Chaves

(b) Tensão de Saída do Inversor para Modulação por Largura de Pulso Senoidal com Dois Níveis.

2.4.3.3.2 - Modulação por Largura de Pulso Senoidal com Três Níveis

O controle do comando das chaves do inversor mo

nofásico em ponte, realizado com três níveis, necessita de um circuito que permita a inversão da onda triangular no momento que a tensão senoidal passar por zero, conforme ilustra a Figura 2.12-a. No primeiro meio período, as chaves S_2 e S_3 estão bloqueadas e as chaves S_1 e S_4 , comutadas, de acordo com os instantes de disparo e bloqueio. No segundo meio período, as chaves S_1 e S_4 estão bloqueadas e S_2 e S_3 , comutam.

O número de comutações por período na modulação com três níveis é:

$$N = 4m$$

A modulação por largura de pulso senoidal com três níveis está representada na Figura 2.12.

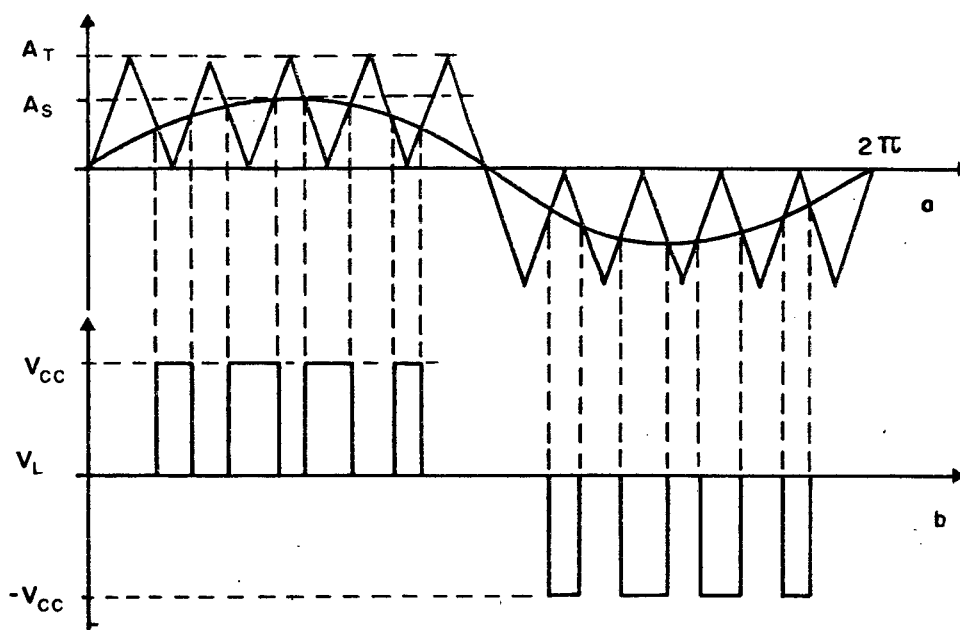


Figura 2.12 - (a) Geração dos Instantes dos Disparos e Bloqueio das Chaves.

(b) Tensão de Saída do Inversor para Modulação por Largura de Pulso Senoidal com três Níveis.

2.5 - Conclusões

O inversor monofásico em ponte proposto neste Capítulo para alimentação de computadores possui as características básicas exigidas, as quais são controle de tensão e frequência estabilizada.

O controle de tensão no inversor adotado é de modulação por largura de pulso (PWM) senoidal a dois níveis, que tem fácil implementação.

C A P Í T U L O 3

CIRCUITO DE CONTROLE E REGULADOR DE TENSÃO

3.1 - Introdução

Neste Capítulo será representado o circuito de controle, bem como o regulador de tensão.

O circuito implementado para o controle de tensão na carga faz-se por modulação de largura de pulso (PWM), trabalhando em alta frequência. A modulação PWM é gerada a partir de uma onda senoidal estabilizada em 60 Hz, que é comparada a uma onda triangular de alta frequência (6 KHz). A onda senoidal e a triangular estão sincronizadas.

O controle de tensão na carga dar-se-á pela variação da amplitude da onda senoidal do circuito de controle. Faz-se esse controle com componentes rápidos e precisos, que permitem boa regulação.

3.2 - Diagrama de Blocos

A estrutura básica do circuito de controle está representada no diagrama de blocos que segue (Figura 3.1).

Dada uma onda quadrada de alta frequência, procede-se as divisões. A fim de obter a frequência desejada na saída, transforma-se a onda quadrada em triangular através de um circuito P.L.L. (Phase Locked Loop), que mantém o sincronismo entre elas. Uma das ondas triangulares (60 Hz) é transfor

mada em senoidal.

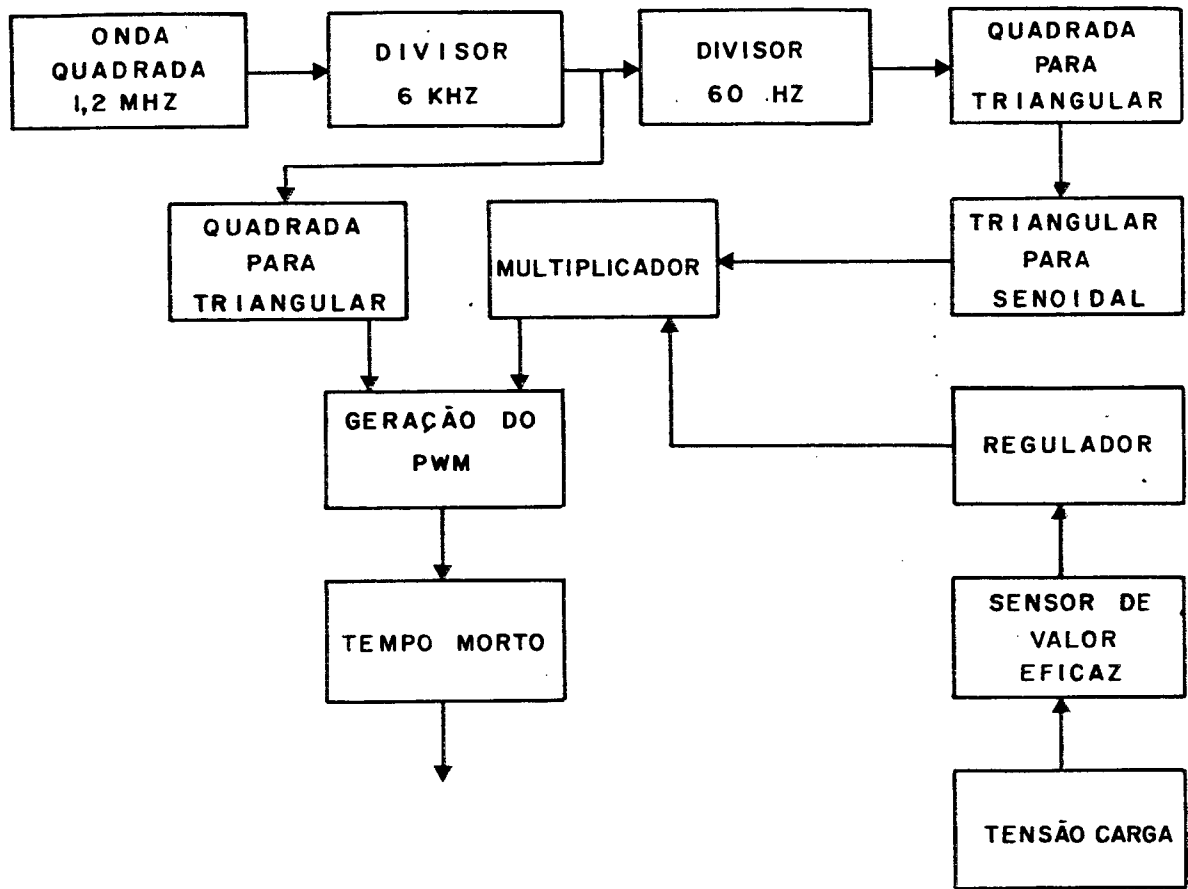


Figura 3.1 - Diagrama de Bloco do Circuito de Controle.

Um amplificador de transcondutância faz o controle da amplitude da onda senoidal (estágio multiplicador). A tensão responsável por este controle é fornecida pelo regulador.

O bloco geração da modulação PWM é responsável pela comparação da onda senoidal (60 Hz) com a triangular de 6 KHz.

Um circuito lógico é utilizado para gerar um tempo morto de modo que os transistores complementares não conduzam ao mesmo tempo, e conseqüentemente, não ocorra curto-circuito para a fonte de alimentação.

O sensor de valor eficaz converte o valor eficaz da tensão de carga para uma tensão contínua, que serve como amostra da tensão de carga.

3.3 - Gerador da Onda Quadrada

O circuito gerador de onda quadrada possui uma ótima estabilidade de frequência, que não varia com o tempo nem com a temperatura devido à utilização de um oscilador a cristal de quartzo. Os valores do resistor e capacitor devem ter uma oscilação próxima à frequência fundamental do cristal. Realiza-se o cálculo da frequência do oscilador pela constante de tempo RC . Verificou-se que R deve ser um valor maior que $5\text{ K}\Omega$ e C maior que 100 pF , para que se possa utilizar a equação abaixo.

$$f \approx \frac{0,9}{R.C}$$

Esse oscilador é apresentado na Figura 3.2

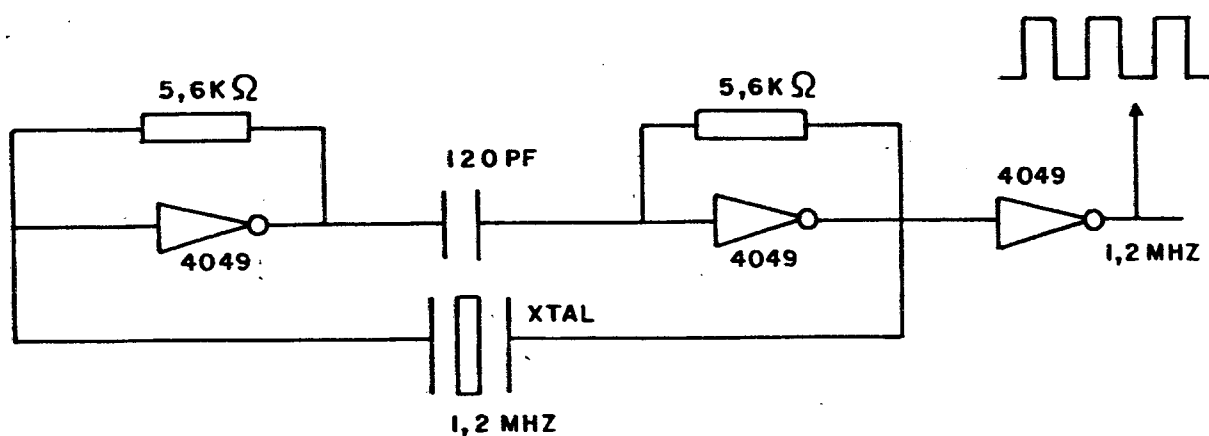


Figura 3.2 - Gerador de Onda Quadrada com Oscilador de Cristal.

3.4 - Divisores de Freqüência

Coloca-se em cascata R divisores por $M_1, M_2 \dots M_R$, a fim de obter-se um circuito equivalente a um divisor por um número igual ao produto $M_1 \times M_2 \dots M_R$. (Figura 3.3).

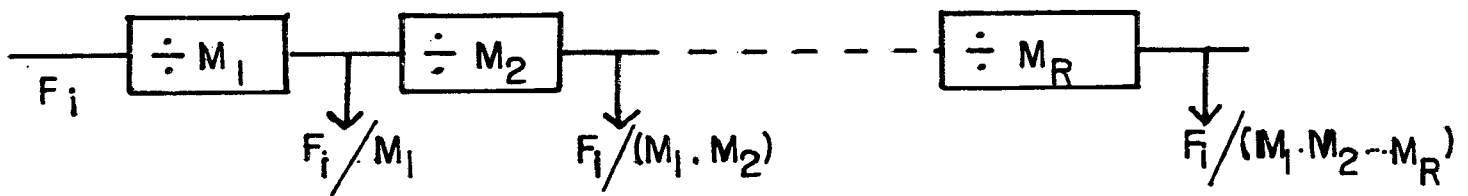


Figura 3.3 - Divisores de Freqüência em Cascata.

As freqüências desejadas no final são 6 KHz e 60 Hz porém a freqüência na saída do oscilador de cristal é 1,2 MHz. Para obterem-se os 6 KHz necessários, deve-se usar um divisor por 200, sendo que dois divisores são circuitos integrados 4017, cada um com uma década contadora. O outro circuito integrado a ser usado é um 4040, com um contador binário.

Ao obterem-se os 6 KHz, deve-se usar um divisor por 100, sendo necessário neste momento o uso de dois circuitos integrados 4017, para que o valor final seja 60 Hz. O circuito encontra-se representado na Figura 3.4.

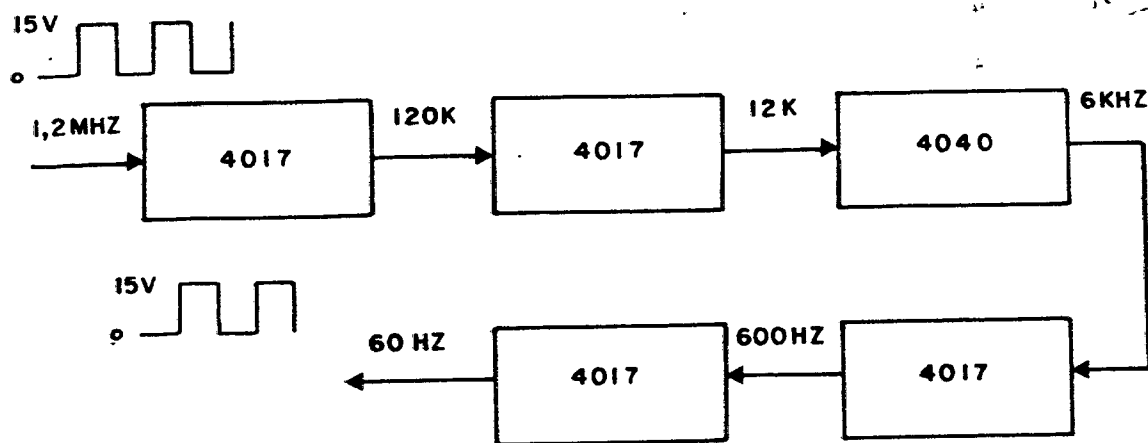


Figura 3.4 - Divisores de Frequência Implementados.

3.5 - Gerador de Onda Triangular com Amplitude e Frequência Constantes

No circuito integrado do P.L.L. (Phase Locked Loop) a onda quadrada de entrada é sincronizada com a onda triangular gerada pelo P.L.L.

Para obtenção da onda triangular do P.L.L. procede-se da mesma maneira, usando uma frequência de 60 Hz bem como 6 KHz, com cálculo específico para cada uma dessas frequências.

3.5.1 - Descrição do P.L.L.

O circuito integrado XR 567 é um sistema P.L.L., monolítico, que gera onda e decodifica frequências. O circuito opera com frequências na faixa de 0,01 Hz a 500 KHz. Contém uma saída lógica que pode absorver 100 mA de corrente de carga. A largura de banda da frequência central e o atraso da saída são independentes e são determinados por uma seleção de quatro componentes externos.

A Figura 3.5, apresenta o diagrama de blocos do sistema monolítico. O circuito consiste de um detector de fase, filtro passa baixa e oscilador controlado por corrente. Neste oscilador encontra-se a base do P.L.L.

Há um detector de quadratura que permite que o sistema distinga entre a presença ou não do sinal de entrada na frequência central.

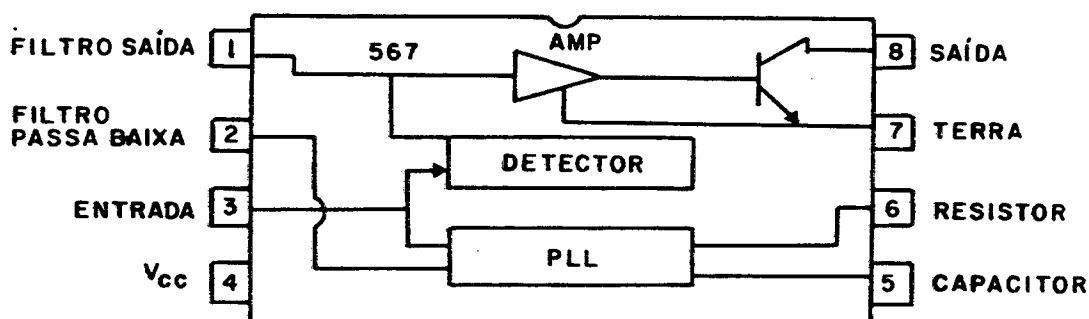


Figura 3.5 - Diagrama de Bloco do Circuito Integrado XR 567.

3.5.2 - Definição dos Parâmetros

A frequência central (f_0) é determinada por um resistor R_1 e um capacitor C_1 , cujo cálculo é:

$$f_0 = \frac{1}{R_1 \times C_1}$$

O oscilador controlado por corrente do circuito integrado XR 567 possui duas saídas básicas, cujas formas de onda são mostradas na Figura 3.6.. A onda quadrada está no pino

5 e a onda triangular no pino 6.

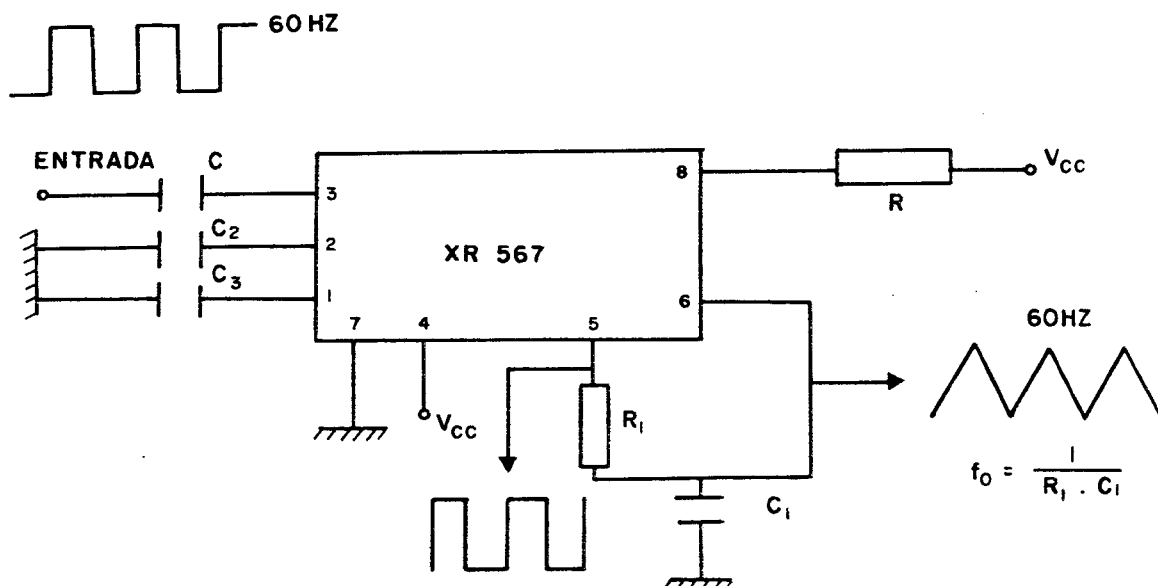


Figura 3.6 - Circuito Integrado com os Componentes Externos.

A forma de onda do pino 6 é triangular, com amplitude de pico a pico de 1 volt e média contínua de $V_{CC}/2$. Somente em caso de alta impedância de carga, esta pode ser conectada ao pino 6. Evita-se com isso a instabilidade de razão cíclica do oscilador.

A onda triangular desejada esta sincronizada com a onda quadrada, porém possui uma componente média, como pode-se observar na Figura 3.7.

Para zerar a componente média coloca-se em série um capacitor com um circuito seguidor de tensão. Esse circuito possui alta impedância na entrada, o que é um requisito da saída do P.L.L. A adição de um amplificador de ganho maior que um serve para elevar a tensão da onda triangular. Na saída, obtém-se a onda triangular com amplitude constante, conforme Figura 3.9.

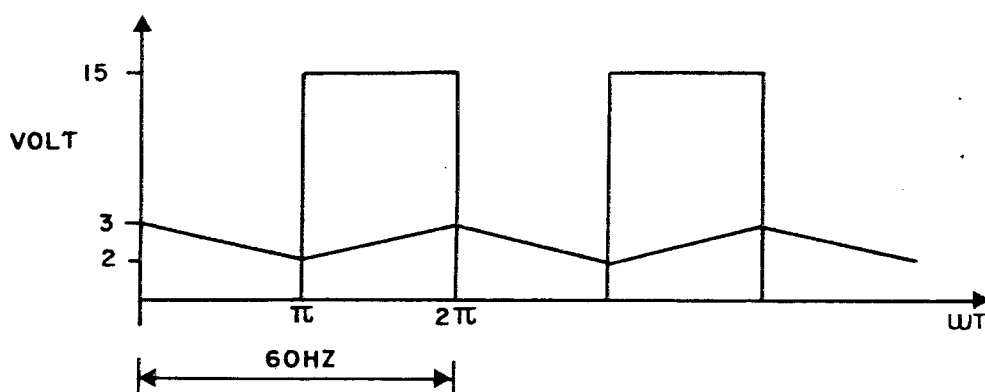


Figura 3.7 - Tensão de Entrada Quadrada e Onda Gerada pelo Oscilador do P.L.L.

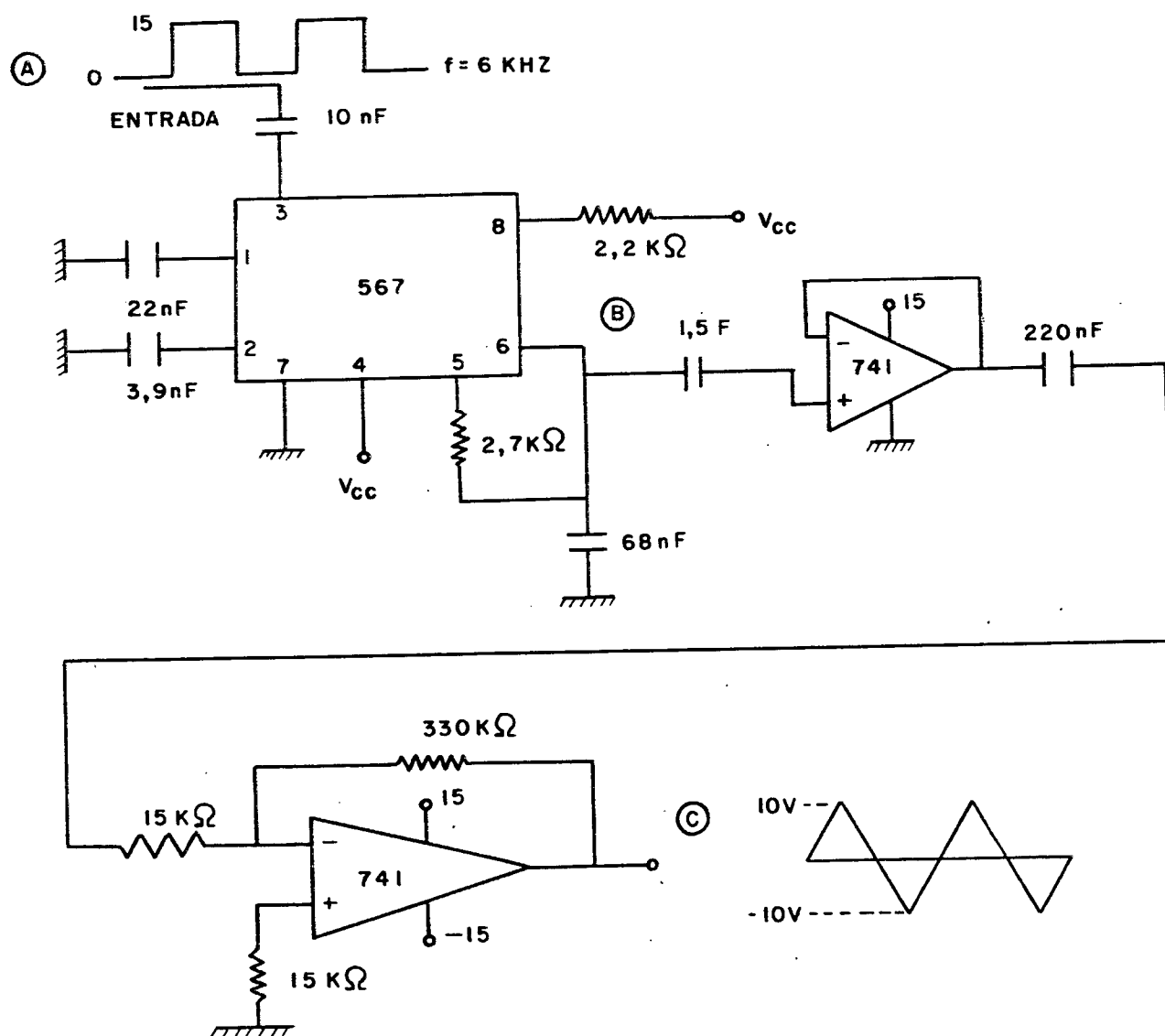


Figura 3.8 - Conversão de onda quadrada para Triangular, com Frequência de 6 KHz.

Representam-se a seguir, Figura 3.9, as formas de onda referentes ao circuito da Figura 3.8.

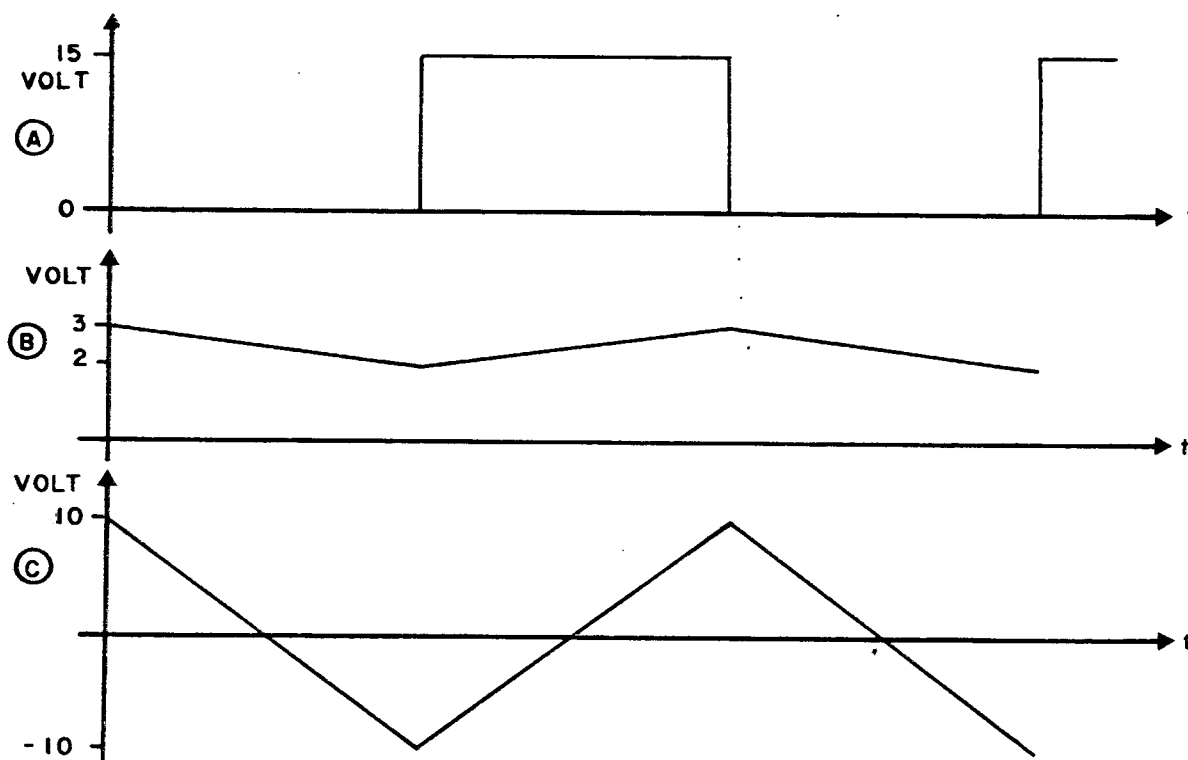


Figura 3.9 - Formas de Onda referentes à Figura 3.8.

O circuito utilizado para geração da onda triangular de 6 KHz será também utilizado para a geração de 60 Hz, contudo devem-se alterar os valores dos componentes para que se obtenham as frequências e amplitudes desejadas.

3.6 - Conversão Triangular para Seno [10]

A conversão da onda triangular para senoidal obtem-se com o uso de um FET, pela variação da tensão de dreno entre zero e máxima. O circuito é muito simples, com poucos com

ponentes e com um único ajuste é possível se conseguir a onda senoidal praticamente livre de distorção. O resistor R ajusta a distorção conforme a Figura 3.10.

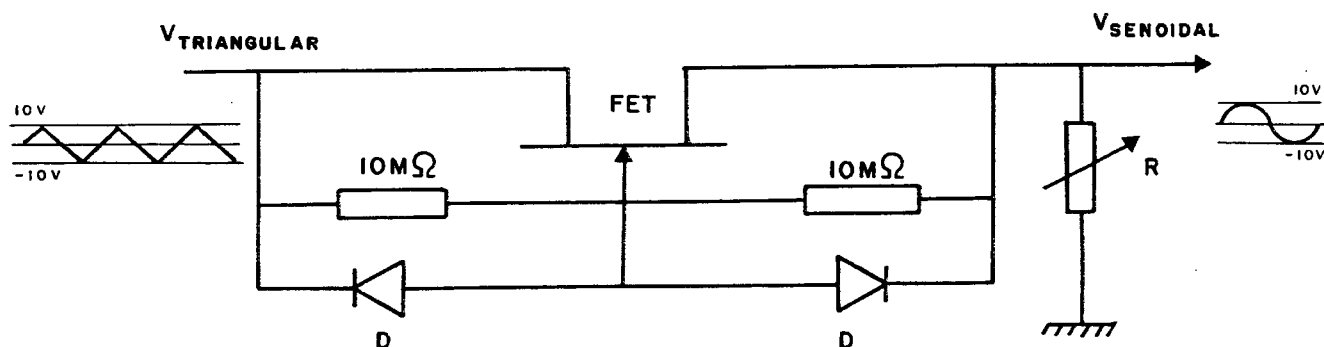


Figura 3.10 - Conversão da Onda Triangular para Senoidal.

3.7 - Multiplicador

O ganho da tensão senoidal está relacionado com o uso de um amplificador operacional de transcondutância (3080), conforme Figura 3.11.

A entrada da tensão senoidal adquire valores próximos a 0,6 V, fixando-se sua saída no valor desejado. O ganho do amplificador operacional de transcondutância é determinado pelo resistor R_L .

A tensão de controle é contínua e varia, segundo a tensão de carga, ou seja, aumentando-se a tensão de carga diminui-se a tensão de controle.

O amplificador operacional de transcondutância (3080) possui alta impedância de saída e de entrada.

Para fazer-se a compensação de tensão de OFFSET do circuito integrado aplica-se uma tensão na entrada não-inversora.

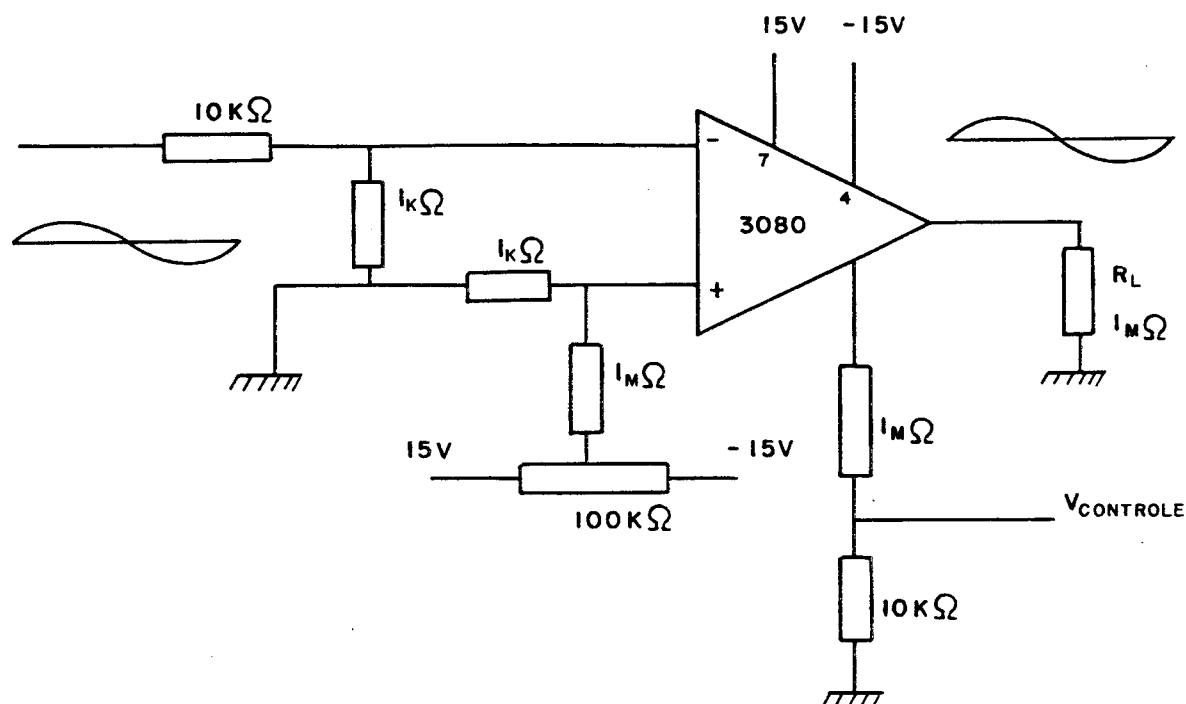


Figura 3.11 - Multiplicador.

3.8 - Gerador da Modulação por Largura de Pulso (PWM)

3.8.1 - Comparador

Comparador é um circuito com duas tensões de entrada (não-inversora e inversora) e uma tensão de saída. Quando a tensão não-inversora é maior que a inversora, o comparador apresentará na saída um nível alto. Por outro lado, quando a entrada não inversora for menor que a inversora, apresentará um nível baixo.

3.8.2 - Rapidez dos Comparadores

Um amplificador operacional comum (tipo 741) pode ser usado como um comparador, apresentando porém limitações quanto à rapidez. Estes tipos de amplificadores operacionais possuem uma baixa taxa de variação de tensão de saída. Pode-se usar, entretanto, circuitos integrados que apresentam ótimas características como circuitos comparadores (Ex. 311).

3.8.3 - Comparador 311

O comparador 311 apresenta na sua saída um transistor com o coletor aberto. Isto permite que o usuário conecte qualquer resistor de carga e tensão de alimentação V_{CC} . É o que mostra a Figura 3.12.

O resistor R_1 eleva a tensão de saída até a tensão da alimentação, quando o transistor de saída está cortado. Basicamente, o estágio de saída é uma chave. Por isso o comparador produz uma saída em dois estágios: uma tensão baixa (zero) ou alta ($+V_{CC}$).

Quando a entrada não-inversora tem valor maior que a inversora, a tensão da base do transistor será -15, cortando-o. Neste momento a tensão de saída é alta e igual a $+V_{CC}$. Por outro lado, quando a entrada não-inversora tem valor menor que a inversora a tensão da base do transistor aumenta e este entra em saturação.

Quanto menor for a resistência R_1 , mais rápida a transição de saída entre os níveis zero e $+V_{CC}$.

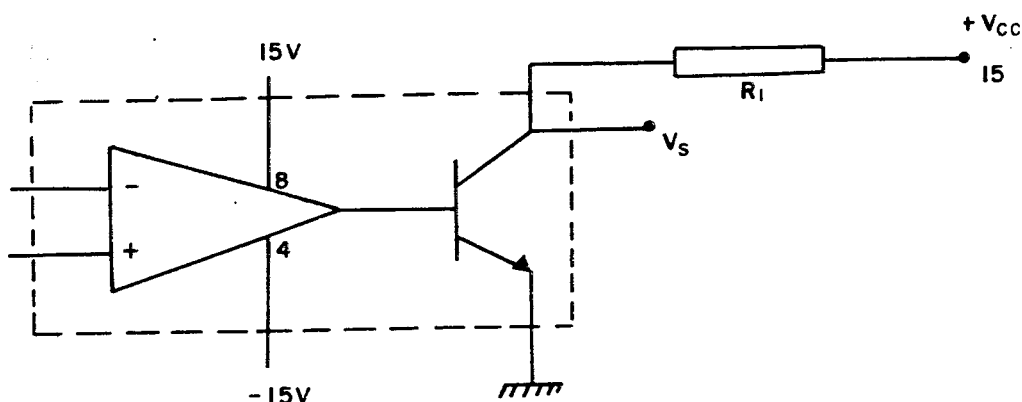


Figura 3.12 - Comparador 311.

3.9 - Tempo Morto

Uma vez gerada a modulação PWM, precisa-se controlar a largura do pulso do comando do transistor, a fim de obter o tempo morto.

O circuito de potência é uma ponte inversora completa em que as chaves são comandadas duas a duas de modo complementar.

Dá-se o tempo morto para evitar um curto no braço do inversor.

3.9.1 - Circuito Implementado

Usam-se componentes baratos, de fácil aquisição, para conseguir-se o atraso necessário. Esse atraso, de grande confiabilidade, pode ser ajustado através de componentes externos. (Figura 3.13).

O circuito integrado 555 é usado como um multivibrador monoestável.

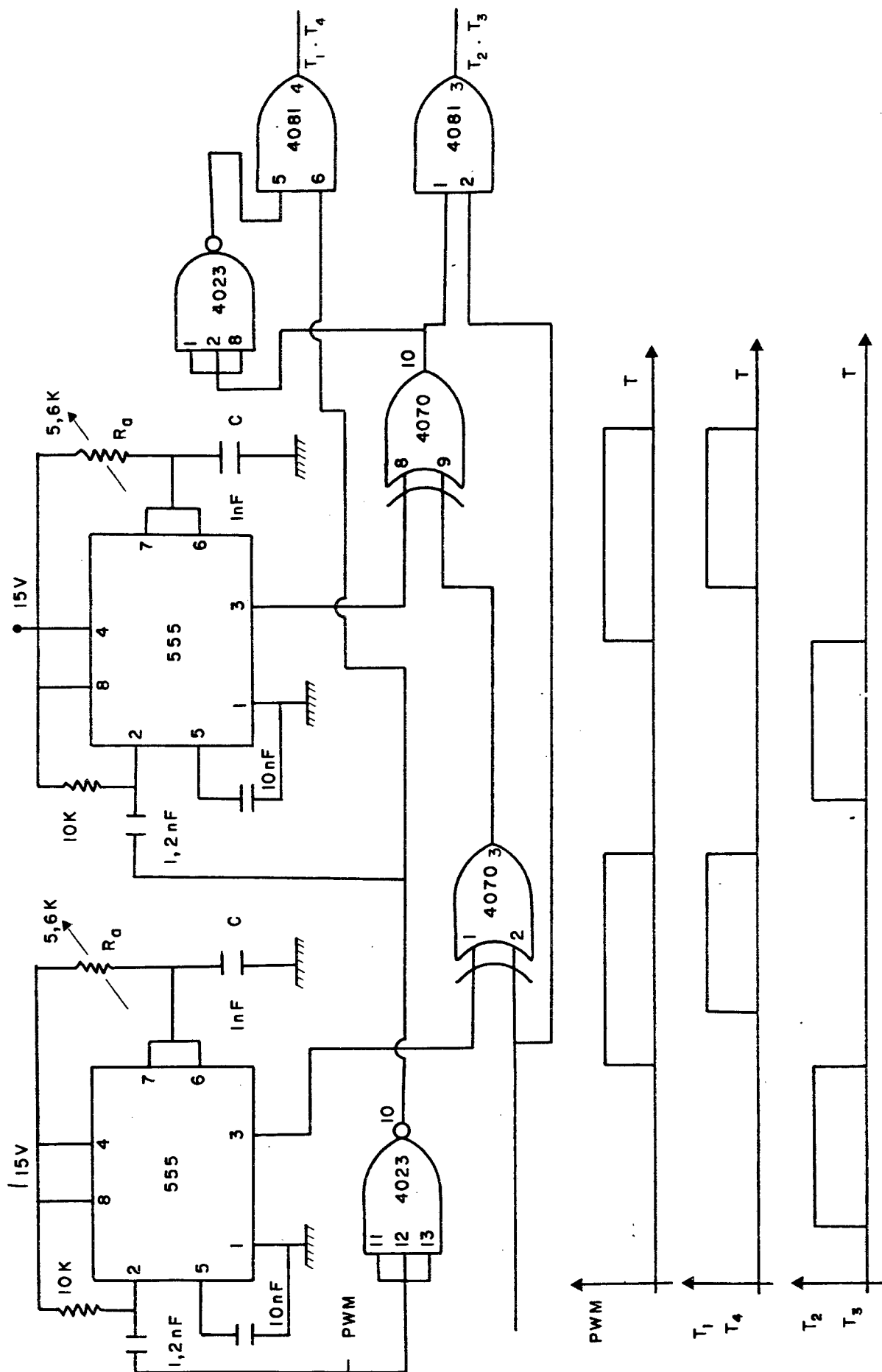


Figura 3.13 - Geração do Tempo Morto.

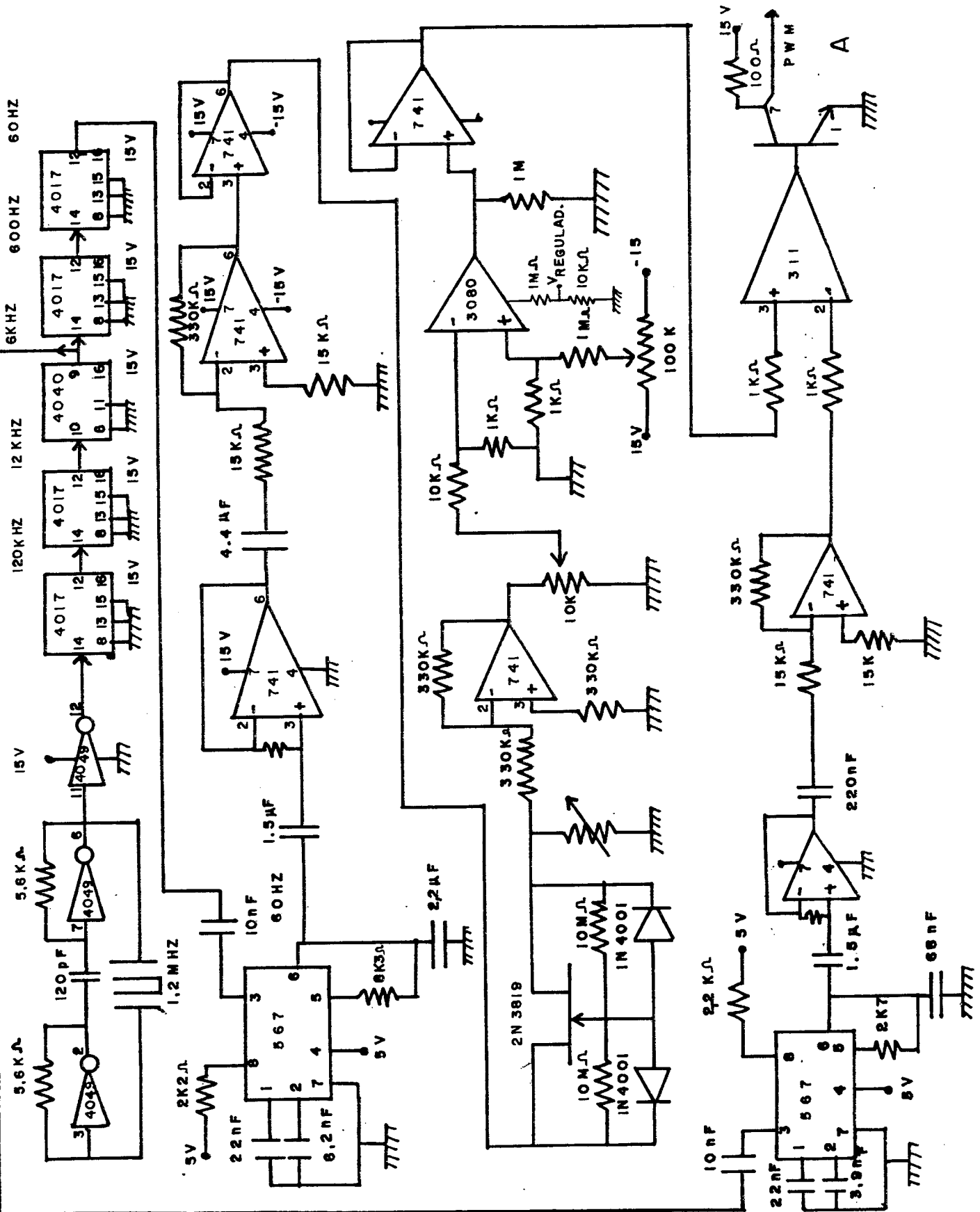


Figura 3.14 - Circuito de Controle - Gerador de PWM.

Calcula-se o tempo de atraso por:

$$T = 1,1 \times R_a \times C$$

Esse atraso é feito para os dois pares de transistores.

Além do 555, temos as portas "and", "nand" e "ou exclusivo", de tecnologia cmos.

O circuito do controle completo está representado na Figura 3.14.

3.10 - Regulador de Tensão

A regulação de tensão busca o controle da tensão eficaz de carga. Devido às características que se deseja dos conversores CA/CC, o regulador de tensão do tipo da Figura 3.15 apresenta boa regulação e com isto não apresenta erro no controle. Já tensão de carga que ofereça ruído, distorção, que não seja periódica e senoidal, leva a regulação a erros. Isso costuma ocorrer em conversores analógicos, os quais são geralmente volumosos, apresentando uma estrutura complexa com implementação completa.

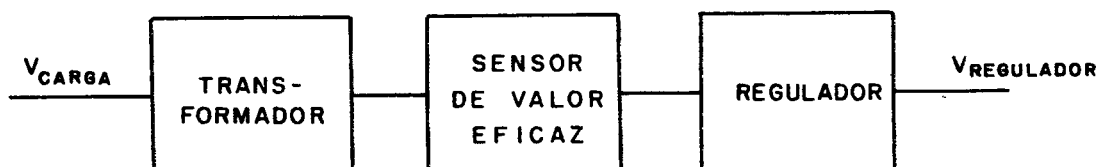


Figura 3.15 - Diagrama de Bloco do Regulador de Tensão

3.10.1 - Descrição do Sensor de Valor Eficaz [9]

O circuito integrado AD 536 é responsável pela obtenção do valor eficaz da tensão senoidal. Esse circuito apresenta um desempenho comparável ou superior a outros circuitos, além de volume menor.

Este sensor de valor eficaz apresenta na saída uma tensão contínua correspondente ao valor eficaz da tensão de entrada, mesmo que esta não seja senoidal.

O circuito integrado AD 536 com suas entradas e saídas e diagrama de bloco interno é mostrado na Figura 3.16.

3.10.1.1 - Estrutura do Conversor

O circuito integrado AD 536, possui uma conexão básica muito simples, requerendo somente um capacitor externo, conforme Figura 3.17.

Se a frequência da entrada for baixa, o conversor apresentará erro inversamente proporcional ao valor do capacitor. Por exemplo, para uma frequência de 60 Hz, usando um capacitor de 650 nF o erro será de 0,1%. No entanto, se diminuirmos o valor do capacitor para 220 nF, o erro crescerá para 1%.

O erro é função do capacitor, frequência e tempo de resposta, como podemos observar na Figura 3.18.

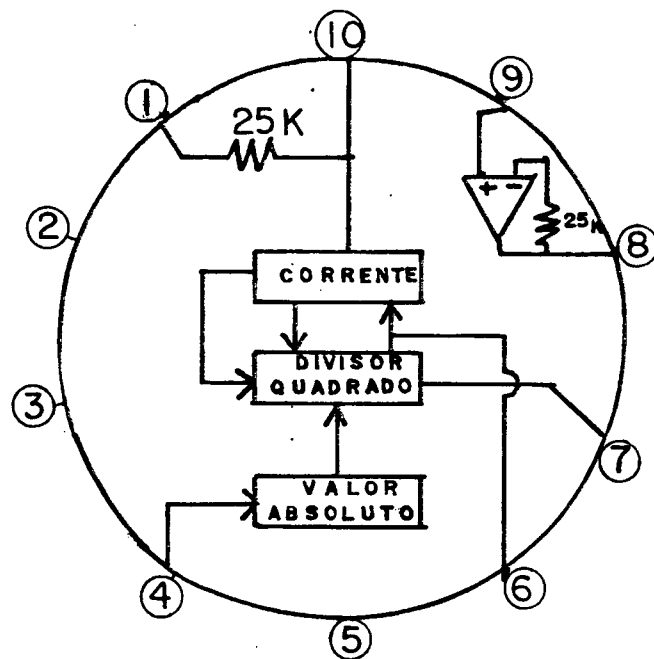


Figura 3.16 - Diagrama de Bloco do Conversor CA-CC.

1. R_L
2. Massa
3. $+V_s$ → Tensão de Alimentação
4. V_{in} → Tensão de Entrada AC
5. $-V_s$ → Tensão de Alimentação
6. C_{AV} → Capacitor
7. d_B → Saída em Decíbeis
8. V_{OUT} → Tensão de Saída
9. V_{IN} → Tensão de Entrada
10. I_{OUT} → Corrente de Saída

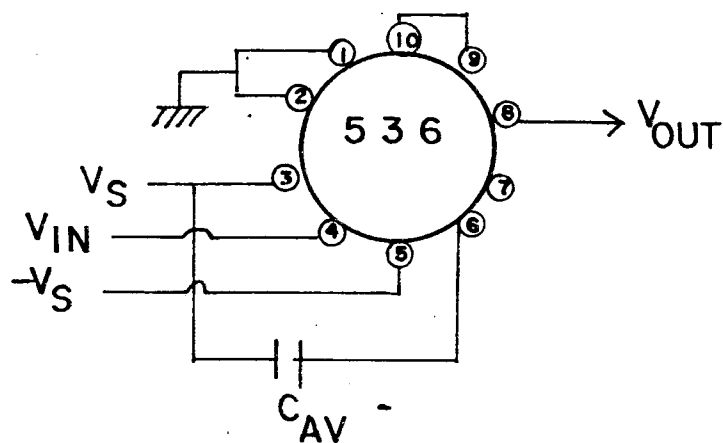


Figura 3.17 - Conexão Básica do Conversor CA-CC.

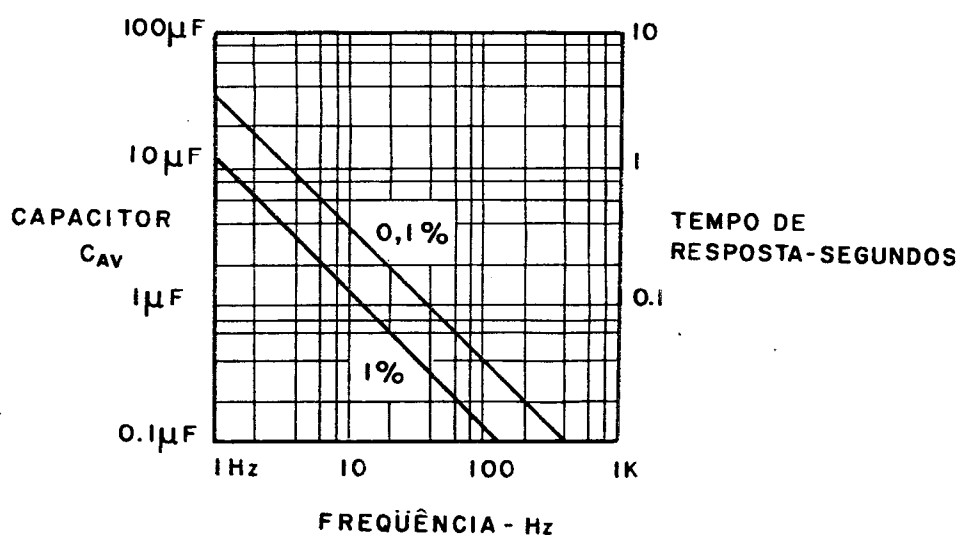


Figura 3.18 - Gráfico do Erro em Função do Capacitor, Frequência e tempo de Resposta para a Conexão Básica da Figura 3.17.

Com a finalidade de obter-se uma resposta de maior exatidão é implementado um ajuste externo conforme Figura 3.19.

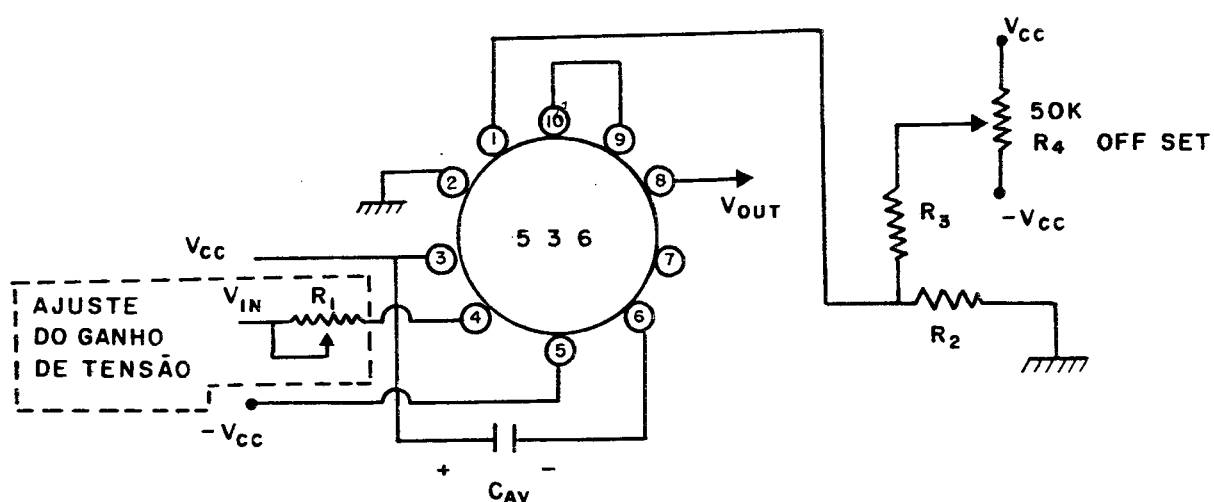


Figura 3.19 - Conexão Básica com Ganho Externo e Ajuste da Tensão de OFFSET.

O ajuste do OFFSET é feito pelo resistor variável R_4 , enquanto o resistor variável R_1 é utilizado com a finalidade de controlar o ganho desejado.

3.10.1.2 - Escolha da Constante de Tempo

Se a entrada do circuito integrado AD 536 apresenta uma variação CC, sua saída reproduzirá essa variação. Na saída do conversor verifica-se, então, um erro que caracteriza a diferença entre o valor ideal na saída e o constatado experimentalmente, além de se observar uma ondulação. O erro e a ondulação são mostrados na Figura 3.20.

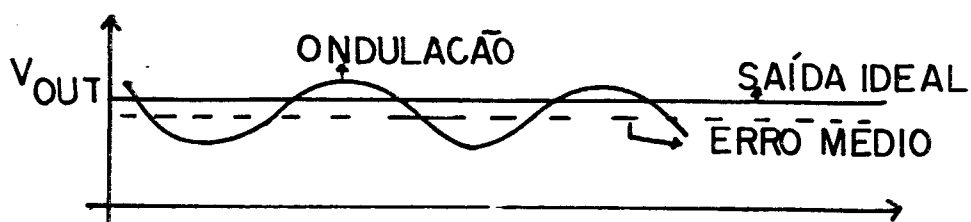


Figura 3.20 - Forma de Onda da Saída para Entrada Senoidal.

O erro C.C. é dependente da frequência do sinal de entrada, e do valor do capacitor C_{AV} .

A ondulação apresentada na saída pode ser reduzida aplicando-se dois métodos. O primeiro consiste em usar um capacitor (C_{AV}) com valor elevado, pois este é inversamente proporcional a ondulação.

O uso de um capacitor com valor elevado faz com que o tempo de resposta seja prolongado. Neste caso o capacitor e o tempo de resposta mantêm uma relação de proporcionalidade.

A Figura 3.18, mostra a relação entre o capacitor (C_{AV}) e o tempo de resposta.

A diminuição da ondulação também se dá através do uso de filtro adicional, conforme mostra Figura 3.21.

Pode-se usar um filtro com pólo simples (C_2) ou de pólo duplo (acrescentando R_x , C_3).

O circuito de pólo simples apresenta o capacitor C_2 com aproximadamente duas vezes o valor do capacitor C_{AV} , aumentando o tempo de resposta. Por exemplo: com $C_{AV} = 1 \mu F$ e $C_2 = 2,2 \mu F$ a ondulação (60 Hz) é reduzida de 10% a 0,3% e o tempo de resposta é incrementado num fator de três. O valor dos capacitores (C_{AV} e C_2) pode ser reduzido, diminuindo-se o tempo de resposta e reduzindo-se a ondulação na saída do conversor.

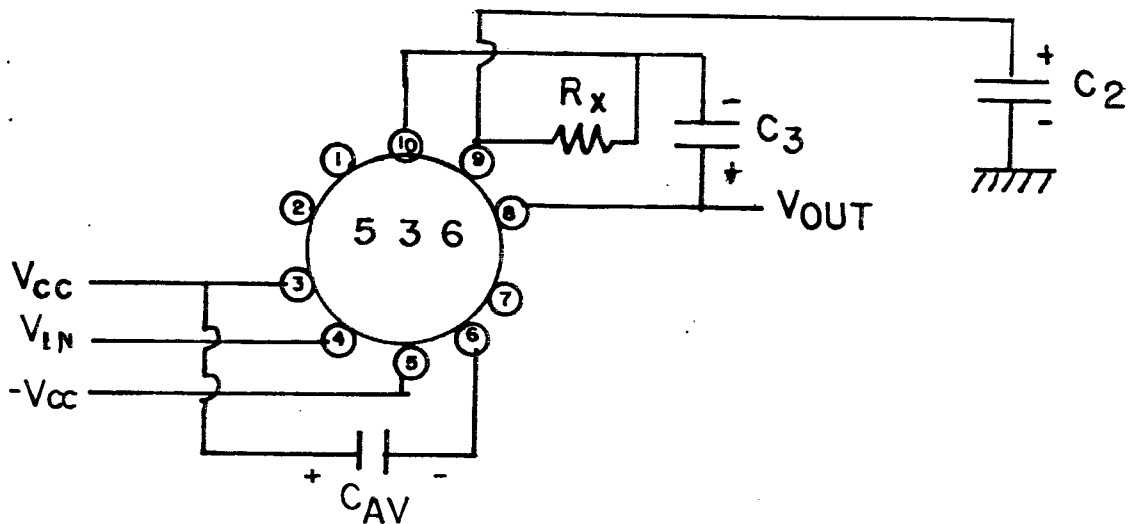


Figura 3.21 - Filtro de Pôlo Duplo.

Por sua vez, o filtro de dois pólos faz uma maior redução da ondulação, sem que o tempo de resposta aumente de forma significativa, comparada com o filtro de pólo simples. O valor dos capacitores (C_{AV} , C_2 e C_3) pode ser reduzido fazendo com isto que o circuito integrado tenha rápido tempo de resposta e ondulação baixa. Precaução deve ser tomada na escolha do valor do capacitor C_{AV} , já que o erro C.C. depende desse valor e é independente do filtro. Os métodos usados para redução da ondulação são mostrados na Figura 3.22.

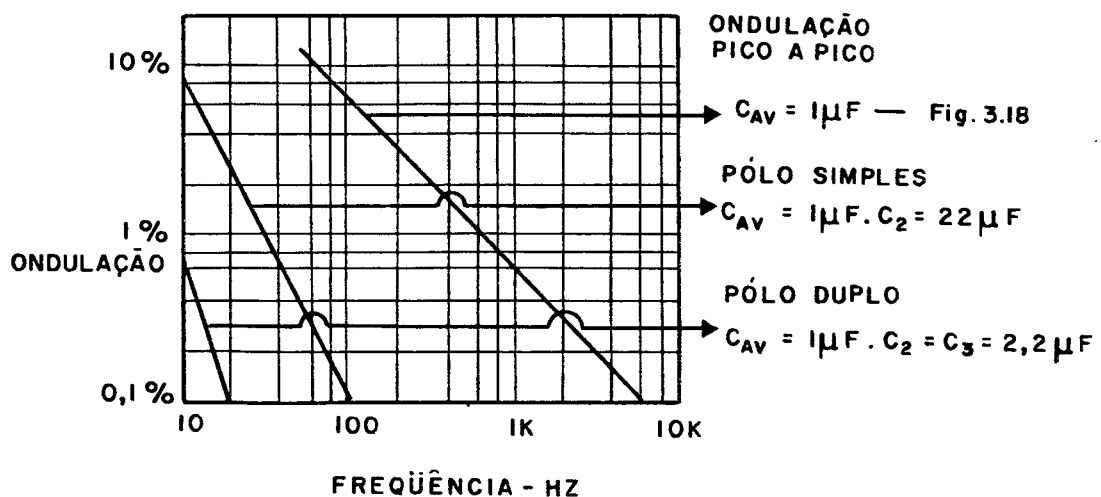


Figura 3.22 - Características de Vários Tipos de Filtros.

3.10.2 - Regulador Proporcional

Para regular a tensão de carga usa-se o regula
dor proporcional. A partir de um sinal de referência (V_{REF}) e
de um sinal de saída do conversor (V_{OUT}), que é a imagem da ten
são de carga, entra-se num somador inversor, de maneira que am
bos os sinais sejam comparados (Figura 3.23). Desta forma, na
saída do somador inversor tem-se um sinal contínuo (V_1), que se
rá a diferença entre os dois sinais de entrada. A tensão de saí
da V_1 (tensão de controle) determina a amplitude da onda se
noidal gerada. Aumentando-se esta, aumenta-se a largura dos pul
sos da modulação por largura de pulso, aumentando-se consequen
temente a tensão eficaz da carga.

Faz-se um controle eficaz da tensão de carga, man
tendo uma relação inversamente proporcional entre a tensão de
carga e a de controle.

A representação do circuito do regulador propor
cional, cuja equação é:

$$V_1 = - \frac{R_F}{R_1} V_{REF} - \frac{R_F}{R_2} V_{OUT}$$

está na Figura 3.23.

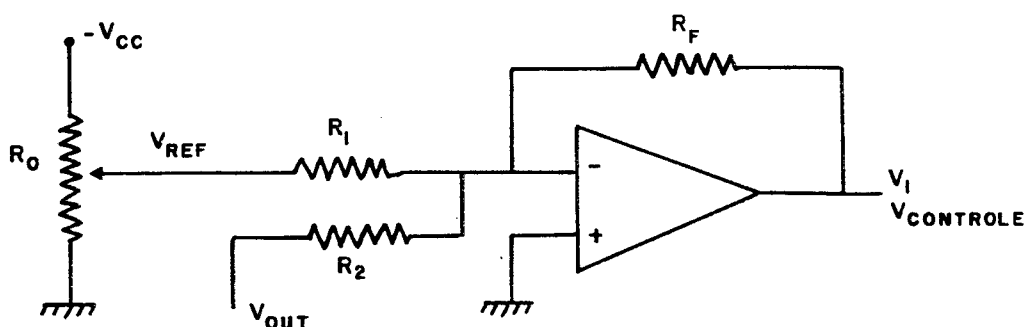


Figura 3.23 - Regulador Proporcional.

3.10.3 - Circuito Implementado do Regulador de Tensão

A configuração do circuito implementado do regulador de tensão está representada na Figura 3.24. Neste circuito, o capacitor C_{AV} foi projetado para que a resposta seja da em tempo satisfatório embora o nível de ondulação não seja tão pequeno.

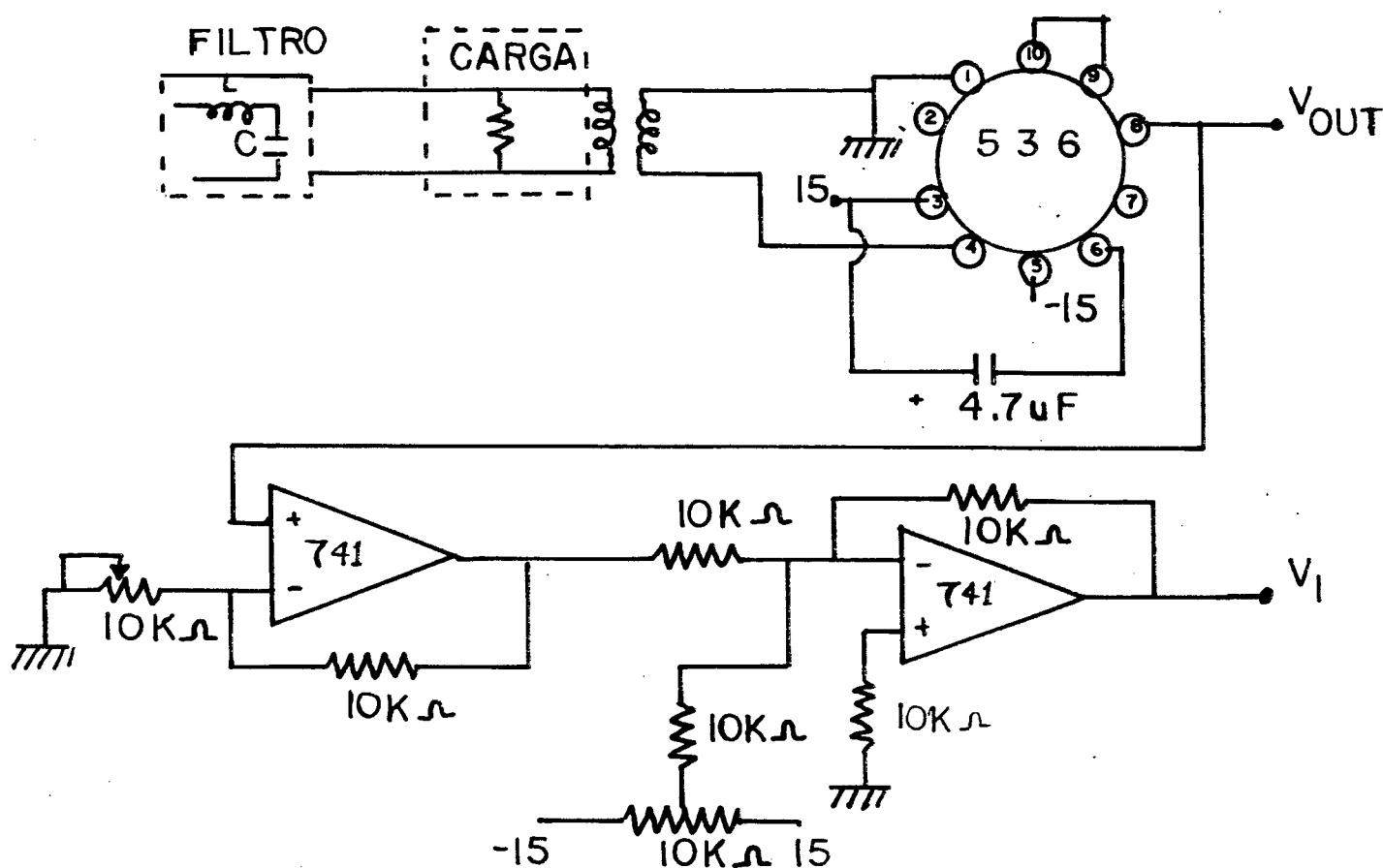


Figura 3.24 - Circuito Regulador de Tensão.

3.11 - Resultados Experimentais do Circuito Implementado

A transformação da onda quadrada para triangular e desta para onda senoidal, está representada na Figura 3.25.

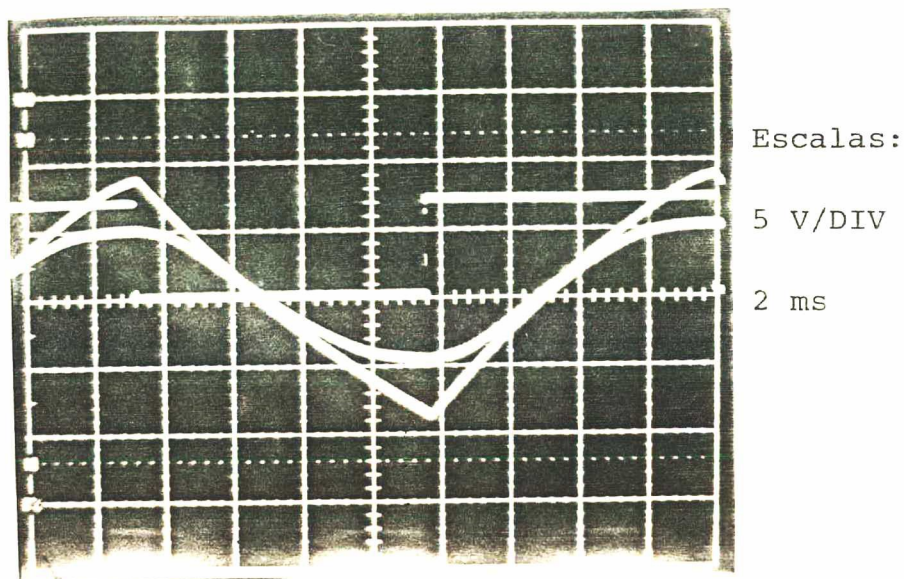


Figura 3.25 - Onda Quadrada, Triangular e Senóide.

Mostra-se na Figura 3.26 a onda senoidal (60 Hz) e a onda triangular de alta frequência (6 KHz). A partir dessas ondas faz-se comparação para a geração da modulação de largura de pulso (PWM) senoidal, representada na Figura 3.27.

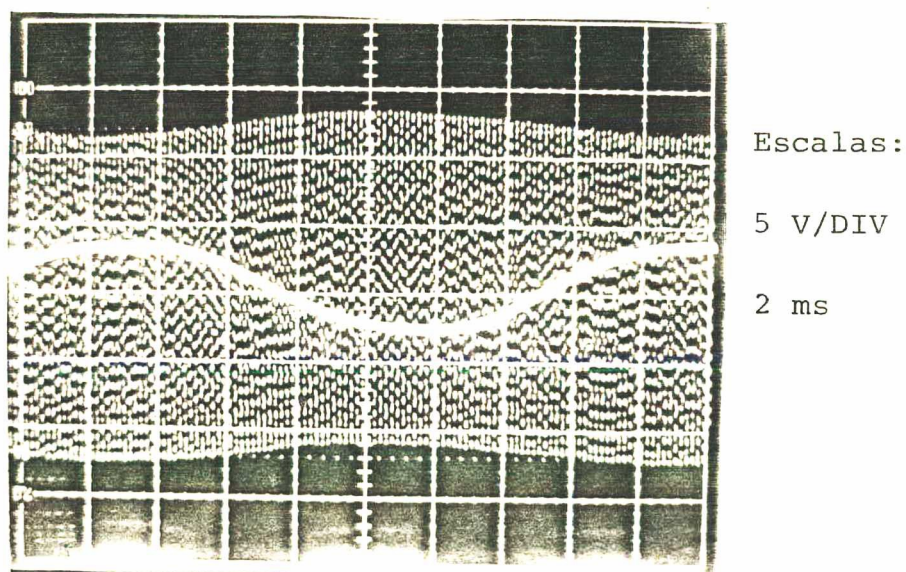


Figura 3.26 - Onda Senoidal de 60 Hz e Onda triangular de 6 KHz.

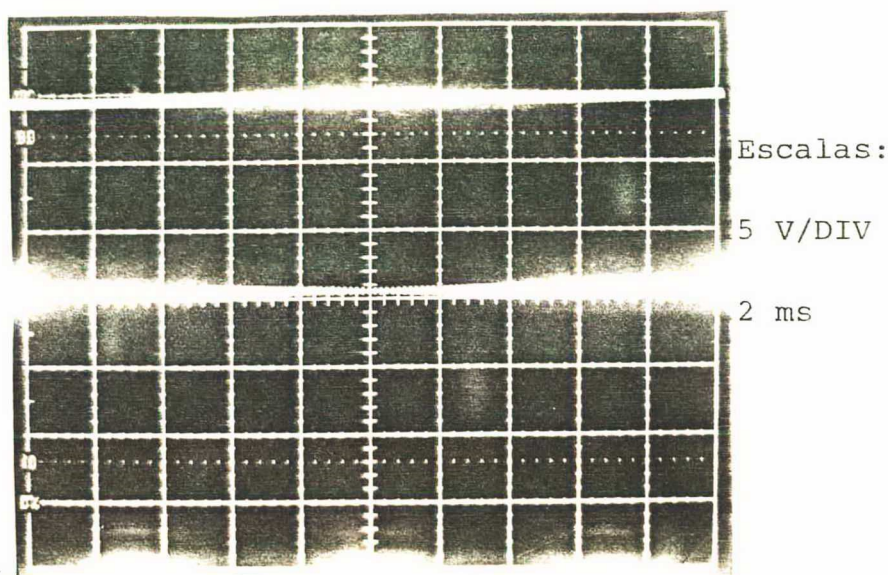


Figura 3.27 - Modulação de Largura de Pulso.

3.12 - Conclusões

O circuito de controle implementado para a geração da modulação de largura de pulso senoidal possui estabilidade de frequência (60 Hz) e faixa de regulação de tensão.

Na modulação de largura de pulso senoidal analógica usam-se muitos componentes, ficando em desvantagem com o controle digital que usa memória. Há uma tendência ao uso de sistema de controle digitais que são mais confiáveis e de fácil implementação.

O lay-out da placa para o circuito de controle deve ser cuidadosamente estudado, para prevenir ruídos e perturbações que podem afetar o funcionamento do circuito.

C A P Í T U L O 4

COMANDO DE BASE

4.1 - Introdução

Neste Capítulo serão estabelecidos os circuitos de comando de base para os transistores do inversor monofásico em ponte. O circuito de comando é responsável pelo estado de condução ou bloqueio das chaves eletrônicas. No chaveamento, as perdas em um transistor estão ligadas ao tipo de comando de base. A confiabilidade do sistema depende da qualidade e das características do comando de base.

Com a finalidade de diminuir-se as perdas, devem-se reduzir os tempos de comutação.

O circuito implementado fornece uma corrente de base positiva e negativa para a condução e bloqueio, respectivamente.

4.2 - Diagrama de Blocos

O sinal do circuito lógico é proveniente do circuito de controle.

O elemento intermediário entre o circuito lógico e o transformador de pulso gera os pulsos para o circuito de comando de base.

O transformador de pulso é responsável pelo isolamento elétrico entre o circuito de comando de base e o circuito

lógico.

O adaptador de corrente do circuito de comando de base deve determinar valores específicos de corrente, favorecendo um rendimento máximo do circuito de potência.

Em face de defeitos e sobrecorrentes deve-se bloquear o transistor de potência, através de um circuito de proteção.

O diagrama de blocos do circuito de comando de base do transistor de potência está representado na Figura 4.1.

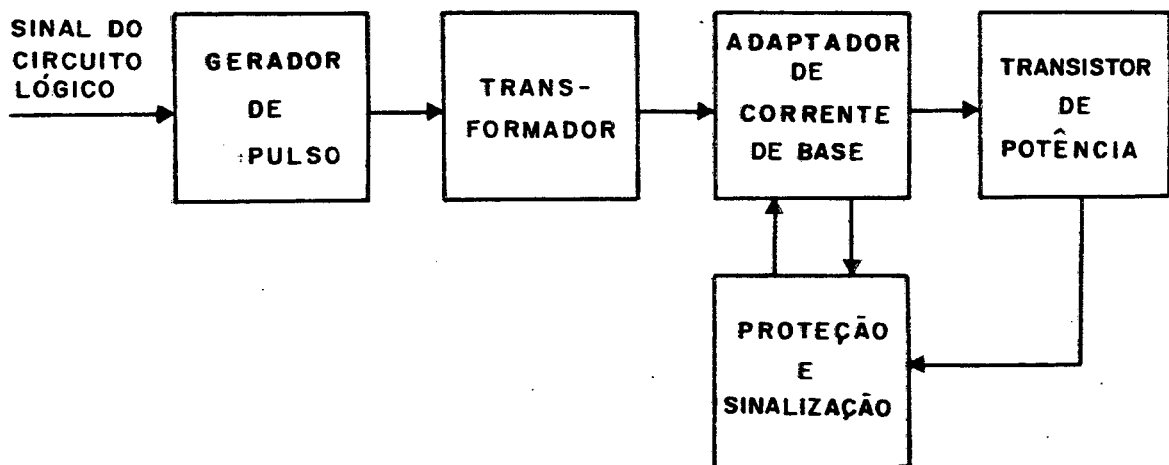


Figura 4.1 - Diagrama de Blocos do Comando de Base.

4.3 - Circuito Gerador de Pulso

O circuito de acoplamento entre o circuito lógico e o circuito chamado de reforço de corrente, é constituído de um capacitor (C_{29}) e resistores (R_{26} e R_{25}) e transforma a tensão pulsada do circuito lógico em pulsos. Na subida da tensão do circuito lógico gera-se um pulso positivo, e na descida, um pulso negativo.

Com o pulso positivo, o transistor T_7 conduz e o transistor T_8 fica bloqueado. Com o pulso negativo, o transistor T_8 conduz e T_7 fica bloqueado.

O circuito gerador de pulso é mostrado na Figura 4.2.

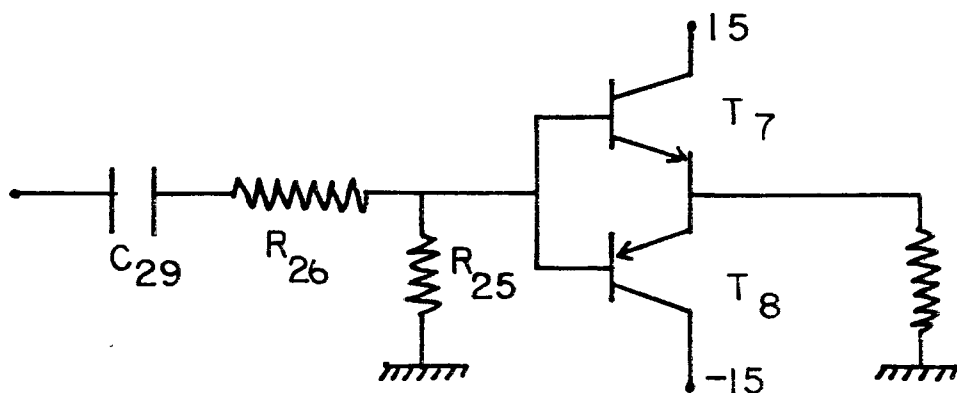


Figura 4.2 - Circuito Gerador de Pulso.

4.4 - Transformador de Pulso

O isolamento elétrico entre o circuito de comando de base e o circuito lógico, bem como a isolação de seus níveis de tensão são função deste transformador.

O transformador de pulso deve fornecer uma resposta em tempo curto com a finalidade de não haver atraso, no circuito de comando.

4.5 - Circuito Auto-Mantido Comandado por Pulso

O circuito auto-mantido constitui-se de uma associação de dois transistores complementares (PNP-NPN), confor

me a Figura 4.3.

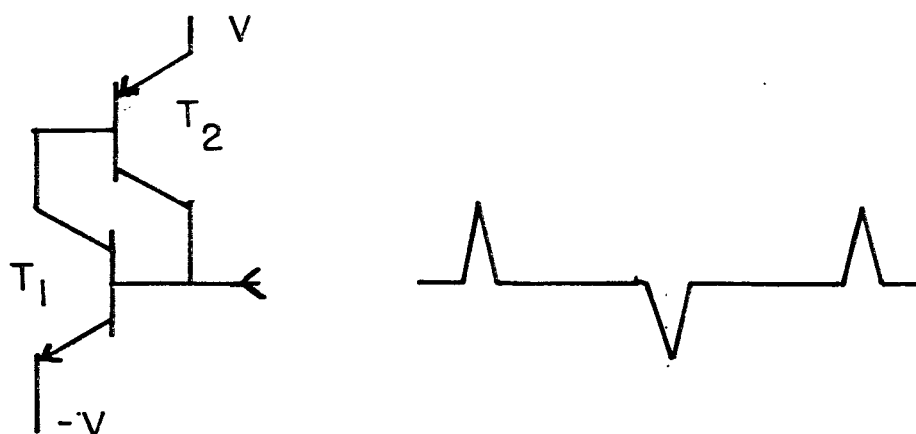


Figura 4.3 - Circuito Auto-Mantido, Comandado por Pulso

Os pulsos responsáveis pela comutação do circuito são provenientes do transformador de pulso.

Se o conjunto estiver bloqueado e houver aplicação de um pulso positivo na base do transistor T_1 , este conduzirá, e conseqüentemente T_2 também. O transistor T_2 , ao conduzir, supre a corrente na base de T_1 . O conjunto continuará conduzindo até que se aplique um pulso negativo na base do T_1 , bloqueando T_1 e T_2 . O conjunto permanecerá bloqueado até o surgimento de um outro pulso positivo.

4.6 - Circuito de Comando Propriamente Dito

O circuito de comando de base apresenta polarização positiva e negativa da tensão base-emissor com condução e bloqueio do transistor principal, respectivamente (Figura 4.4).

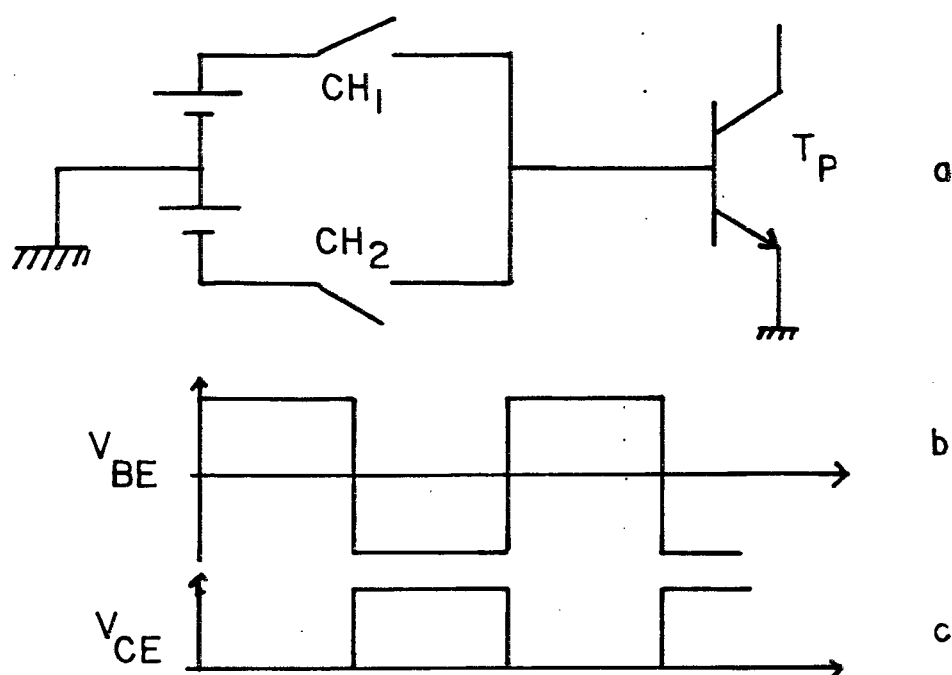


Figura 4.4 - Circuito Simplificado do Comando de Base.

(a) Representação Simplificada

(b) Tensão Base-Emissor.

(c) Tensão Coletor-Emissor.

4.6.1 - Estado de Saturação do Transistor de Potência

Para condução do transistor de potência torna-se necessária uma corrente de base que o faça permanecer na região saturada ou quase saturada.

A tensão coletor-emissor do transistor depende da corrente do coletor em função da corrente de base, sendo suas características específicas para cada transistor.

Na condução, o transistor não deve operar sobresaturado pois com isso aumentará a carga armazenada, implicando maior tempo de estocagem, bem como maior dissipação de potência.

A região de operação que apresenta melhores características com relação aos fatores mencionados é a região de quase-saturação.

Na Figura 4.5, observa-se que na região de quase-saturação a tensão coletor-emissor (V_{CE}) é maior que se a operação se desse na região de saturação.

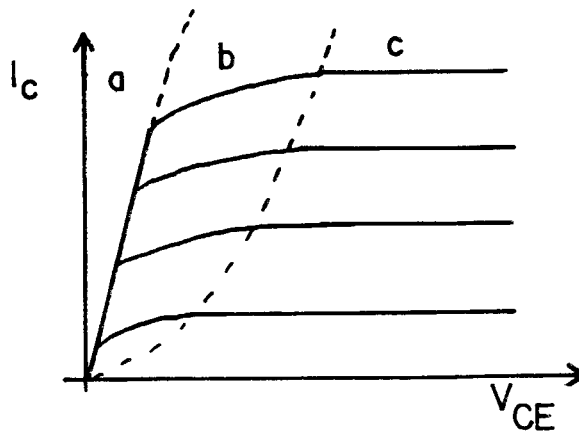


Figura 4.5 - Representação das Regiões de Condução de um transistor de Potência.

- (a) Região de Potência
- (b) Região de Quase-Saturação
- (c) Região Linear.

Duas características devem ser apresentadas no circuito de comando de base no seu estado de condução, com a finalidade de proporcionar um comando eficaz. São elas:

- O crescimento da corrente, deve ser rápido, com um di_B/dt tão grande quanto possível, para diminuir o tempo de entrada de condução do transistor.

- Com $V_{BC} \approx 0$, garante-se a quase-saturação sem

levar o transistor para a saturação e sem aumentar o tempo de estocagem. Isso adapta a corrente de base à corrente do coletor.

4.6.1.1 - Diodo de Anti-Saturação [3]

Para que o transistor permaneça na região de quase-saturação, é necessário que a corrente de base se adapte às variações da corrente de coletor impostas pela carga. Realiza-se isso através do diodo de anti-saturação (D_{AS}), conectado entre a base do transistor T_1 e o coletor do T_P . (Figura 4.6).

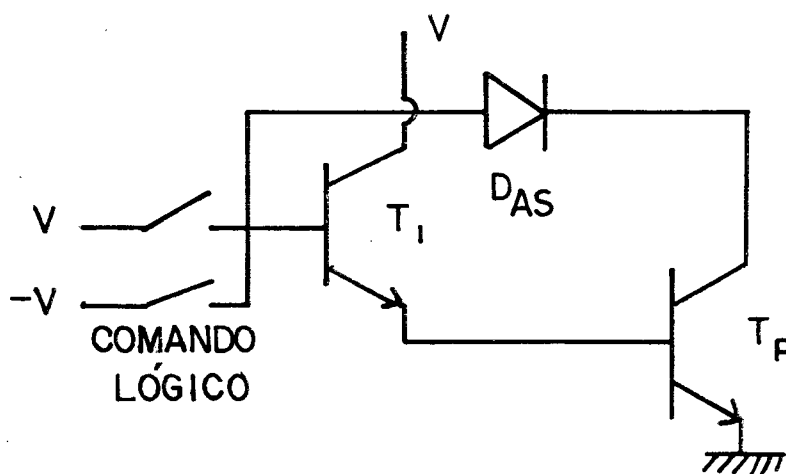


Figura 4.6 - Transistor Principal com Diodo de Anti-Saturação.

A utilização de um transistor auxiliar (T_1) e um diodo de anti-saturação (D_{AS}) faz com que a tensão coletor-base (V_{CB}) do transistor de potência adquira valores próximos de zero e evite uma corrente elevada no comando de base, compensando o baixo ganho do transistor principal. A condição de saturação do transistor é:

$$V_{CB_{T_P}} = V_{BE_{T_1}} - V_{D_{AS}} \approx 0$$

e

$$V_{CE_{T_P}} = V_{BE_{T_P}} + V_{BE_{T_1}} - V_{D_{AS}}$$

Assim, V_{CE} na condução do transistor principal T_P será aproximadamente V_{BE} .

Quando T_1 estiver operando na região linear, o ganho de corrente será elevado, aproximadamente $B_F \times B_{T_1}$, onde B_{T_1} é o ganho de T_1 . O ganho forçado de T_P (B_F) é definido por I_{CSAT}/I_{BSAT} e é menor do que o ganho $B_{T_1} = I_C/I_B$ da região linear do T_P .

4.6.1.2 - Circuito de Comando Idealizado para a Condução do Transistor

O circuito de comando idealizado para a condução do transistor de potência está representado na Figura 4.7.

Consegue-se picos de corrente positiva para a condução através de um capacitor (C_b), ligado ao coletor do transistor auxiliar.

Os resistores R_a e R_{b2} são calculados com a finalidade de fornecer a corrente de base máxima, necessária para a saturação dos transistores.

O L_1 fornece um suplemento de corrente de base para T_1 , diminuindo o seu tempo de condução e consequentemente o tempo do T_P .

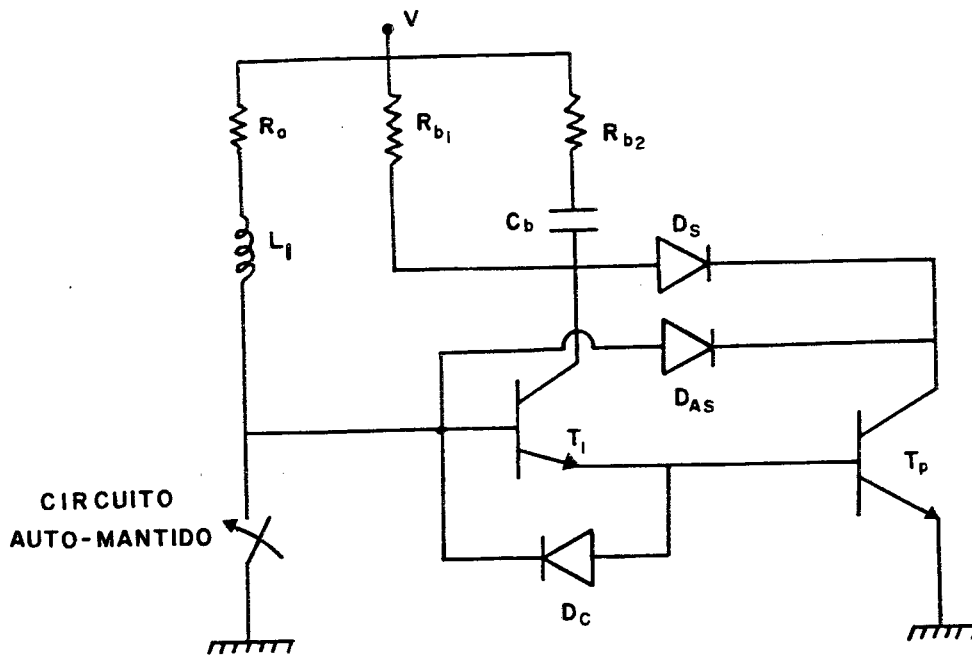


Figura 4.7 - Circuito de Comando Idealizado para a Condução do Transistor de Potência.

O diodo D_s , do mesmo modo que o D_{AS} , atuam sobre o transistor T_1 , mantendo-o na região de quase-saturação. Isto é $V_{CB_{T1}} \approx 0$.

Assim, para a condução dos transistores (T_1 e T_P), a corrente de coletor do transistor auxiliar é aproximadamente igual à corrente de base do transistor de potência ($I_{C_{T1}} \approx I_{B_{T_P}}$).

4.6.2 - Estado de Bloqueio do Transistor de Potência

As perdas de bloqueio ocorrem principalmente durante o tempo de descida da corrente de coletor e subida da tensão coletor-emissor. Essas perdas dependem basicamente do estado de saturação no momento da abertura e também da tensão inver

sa, aplicada na junção base-emissor, no final do tempo de de crescimento (T_F).

As características que seguem apresentam-se no circuito de comando de base no seu estado de bloqueio, com a finalidade de proporcionar um comando eficaz:

- Uma corrente de base inversa, limitando seu d_{IB}/dt , que reduz o tempo de estocagem e o tempo de de crescimento (T_F).

- Preservação de uma tensão de base negativa du rante o bloqueio, o que reduz a corrente de fuga e acrescenta uma proteção contra condução acidentais, devido às correntes pa rasitas e os dV/dt .

4.6.2.1 - Corrente Inversa de Base

Quando o transistor estiver na região de saturação ou quase-saturação, é desaconselhável o uso de uma corrente inversa de base com valor elevado. Caso isso ocorra, haverá uma redução no tempo de estocagem e um aumento do tempo de de crescimento (T_F), conforme Figura 4.8-a.

Com a finalidade de reduzir a inclinação da corrente de base inversa, faz-se uso de um indutor variável. A variação do d_{IB_2}/dt permite que se encontre experimentalmente seu valor ótimo, minimizando-se o tempo de decrescimento (T_F). Observar Figura 4.8-b.

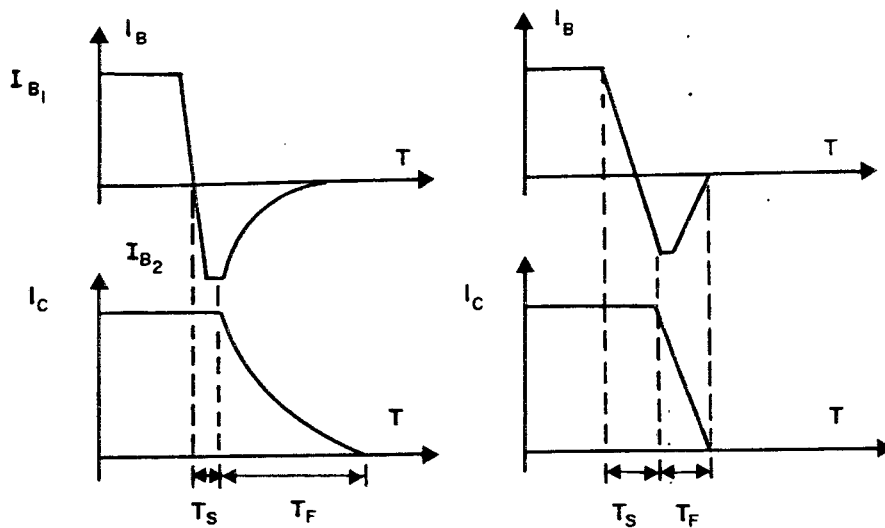


Figura 4.8 - Corrente de Base no Bloqueio.

(a) Corrente de Base Elevada.

(b) Corrente de Base Ajustável.

4.6.2.2 - Tensão de Base Negativa

Além da corrente inversa de base, a tensão base-emissor influencia na redução do tempo de decrescimento (T_F).

Durante o tempo de estocagem e o início do tempo de decrescimento (T_F), a tensão base-emissor permanece positiva. Após T_F , deve-se impor uma tensão V_{BE} de valor negativo elevado, para que o tempo de decrescimento não aumente.

Caso a tensão de base (V_{BE}) não seja suficientemente negativa, ocorrerá um atraso na descida da corrente do coletor.

A tensão V_{BE} deve ser mantida negativa durante todo o bloqueio, aumentando a segurança do transistor, para que este não conduza. As formas de onda ocorridas no bloqueio estão representadas na Figura 4.9.

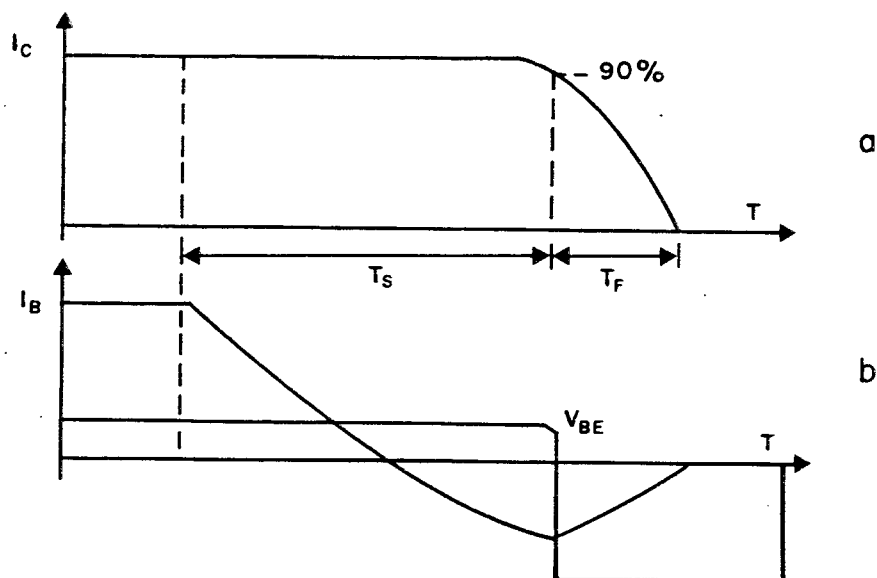


Figura 4.9 - Formas de Onda no Bloqueio do Transistor.

(a) Corrente de Coletor.

(b) Forma Ideal da Corrente de Base e Tensão Base-Emissor.

4.6.3 - Circuito Implementado

Aplicação conjunta dos circuitos apresentados para o comando de base ótimo é mostrada na Figura 4.10.

O indutor L_2 diminui o $d_{I_{B2}}/dt$, enquanto o resistor R_4 fixa um V_{BE} negativo, no momento em que o T_P encontra-se bloqueado.

O circuito auto-mantido nesta configuração desvia a corrente de base de T_1 , extrai uma corrente de base inversa do T_P e mantém a junção base-emissor polarizada negativamente durante o bloqueio do transistor de potência.

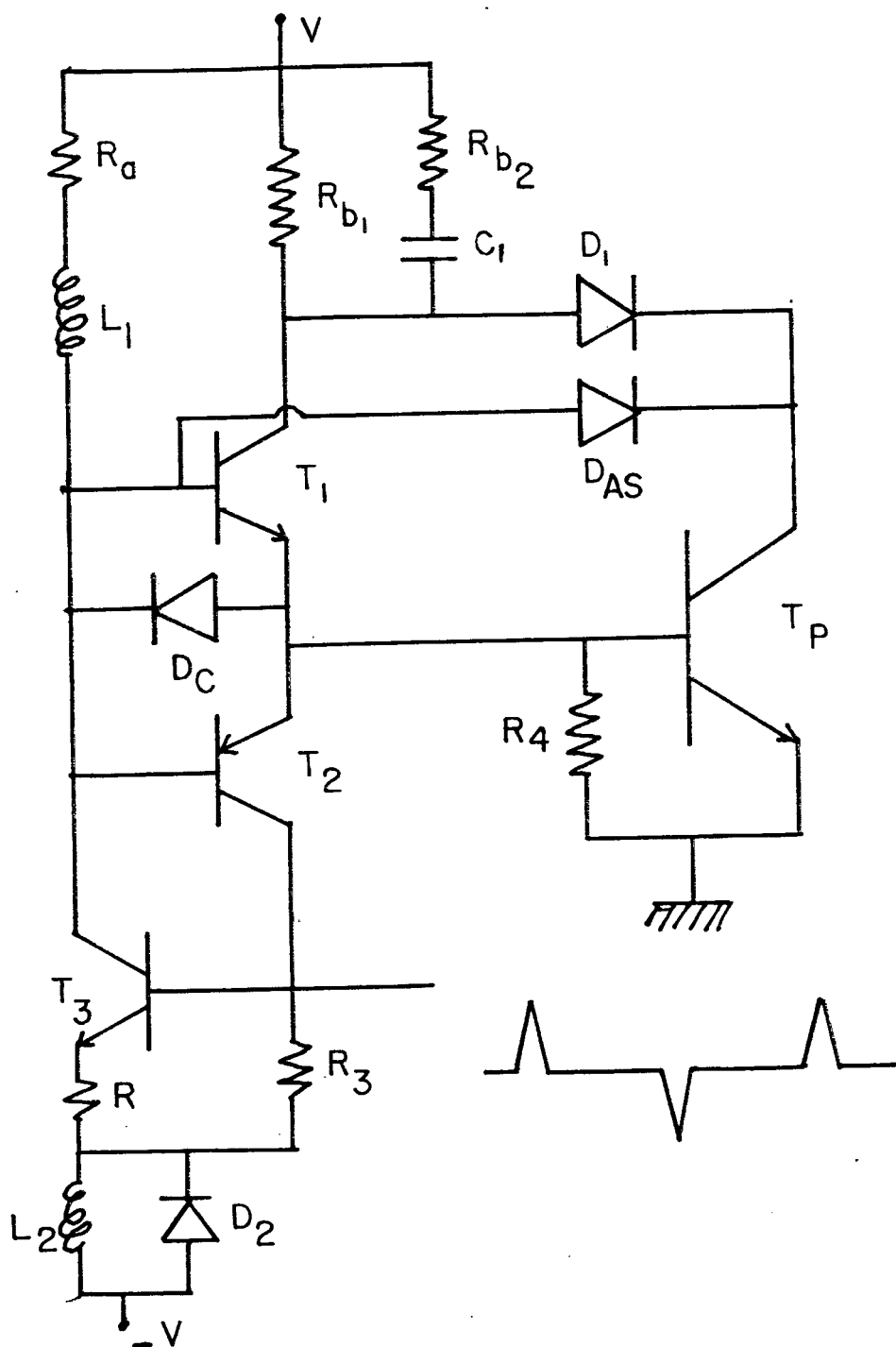


Figura 4.10 - Circuito Ótimo para o Comando de Base do Transistor de Potência.

4.6.4 - Seqüência de Funcionamento

Considerando-se que o transistor de potência (T_p) esteja conduzindo e que T_1 mantém sua corrente de base, enquanto o circuito auto-mantido (T_2 e T_3) encontra-se bloqueado, aplica-se um pulso positivo na base do transistor T_3 que conduzirá e, por conseqüência fará T_2 conduzir. A corrente de base é desviada de T_1 , bloqueando-o. Assim, o transistor de potência também é bloqueado. Através da aplicação de uma corrente inversa sobre este transistor, mantém-se a base sob uma tensão negativa.

Através de um pulso negativo, bloqueia-se T_3 e T_2 , fazendo que T_1 conduza e injete uma corrente na base de T_p , colocando-o em condução.

4.7 - Circuito de Proteção

O circuito de proteção associado ao circuito de comando de base, tem como finalidade proteger contra curtos-circuitos, e de outras falhas eventuais do comando de base.

O circuito basicamente possui uma lógica, um comparador de voltagem e um interruptor.

4.7.1 - Circuito Comparador de Voltagem e Lógica "E"

Em face de um estado de normalidade do circuito de comando de base, T_4 conduz através de T_1 (Figura 4.13), a tensão V_1 é menor que V_3 ($V_1 < V_3$) e V_2 é maior ou igual a

V_3 ($V_2 \geq V_3$) em consequência, os diodos D_4 e D_2 do circuito de proteção estão conduzindo e bloqueado, respectivamente. Devido à situação anteriormente descrita, V_3 é menor que a tensão de referência ($V_3 < V_{REF}$), o que leva a saída do comparador de tensão a um valor $V_S = -V$.

O funcionamento do comparador de tensão está descrito em 3.8.3.

Caso ocorram defeitos, como sobrecorrentes, no transistor de potência, verificam-se duas situações distintas no circuito de proteção: uma no instante em que ocorre o defeito, outra durante sua ocorrência.

Quando ocorre o defeito, por exemplo, um curto-circuito na carga, a tensão coletor-emissor do transistor de potência tende a subir, instantaneamente a tensão V_1 é maior ou igual a V_3 ($V_1 \geq V_3$) e V_2 é maior ou igual a V_3 ($V_2 \geq V_3$). Devido a isso, D_4 e D_2 estarão bloqueados e a tensão V_3 será maior que a tensão de referência ($V_3 > V_{REF}$). Nesse instante, o comparador de tensão inverterá o sinal de saída (negativo para positivo) e a tensão de saída do comparador (V_S) será igual a V ($V_S = +V$).

Enquanto o defeito está ocorrendo, $V_1 \geq V_3$ e $V_2 < V_3$, D_2 está conduzindo e D_4 bloqueado, $V_3 < V_{REF}$. A tensão de saída do comparador de tensão apresenta-se da mesma maneira de quando o circuito de comando estava normal ($V_S = -V$).

O circuito comparador de tensão e o de lógica "E" estão representados na Figura 4.11.

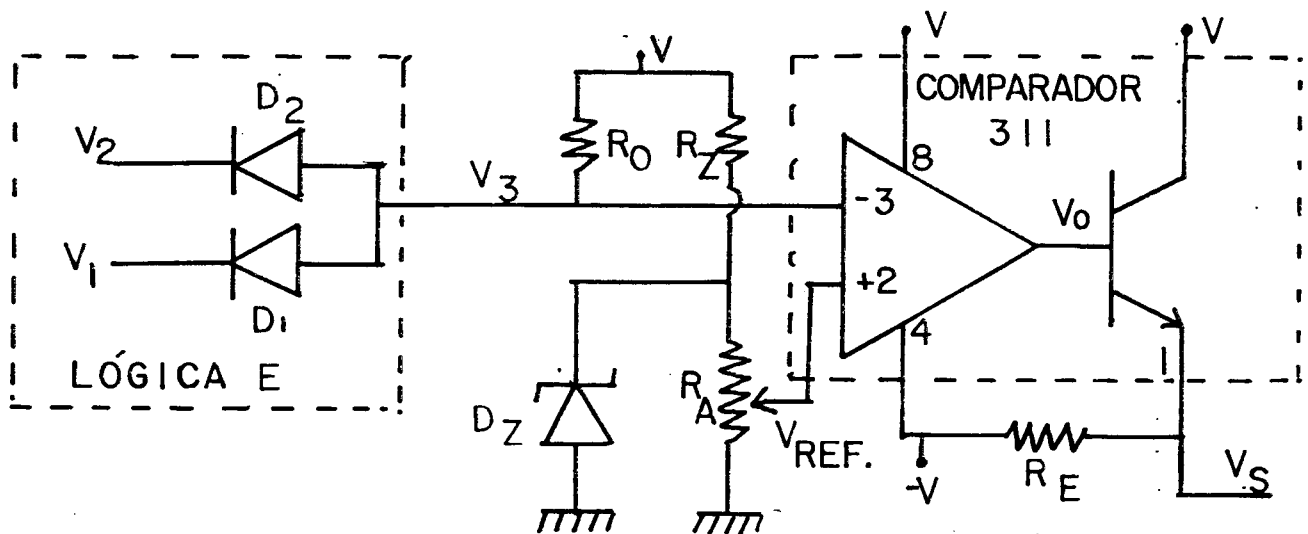


Figura 4.11 - Circuito Comparador de Tensão e Lógica "E"

O resistor R_Z polariza o diodo zener, enquanto o resistor R_0 limita a corrente de condução dos diodos D_2 e D_1 . O resistor variável R_A , impõe a tensão de referência. O resistor R_E polariza o transistor de saída do comparador de tensão LM 311.

4.7.2 - Interruptor

Quando o circuito de comando de base estiver funcionando normalmente, a tensão de saída do comparador de tensão será negativa ($V_S = -V$). O tiristor e os diodos D_3 encontrar-se-ão bloqueados.

No instante em que surgir o defeito, a saída do comparador de tensão (V_S) tornar-se positiva ($V_S = +V$). Nesse instante, o tiristor receberá o pulso de gatinho e conduzirá.

O led de sinalização mostrará que ocorreu o defeito. Diante dessa situação, o diodo D_3 conduzirá extraindo a

corrente de base do transistor de potência, permanecendo assim até abrir-se o interruptor normalmente fechado (NF), Figura 4.13.

O circuito do interruptor está representado na Figura 4.12.

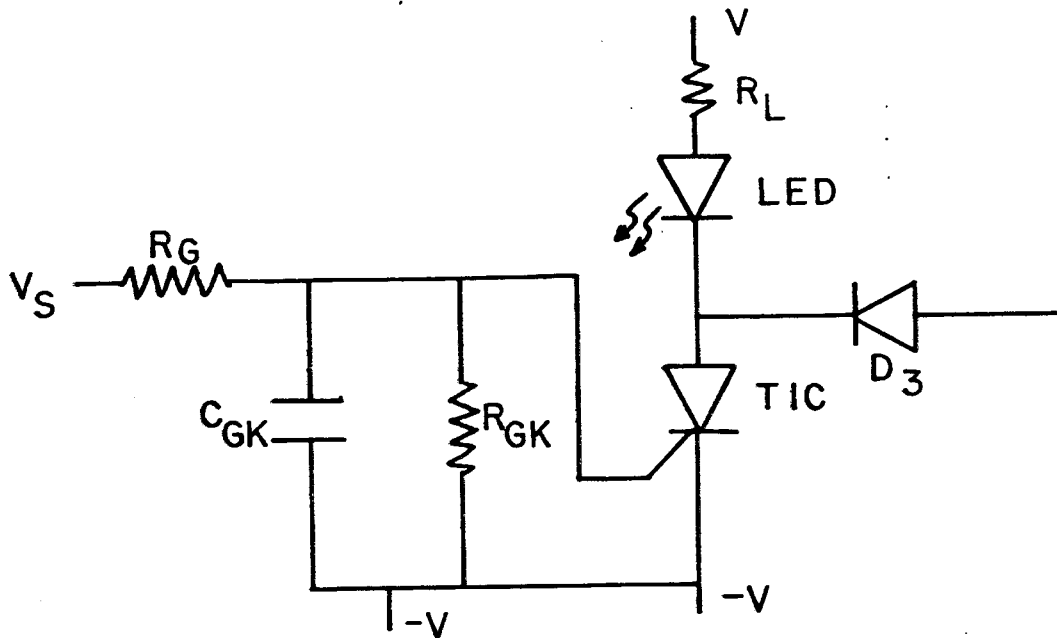


Figura 4.12 - Circuito do Interruptor.

4.7.3 - Seqüência de Funcionamento do Circuito de Proteção

Quando o circuito de comando de base estiver em funcionamento normal, o transistor T_4 conduzirá através de T_1 (Figura 4.13) e o circuito de proteção terá um funcionamento específico para este estado, conforme foi explicado anteriormente. (4.7.1).

No instante do defeito, a tensão V_{CE} do transistor de potência tenderá a subir e, caso seja maior ou igual a V_{REF} ($V_{CE_{TP}} \geq V_{REF}$), o comparador trocará de estado ($V_S = +V$),

aplicando um pulso positivo no GATE do tiristor, fazendo com que este conduza e ascenda o LED de sinalização indicando o defeito. Diante dessa situação, o diodo D_3 conduzirá extraíndo corrente de base do T_p ; em consequência, T_1 bloqueará, fazendo com que o mesmo ocorra com T_4 , e que o diodo D_2 conduza através de R_8 . Nesse momento o circuito de proteção passará a funcionar conforme as características específicas do estado de ocorrência do defeito, cuja situação final é: $V_S = -V$. (4.7.1).

Após a eliminação do defeito, ativa-se novamente o circuito, abrindo-se o interruptor normalmente fechado bloqueando dessa forma o tiristor.

O circuito completo, constituído do circuito de comando de base e de proteção, é mostrado na Figura 4.13.

4.8 - Conclusões

O circuito de comando de base utilizado apresenta ótimo desempenho.

Os recursos utilizados, para que se obtenham perdas mínimas na comutação, enumeram-se a seguir: um di_B/dt elevado na saturação do transistor, acompanhado de uma sobrecorrente; adaptação da I_B em função da I_C na condução; corrente reversa e polarização inversa na junção base-emissor durante o bloqueio.

O circuito de proteção é eficaz e apresenta respostas rápidas.

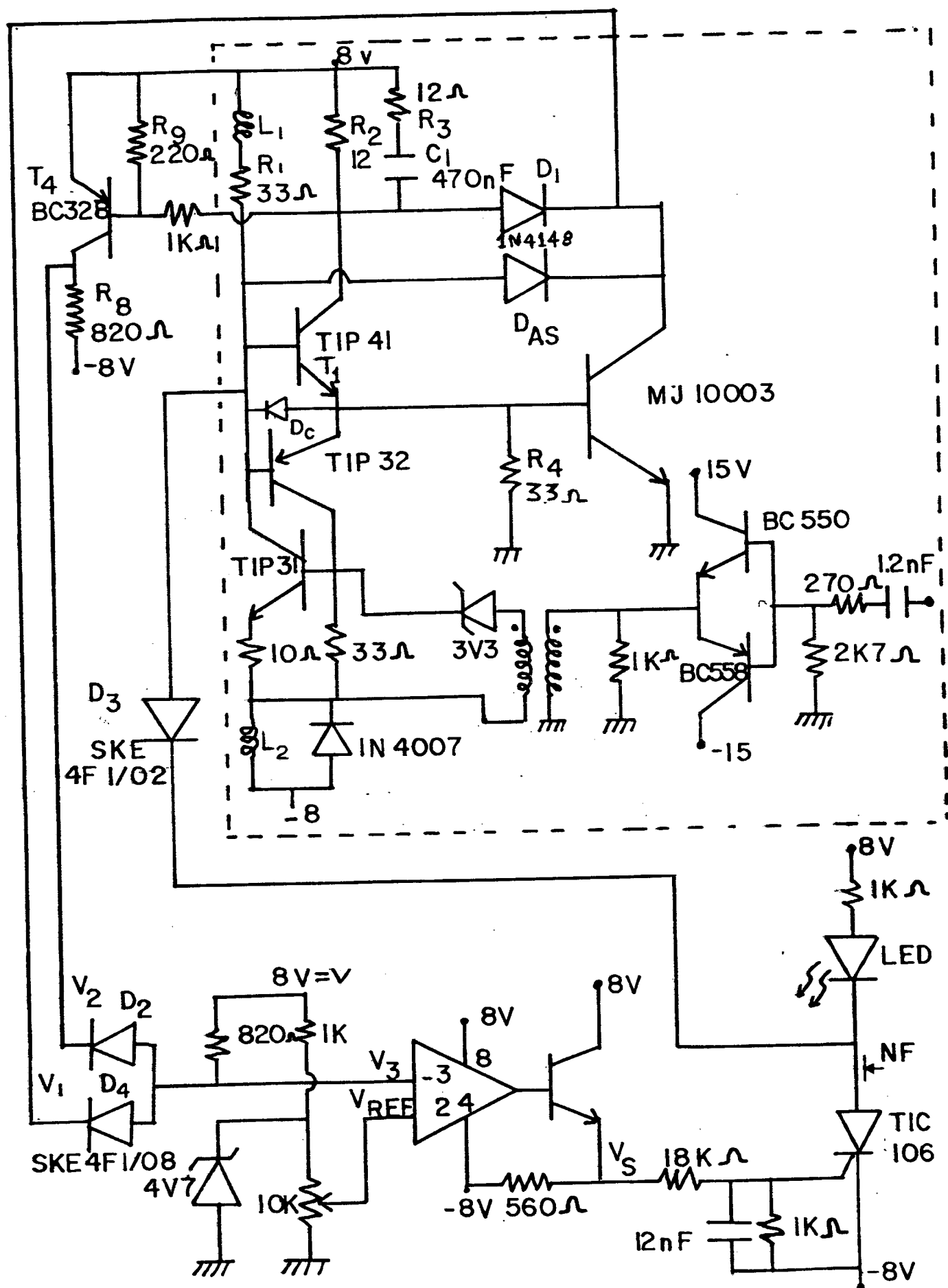


Figura 4.13 - Circuito Completo do Comando de Base e Proteção.

C A P Í T U L O 5

ANÁLISE DAS HARMÔNICAS E FILTRO

5.1 - Introdução

O objetivo do filtro conectado na saída do inversor monofásico em ponte é reduzir as harmônicas existentes na carga.

Nos sistemas de alimentação ininterrupta (UPS), a modulação por largura de pulso (PWM) é o melhor meio para controle da tensão na saída do inversor.

Os microcomputadores que são alimentados por sistemas de alimentação ininterrupta necessitam de uma forma de onda senoidal, com pouca distorção e pouca ondulação.

Neste Capítulo, far-se-á uma análise das harmônicas, com vistas à apresentação do melhor modo de eliminá-las.

Os meios usados na eliminação de harmônicas do filtro de saída visam reduzir o tamanho, o custo e o volume do filtro.

Um dos meios elimina um número pré-determinado de harmônicas. O outro não anula nenhuma harmônica, mas proporciona uma redução na amplitude das harmônicas de baixa ordem, facilitando a filtragem.

Com o avanço da tecnologia dos semicondutores, especialmente dos transistores, aumentou o interesse em modulação por largura de pulso de alta frequência, objetivando-se obter uma onda senoidal, na saída do inversor.

5.2 - Equacionamento Matemático das Harmônicas [11]

O equacionamento matemático, para o cálculo das amplitudes das harmônicas, é feito através da análise da forma de onda da saída do inversor monofásico em ponte.

5.2.1 - Modulação em Dois Níveis

Conforme a forma de onda que o inversor apresenta na saída (Figura 2.11), o cálculo da amplitude das harmônicas é feito para 1/4 de período. Considerando os ângulos de chaveamento por:

$$\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_{2m}$$

definido em m pulsos para meio período, para a forma da onda da Figura 2.11. A série de Fourier é definida como [11]:

$$f(wt) = \frac{1}{2} a_0 + \sum_{n=1}^{\infty} [a_n \text{ sen } (n \cdot wt) + b_n \text{ cos } (n \cdot wt)] \quad (5.1)$$

Onde:

$$a_n = \frac{1}{\pi} \int_0^{2\pi} f(wt) \text{ sen } (n \cdot wt) \, d(wt) \quad (5.2)$$

$$b_n = \frac{1}{\pi} \int_0^{2\pi} f(wt) \text{ cos } (n \cdot wt) \, d(wt) \quad (5.3)$$

Substituindo-se $f(\omega t)$ em (5.2) e (5.3) e usando-se a propriedade de simetria de meia onda, temos:

$$a_n = \frac{4}{n\pi} \left[1 + \sum_{K=1}^{2m} (-1)^K \cos n \alpha_K \right] \quad (5.4)$$

$$b_n = \frac{4}{n\pi} \left[- \sum_{K=1}^{2m} (-1)^K \sen n \alpha_K \right] \quad (5.5)$$

Devido à simetria de meio período, as harmônicas pares são nulas e $b_n = 0$ para qualquer valor de n .

A fórmula final para o cálculo das harmônicas da tensão de saída é:

$$V_n = \frac{4}{n\pi} \cdot V_{cc} \left[1 + 2 \sum_{K=1}^m (-1)^K \cos n \alpha_K \right] \quad (5.6)$$

O valor eficaz (RMS) da harmônica de ordem n .

$$V_n = \frac{4 \cdot V_{cc}}{n \cdot \pi \cdot \sqrt{2}} \left[1 + 2 \sum_{K=1}^m (-1)^K \cos n \alpha_K \right] \quad (5.7)$$

$$n = 1, 3, 5, 7, \dots$$

Onde:

V_{cc} - Tensão de alimentação das baterias

n - Número da harmônica

α_K - ângulos de comutação entre 0 e 90° do período de modulação.

5.2.2 - Modulação em Três Níveis

A tensão de saída do inversor para modulação por largura de pulso senoidal em três níveis está representada na Figura 2.12.

A série de Fourier para as harmônicas da tensão de saída é dada pelas equações (5.1), (5.2) e (5.3). Devido à simetria, as harmônicas pares são nulas, razão por que a fórmula para o cálculo das harmônicas de tensão de saída é:

$$V_n = \frac{4 \cdot V_{CC}}{n \cdot \pi} \sum_{K=1}^m (-1)^{K+1} \cos n \alpha_K \quad (5.8)$$

5.3 - Métodos para Reduzir as Harmônicas

Em condição de tensão de saída máxima no inversor, a forma de onda será quadrada. Essa onda fornece à carga harmônicas de amplitude elevadas, conforme Tabela 5.1.

Ordem da Harmônica	Amplitude da Harmônica
3º	33%
5º	20%
7º	14%
9º	11%

Tabela 5.1 - Amplitude das Harmônicas para Onda Quadrada na Saída do Inversor.

Na tensão de onda quadrada, as harmônicas são as maiores existentes, além de serem de difícil filtragem porque estão relativamente perto da frequência fundamental.

O controle da componente fundamental da tensão de saída faz-se por modulação de largura de pulso.

A seguir, são apresentados dois modos de eliminação de harmônicas, baseados na modulação de largura de pulso senoidal em dois níveis.

5.3.1 - Redução das Harmônicas com Modulação [11]

No momento em que a modulação é feita, qualquer harmônica de ordem n pode ser eliminada. Faz-se essa eliminação através de um conjunto de n equações igualadas a zero, determinando-se os ângulos de comutação (α). As equações estão representadas abaixo. (Modulação a dois níveis).

$$f_n(\alpha) = 1 + 2 \sum_{K=1}^m (-1)^K \cos n_n \alpha_K = 0 \quad (5.9)$$

com $n = 3, 5, 7, \dots$

As n equações são não-lineares com n incógnitas, onde $f_n(\alpha) = 0$, a fim de se obterem os ângulos de comutação.

Pode-se eliminar tantas harmônicas, conforme sejam os ângulos, isto é n ângulos eliminam n harmônicas.

As equações para o cálculo das harmônicas que serão eliminadas devem ser igualadas a zero para obter-se os ângulos de comutação.

Na Tabela 5.2, mostra-se a taxa percentual das harmônicas, antes de uma filtragem, considerando-se seis ângulos e a eliminação de seis harmônicas.

Esse modo anula as harmônicas de baixa ordem, que são de difícil filtragem e aumenta as harmônicas de ordem elevada.

Para a eliminação da terceira, quinta, sétima, no na, décima primeira e décima terceira, os ângulos são $\alpha_1 = 11,50^\circ$, $\alpha_2 = 19,15^\circ$, $\alpha_3 = 34,42^\circ$, $\alpha_4 = 38,58^\circ$, $\alpha_5 = 57,08^\circ$, $\alpha_6 = 58,55^\circ$. Para esses ângulos as amplitudes das harmônicas estão representadas na Tabela 5.2.

Ordem Harmônica	A_n/A_1 %
1	72,0
3	0
5	0
7	0
9	0
11	0
13	0
15	28,6
17	56,8
19	35,5
21	4
23	0,2
25	0

Tabela 5.2 - Porcentagem da Harmônica em Relação à Funda mental.

A Tabela 5.2 indica que o valor eficaz da tensão de saída é reduzida para setenta e dois por cento (72%), em relação à tensão de entrada.

Usando-se a modulação de largura dos pulsos fixos, as harmônicas de baixa ordem são anuladas. No entanto, a partir da décima quinta as harmônicas (15^o) são incrementadas.

Estas harmônicas de alta frequência são de fácil filtragem.

Para se controlar a tensão de saída para uma modulação de largura de pulso com padrão fixo, devem-se usar um conversor CC-CC na entrada do inversor.

5.3.2 - Redução das harmônicas com Modulação Variável

Com a modulação de largura de pulso senoidal pode-se controlar a tensão de saída. Quanto maior for o número de pulsos por período de modulação menor serão as amplitudes das harmônicas de baixa ordem. Utilizou-se, para cada meio ciclo cinquenta pulsos com a frequência da onda triangular de 6 HKz. Têm-se com isso, cinquenta ângulos que definem as comutações das chaves, para cada um quarto de ciclo.

Variando-se a amplitude de onda senoidal. Nessa variação observa-se a faixa de controle de tensão e o valor das amplitudes das harmônicas de ordem baixa, conforme Tabela 5.3. Onde "A" representa a amplitude das harmônicas em P.U. e "M" é o índice de modulação, definido por:

$$M = \frac{\text{Valor da Amplitude da Onda Senoidal}}{\text{Valor da Amplitude da Onda Triangular (Referência)}}$$

O índice de modulação varia conforme a amplitude da senóide (A_s), Figura 2.11. Para alto índice de modulação a tensão de saída será quadrada, no entanto, essa situação não é usada, pois introduz altas harmônicas.

A Tabela 5.3 mostra o índice de modulação, variando de três quartos a dois ($0,75 \leq M \leq 2$). Nessa faixa, tem-se um controle na variação de tensão de cinquenta e oito por cento (58%) a noventa e seis por cento (96%). Existe também uma grande variação na amplitude das harmônicas. Para a terceira harmônica há variação de um a vinte dois por cento da amplitude ($1,0 < a_3 < 22\%$). Isto é desaconselhável, pois não se tem uma redução significativa das harmônicas quando o índice de modulação é elevado ($M = 2$), o que acarreta problemas no cálculo do filtro.

Para calcular a amplitude das harmônicas tem-se:

$$A = \frac{\frac{4}{\pi} \times V_{CC} [\sum (-1)^K \cos n \alpha_n]}{\frac{4}{\pi} \times V_{CC}}$$

Ordem da Harmônica	Amplitude para onda Quadrada	A					
		M=2	M=1,75	M=1,5	M=1,25	M=1	M=0,75
1	1	0,958	0,95	0,918	0,8996	0,824	0,578
3	0,333	0,219	0,198	0,198	0,096	0,0105	0,0168
5	0,2	0,0436	0,0186	0,0386	0,044	0,0367	0,0052
7	0,143	0,0199	0,0397	0,0565	0,024	0,0321	0,025
9	0,111	0,029	0,0378	0,0338	0,011	0,019	0,012
11	0,091	0,0138	0,0114	0,0275		0,024	0,0038
13	0,077	0,004	0,0125	0,043		0,0126	0,0045

Tabela 5.3 - Harmônicas em Função do Índice de Modulação.

O Gráfico das harmônicas em função do índice de

de modulação está representado na Figura 5.2.

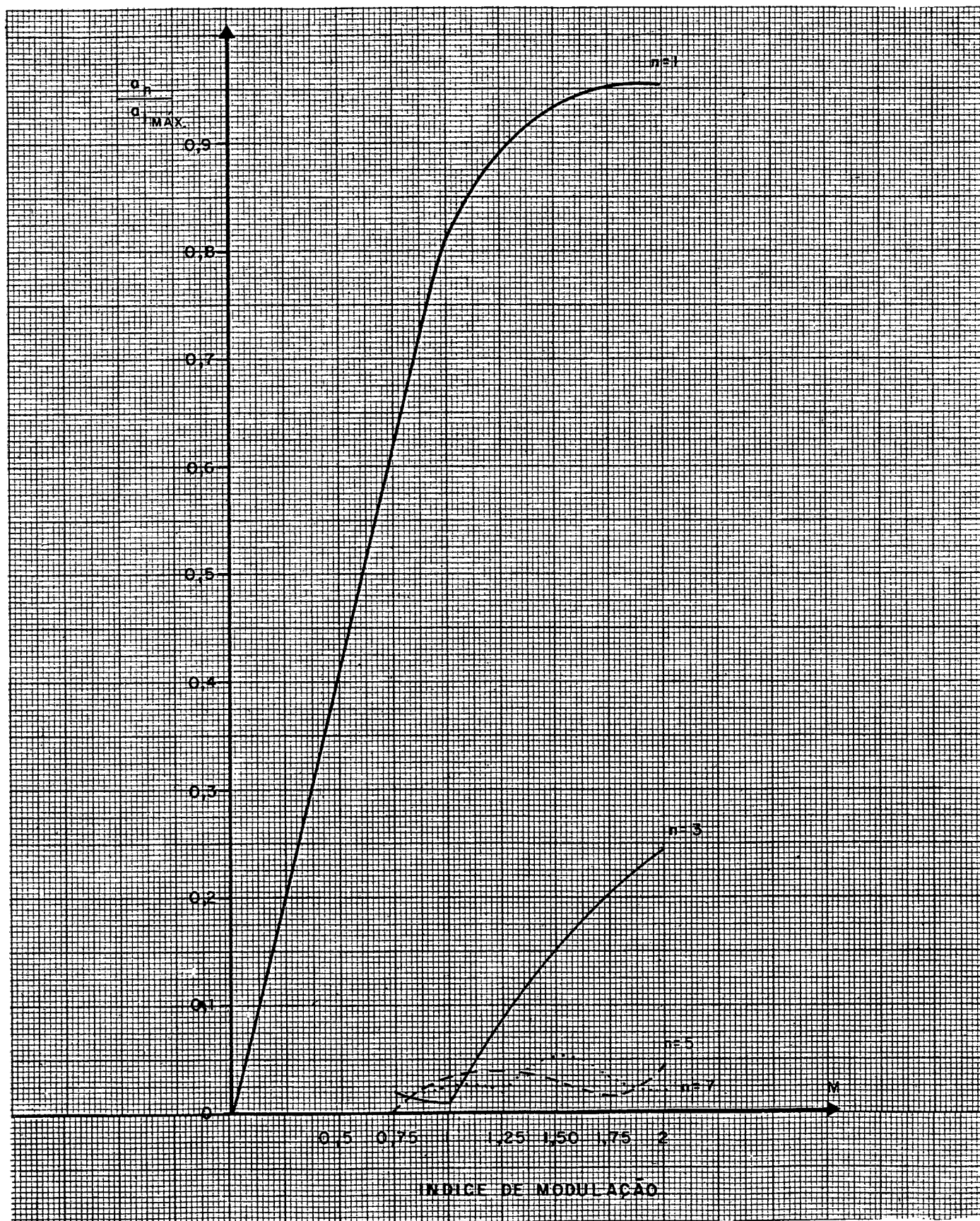


Figura 5.2 - Harmônicas em Função do Índice de Modulação.

Desejando-se reduzir a amplitude das harmônicas, é preferível trabalhar-se com o índice de modulação na faixa de três quartos a um ($0,75 \leq M \leq 1$).

Assim, as harmônicas de baixa ordem são quase nulas e a taxa de distorção harmônica é menor que cinco por cento ($TDH < 5\%$). Essa taxa de distorção é estabelecida para o uso de computadores.

No momento em que se reduz as harmônicas de baixa ordem, aumentam as de alta ordem que são de fácil filtragem.

A Tabela 5.4 mostra a faixa de regulagem de tensão de cinquenta e oito a oitenta e três por cento, bem como a amplitude das harmônicas mais significativas. As amplitudes das harmônicas de baixa ordem têm valor baixo, no máximo de cinco por cento. Essas harmônicas são de difícil filtragem, pois a frequência é próxima de 60 Hz, devendo dela aproximar-se a frequência de corte do filtro, fazendo necessário, em decorrência, um filtro grande.

A maior taxa de distorção harmônica dá-se com um número mínimo de pulsos, gerando, em consequência, uma voltagem de saída máxima (83%).

Conforme pode ser notado, as amplitudes das harmônicas altas aumentam à medida em que a tensão diminui. Isso mostra-se muito vantajoso, já que essas harmônicas são de fácil filtragem.

Ordem Harmônica	Amplitude para Onda Quadrada	A	A	B	
		M = 1	M=0,75	M=1%	M=0,75%
1	1	0,824	0,578	100	100
3	0,333	0,0105	0,0168	1,27	2,9
5	0,2	0,0367	0,0052	4,454	0,9
7	0,143	0,0321	0,025	3,9	4,3
9	0,111	0,019	0,012	2,31	2,1
11	0,091	0,024	0,0038	2,91	0,7
13	0,077	0,0126	0,0045	1,53	0,8
15	0,0067	0,0242	0,0096	2,94	1,7
71	0,0141	0,0083	0,0178	1,0	3,1
77	0,0130	0,0233	0,0293	2,8	5,1
83	0,0120	0,0465	0,0329	5,6	5,7
89	0,0112	0,0804	0,0575	9,8	9,9
95	0,0105	0,1794	0,1273	21,8	22,0
101	0,0099	0,1507	0,376	18,3	65,1
107	0,0093	0,0658	0,111	8,0	19,2
113	0,0088	0,0434	0,056	5,3	9,7
119	0,084	0,0427	0,0394	5,2	6,8
199	0,005	0,1467	0,269	17,8	46,5
399	0,0025	0,0057	0,06	0,7	10,4

Tabela 5.4 - Amplitude das Harmônicas em Função do Índice de Modulação.

$$A = \frac{\frac{4}{\pi} E [\sum (-1)^K \cos n \alpha_n]}{4 \times E \pi}$$

$$B = \frac{A_n}{A_1} \times 100\%$$

5.4 - Filtro [2]

Há uma grande variedade de filtros, todos para melhorar a forma de onda da tensão de saída do inversor. Neste item será analisado um filtro a ser implementado no inversor monofásico em ponte.

O principal objetivo desse item é descrever o modo a aperfeiçoar a tensão de carga com vista a encontrar a distorção harmônica requerida para um sistema prático.

Diversas técnicas podem ser empregadas para eliminar as harmônicas e reduzir sua distorção total.

A tensão alternada na saída do inversor deve possuir distorção total das harmônicas limitada a cinco por cento.

A distorção total é dada pela raiz quadrada da soma dos quadrados de todas as harmônicas presentes.

A seleção do filtro para a melhoria da forma de onda da tensão de saída do inversor depende de alguns fatores:

- Tensão de saída
- Faixa de carga
- Freqüência
- Conteúdo harmônico

O filtro é constituído de um elemento de derivação e de um elemento série.

Os fatores básicos no projeto de filtro para atenuação de certas harmônicas são os seguintes:

- Minimização dos KVA requeridos no inversor
- Minimização da variação da tensão de carga
- Custo
- Tamanho e peso.

5.4.1 - Resposta em frequência

O filtro está representado na Figura 5.3. O elemento série é um indutor e o elemento derivação é um capacitor.

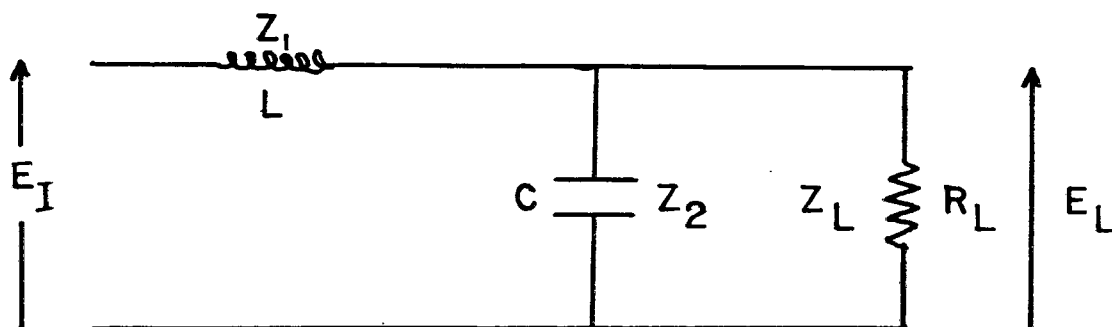


Figura 5.3 - Filtro para Carga Resistiva com Indutor e Capacitor.

A função de transferência do filtro é estabelecida para cargas resistivas

Usando transformada de Laplace temos:

$$Z_1 = sL \quad , \quad Z_2 = \frac{1}{sC} \quad \text{e} \quad Z_L = R_L \quad (5.10)$$

A relação da tensão de saída e a de entrada é:

$$\frac{E_L}{E_I} = \frac{Z_0}{Z_1 + Z_0} \quad (5.11)$$

$$Z_0 = \frac{Z_2 \cdot Z_L}{Z_2 + Z_L} \quad (5.12)$$

Substituindo

$$Z_0 = \frac{R_L \cdot \frac{1}{SC}}{\frac{1}{SC} + R_L} \quad (5.13)$$

$$\frac{E_L}{E_I} = \frac{\frac{R_L}{1 + SC R_L}}{\frac{R_L}{1 + CS R_L} + SL} \quad (5.14)$$

$$\frac{E_L}{E_I} = \frac{1}{S^2 \cdot C \cdot L + S \cdot \frac{L}{R_L} + 1} \quad (5.15)$$

Para o domínio da frequência

$$\frac{E_L}{E_I} = \frac{1}{-w^2 CL + j w \frac{L}{R_L} + 1} \quad (5.16)$$

A frequência ressonante é definida por

$$w_0 = \frac{1}{\sqrt{LC}} \quad (5.17)$$

O fator de amortecimento é:

$$\delta = \frac{L}{2 \sqrt{LC} \times R_L} \quad (5.18)$$

Substituindo (5.17) e (5.18) em (5.16) obtém-se:

$$\frac{E_L}{E_I} = \frac{1}{\left(\frac{S}{w_0}\right)^2 + S \cdot \frac{2\delta}{w_0} + 1} \quad (5.19)$$

Para obter-se a resposta da função de transferência no domínio da frequência, substitui-se S por jw .

$$S = jw \quad (5.20)$$

$$\frac{E_L}{E_I} = \frac{1}{-\frac{w^2}{w_0^2} + jw \frac{2\delta}{w_0} + 1} \quad (5.21)$$

μ é definido por frequência normalizada.

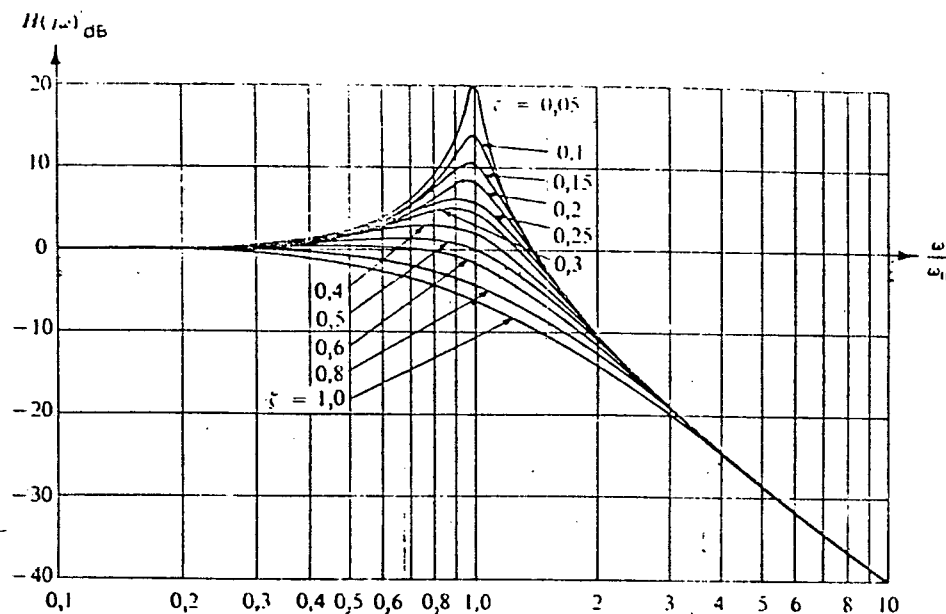
$$\mu = \frac{w}{w_0} \quad (5.22)$$

A função de transferência (ganho) no domínio do tempo é:

$$\frac{E_L}{E_I} = \frac{1}{-\mu^2 + j\mu \cdot 2\delta + 1} \quad (5.23)$$

A variável da função de transferência é a frequência. O diagrama de bode da função de transferência está representado na Figura 5.4.

$$20 \log \left| \frac{E_L}{E_I} (j\omega) \right| \text{ db} = H(j\omega)$$



Figurs 5.4 - Função de Transferência do Filtro.

Na prática, o filtro é projetado de modo que a frequência ressonante w_0 , esteja abaixo da harmônica requerida.

As harmônicas a serem eliminadas estão na faixa de frequência em que a curva do filtro atenuado tem 40 db/década de inclinação, conforme Figura 5.4.

A curva de resposta da função de transferência do filtro indica que a atenuação da frequência dada é a sua relação com a frequência ressonante do filtro.

Existem duas importantes características do filtro relacionadas com o valor do indutor e capacitor:

- Regulagem da tensão fundamental E_L/E_I
- Valor da corrente do inversor I_I/I_L

Adotando-se um indutor de grande valor e um capacitor pequeno, o filtro permitirá alta regulagem da tensão fundamental e um valor de corrente do inversor levemente maior que a corrente da carga. Ao contrário, adotando-se um indutor pequeno e um capacitor grande, haverá uma baixa regulagem da tensão fundamental e um grande aumento na corrente do inversor, sobre o valor da corrente da carga.

No cálculo do filtro, faz-se uma inter-relação entre o valor do capacitor e do indutor, analisando-se o efeito destes sobre o inversor. Dependendo do resultado obtido, pode-se concluir que a escolha do valor do capacitor e do indutor não tenha sido a melhor, contudo eles é que apontam para a melhor relação do filtro.

5.4 2 - Avaliação do Capacitor sobre a Corrente do Inversor

A Figura 5.5 mostra o filtro para carga resistiva e indutiva.

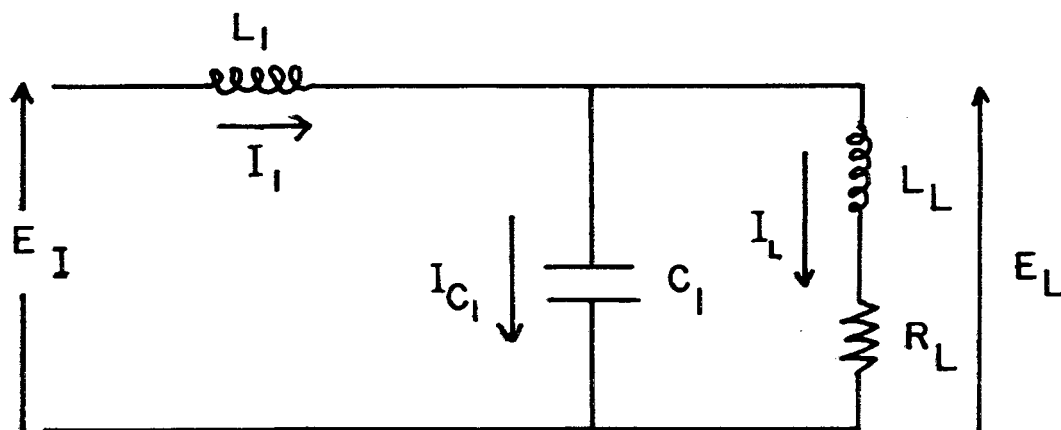


Figura 5.5 - Filtro para Carga Resistiva e Indutiva.

No Gráfico acima, considere-se:

$$I_{I,1} = I_{C1,1} + I_{L,1} = \frac{E_{L,1}}{Z_{0,1}} \quad (5.24)$$

Onde:

$Z_{0,1}$ - Impedância equivalente da combinação paralela do capacitor e carga para a corrente fundamental.

$$Z_{0,1} = \frac{Z_{L,1} Z_{C1,1}}{Z_{L,1} + Z_{C1,1}} \quad (5.25)$$

$$Z_{L,1} = R_{L,1} + j X_{L(L),1} = |Z_{L,1}| |\cos \phi + j \sin \phi| \quad (5.26)$$

Sendo:

ϕ - Ângulo de Deslocamento da Carga.

$$Z_{C1,1} = -j X_{C1,1} \quad (5.27)$$

Fazendo

$$|X_{C1,1}| = K_1 |Z_{L,1}| \quad (5.28)$$

ou

$$K_1 = \frac{(Z_{C1,1})}{(Z_{L,1})} \quad (5.29)$$

Então

$$Z_{C1,1} = -j K_1 |Z_{L,1}| \quad (5.30)$$

Substituindo (5.26) e (5.30) na equação (5.25) o resultado será:

$$Z_{0,1} = |Z_{L,1}| \frac{-j K_1 (\cos \phi + j \sin \phi)}{\cos \phi + j (\sin \phi - K_1)} \quad (5.31)$$

Manipulando as equações (5.31) e (5.24).

$$I_{I,1} = \frac{E_{L,1}}{Z_{0,1}} = \frac{E_{L,1} \cos \phi + j (\sin \phi - K_1)}{|Z_{L,1}| \times K_1 (\sin \phi - j \cos \phi)} \quad (5.32)$$

Sendo que

$$\frac{|E_{1,1}|}{|Z_{L,1}|} = |I_{L,1}| \quad (5.33)$$

Substituindo (5.33) em (5.32), temos:

$$\frac{|I_{I,1}|}{|I_{L,1}|} = \frac{\cos \phi + j (\sin \phi - K_1)}{K_1 (\sin \phi - j \cos \phi)} \quad (5.34)$$

A equação (5.34) é a razão da corrente fundamental do inversor pela corrente de carga.

A razão da corrente do inversor pela carga pode ser menor quando o fator de potência da carga é defasado, conforme figura 5.6.

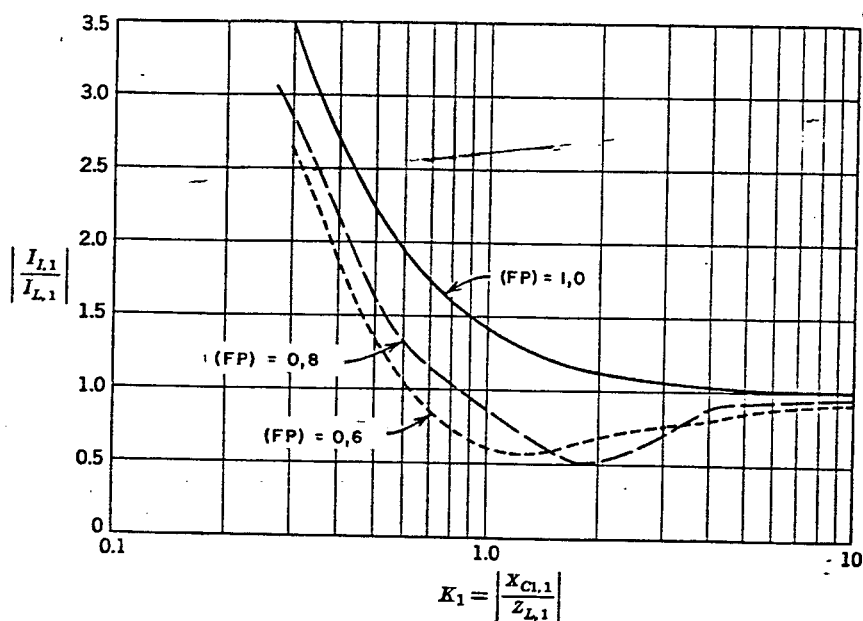


Figura 5.6 - Corrente do Inversor, em Função do Capacitor do Filtro e do Fator de Potência da Carga.

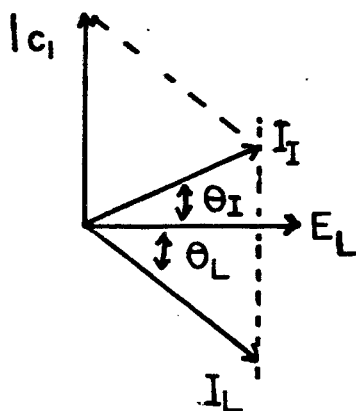


Figura 5.7 - Diagrama Vetorial para $K_1 = 1,0$ e $FP = 0,8$ defasado.

A Figura 5.7, mostra a condição de carga em que a corrente do inversor aumenta e a corrente de carga diminui.

5.4.3 - Regulagem de Tensão

A regulagem de tensão da componente fundamental po de ser expressa por uma razão da tensão de carga pela tensão do inversor que influencia nos valores do capacitor e do indutor.

A tensão fundamental de carga é:

$$E_{L,1} = E_{I,1} - I_{I,1} \times Z_{L1,1} \quad (5.35)$$

$$Z_{L1,1} = j X_{L1,1} \quad (5.36)$$

Fazendo:

$$|X_{L1,1}| = K_2 |Z_{L1,1}| \quad (5.37)$$

$$K_2 = \left| \frac{X_{L1,1}}{Z_{L,1}} \right| \quad (5.38)$$

Então:

$$\frac{E_{L,1}}{E_{I,1}} = 1 - \frac{I_{L,1}}{E_{I,1}} j K_2 |Z_{L,1}| \quad (5.39)$$

$$\frac{I_{L,1}}{E_{I,1}} = \frac{1}{Z_{I,1}} = \frac{1}{Z_{0,1} + j X_{L1,1}} \quad (5.40)$$

Com a equação (5.31).

$$z_{0,1} = |z_{L,1}| \frac{K_1 (\text{sen } \phi - j \cos \phi)}{\cos \phi + j (\text{sen } \phi - K_1)} \quad (5.41)$$

Manipulando (5.39) em (5.41) temos

$$\frac{E_{L,1}}{E_{I,1}} = 1 - \frac{j K_2}{j K_2 + \frac{K_1 (\text{sen } \phi - j \cos \phi)}{\cos \phi + j (\text{sen } \phi - K_1)}} \quad (5.42)$$

$$\frac{E_{L,1}}{E_{I,1}} = \frac{\frac{K_1 (\text{sen } \phi - j \cos \phi)}{\cos \phi + j (\text{sen } \phi - K_1)}}{\frac{K_1 (\text{sen } \phi - j \cos \phi)}{\cos \phi + j (\text{sen } \phi - K_1)} + j K_2} \quad (5.43)$$

Representa-se essa equação (5,43) no Gráfico da Figura 5.8, que é a tensão de carga em função do indutor, vários K_1 e o fator de potência (FP).

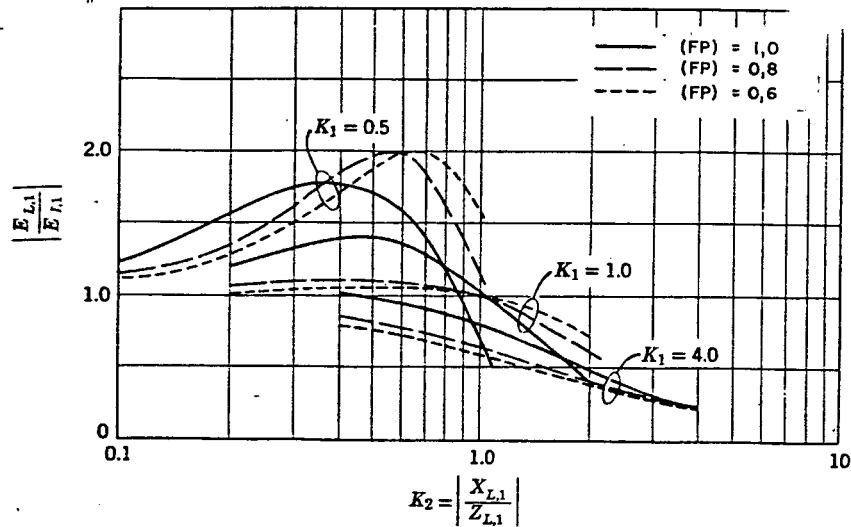


Figura 5.8 - Tensão de Carga em Função de K_1 , K_2 e FP.

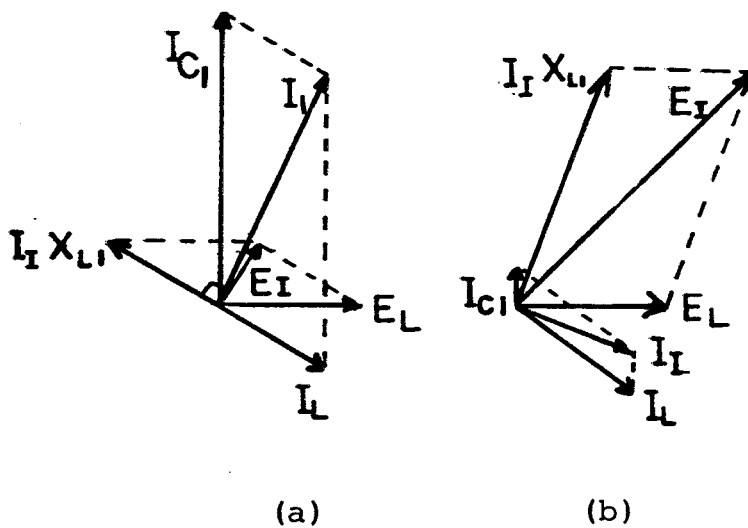


Figura 5.9 - Tensão de Carga para:

(a) $K_1 = 0,5$, $FP = 0,8$ e $K_2 = 0,5$

(b) $K_1 = 4$, $FP = 0,8$ e $K_2 = 2$

Nota-se na Figura 5.9 que para pequenos valores de K_1 e K_2 , a tensão de carga é maior que a tensão do inversor. Por outro lado, para valores altos de K_1 e K_2 , a tensão de

carga e menor que a tensão do inversor. Tais informações são importantes para o cálculo de atenuação das harmônicas.

5.4.4 - Cálculo para Harmônicas de Ordem n

Para harmônicas de ordem n temos:

$$|X_{L1,n}| = n |X_{L1,1}| = n K_2 |Z_{L,1}| \quad (5.44)$$

$$|X_{C1,n}| = \frac{|X_{C1,1}|}{n} = \frac{K_1 |Z_{L1}|}{n} \quad (5.45)$$

$$Z_{L,n} = R_L + j |X_{L(L),n}| = R_L + jn |X_{L(L),1}| \quad (5.46)$$

Onde

$$R_L = |Z_{L,1}| \cos \phi \quad (5.47)$$

$$j |X_{L(L),1}| = |Z_{L,1}| \sen \phi \quad (5.48)$$

$$Z_{L,n} = |Z_{L,1}| (\cos \phi + jn \sen \phi) \quad (5.49)$$

$$\frac{E_{L,n}}{E_{I,n}} = 1 - \frac{I_{I,n} |j X_{L1,n}|}{E_{I,n}} = 1 - \frac{j |X_{L1,n}|}{Z_{I,n}} \quad (5.50)$$

$$\frac{E_{L,n}}{E_{I,n}} = 1 - \frac{j |X_{L1,n}|}{z_{0,n} + j |X_{L1,n}|} = 1 - \frac{j n K_2 |z_{L,1}|}{z_{0,n} + j n K_2 |z_{L,1}|}$$

$$\frac{E_{L,n}}{E_{I,n}} = 1 - \frac{j n K_2}{j n K_2 \frac{z_{0,n}}{|z_{L,1}|}} = \frac{j n K_2 z_{0,n} / |z_{L,1}| - j n K_3}{j n K_2 + \frac{z_{0,n}}{|z_{L,1}|}}$$

(5.51)

$$j n K_2 + \frac{z_{0,n}}{|z_{L,n}|} = \frac{E_{I,n}}{E_{L,n}} \frac{z_{0,n}}{|z_{L,1}|} \quad (5.52)$$

$$K_2 = \frac{1}{j n} \frac{z_{0,n}}{|z_{L,n}|} \left(\frac{E_{I,n}}{E_{L,n}} - 1 \right) \quad (5.53)$$

Fazendo

$$\frac{E_{I,n}}{E_{L,n}} = K_{A,n} \quad , \quad \text{atenuação requerida da harmônica } n.$$

(5.54)

$$z_{0,n} = \frac{z_{L,n} (-j |X_{C1,n}|)}{z_{L,n} + (-j |X_{C1,n}|)} \quad (5.55)$$

$$z_{0,n} = \frac{|z_{L,1}| (\cos \phi + j n \sin \phi) (-j \frac{K_1}{n} |z_{L,1}|)}{|z_{L,1}| (\cos \phi + j n \sin \phi) (-j \frac{K_1}{n} |z_{L,1}|)} \quad (5.56)$$

$$\frac{Z_{0,n}}{|Z_{L,n}|} = \frac{-j \frac{K_1}{n} (\cos \phi + jn \sin \phi)}{(\cos \phi + jn \sin \phi) - j \frac{K_1}{n}} \quad (5.57)$$

$$\frac{1}{j} \frac{Z_{0,n}}{Z_{L,1}} = - \frac{\frac{K_1}{n} (\cos \phi + jn \sin \phi)}{\cos \phi + j (n \sin \phi - \frac{K_1}{n})} \quad (5.58)$$

Substituindo (5.58) e (5.54) em (5.53) e que K_2 é um número real.

$$K_2 = \frac{K_1}{n^2} \left| \frac{\cos \phi + jn \sin \phi}{\cos \phi + j (n \sin \phi - \frac{K_1}{n})} \right| (K_{A,n} - 1) \quad (5.59)$$

Na Figura 5.10 temos K_2 em função de K_1 , para a atenuação das harmônicas de ordem n .

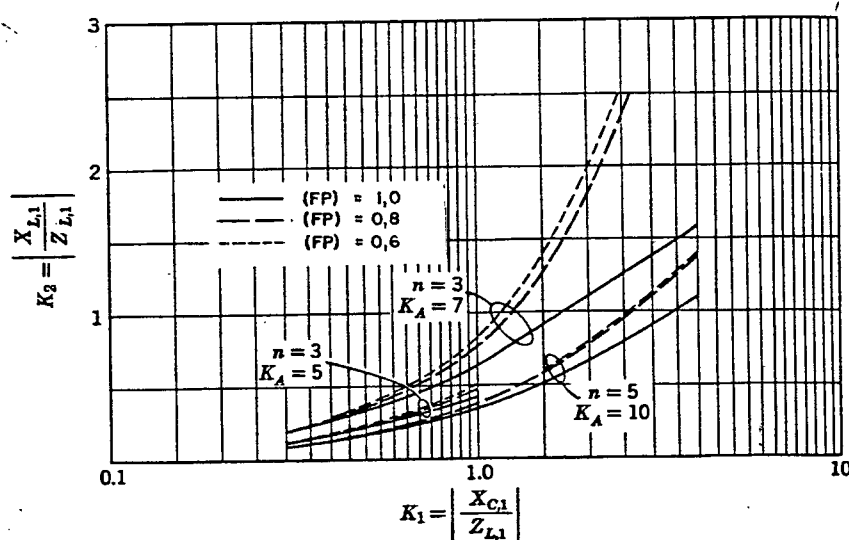


Figura 5.10 – Valor do Indutor e Capacitor para Várias Atenuações e Harmônicas.

Essas curvas mostram que K_1 aumenta com o aumento de K_2 .

5.4.5 - Exemplo de Cálculo do Filtro

O cálculo do filtro é realizado para cargas resistivas. A tensão de saída do inversor é feita com modulação de padrão variável. Com isto obtém-se uma frequência de corte elevada. Adotando os valores dos componentes: $L_1 = 5 \text{ mH}$, $C_1 = 40 \text{ } \mu\text{F}$ e $Z_L = 10 \text{ } \Omega$. Para esses valores a frequência ressonante será:

$$f_0 = \frac{1}{2 \times \pi \times \sqrt{L_1 \cdot C_1}} \quad (5.60)$$

Substituindo L_1 e C_1 em (5.60) temos:

$$f_0 = 355,9 \text{ Hz.}$$

Para analisar a influência do indutor sobre a corrente do inversor, primeiramente calcula-se a impedância do capacitor.

$$Z_{C_1,1} = \frac{1}{\omega \times C_1} \quad (5.61)$$

Substituindo C_1 em (5.61) resulta:

$$Z_{C_1} = 66,3 \text{ } \Omega$$

Conforme a equação (5.28) obtem-se K_1 , o qual resulta igual a 6,63. Substituindo-se o mesmo, na equação (5.34), para um fator de potência unitário, podemos observar na Figura 5.6 que a corrente do inversor é aproximadamente igual a corrente de carga, isto é:

$$\left| \frac{I_{I,1}}{I_{L,1}} \right| = 1,01$$

Feito isto, será analisado o efeito do indutor sobre a tensão de carga.

Para o indutor de 5 mH, a sua impedância resulta:

$$Z_{L,1,1} = W \times L$$

$$Z_{L,1,1} = 1,9 \, \Omega$$

Substituindo $Z_{L,1,1}$ e $Z_{L,1}$ na equação (5.38) obtem-se K_2 , isto é, $K_2 = 0,19$.

Com os valores de K_1 , K_2 e fator de potência unitário e através da equação (5.43) obtem-se a tensão de carga sobre a tensão do inversor que é:

$$\frac{E_{L,1}}{E_{I,1}} = 0,84$$

Isto demonstra que a tensão de carga é menor que a tensão do inversor, conforme Figura 5.8. Pode-se observar que com o aumento de K_2 a tensão de carga diminui.

Com a substituição dos valores de K_1 , K_2 , f_a tor de potência e a ordem da harmônica, obtém-se $K_{A,n}$ através da equação (5.59).

		M = 0,75	
n	$K_{A,n}$	$E_{I,n}$	$E_{L,n}$
1	1,19	0,578	0,48
3	1,63	0,0168	0,0103
5	2,2	0,0052	0,0024
95	260	0,1273	0,0005
101	292,7	0,376	0,0013

Tabela 5.5 - Harmônicas de Ordem n e suas Tensões antes e após o Filtro, com Índice de Modulação Igual a 0,75.

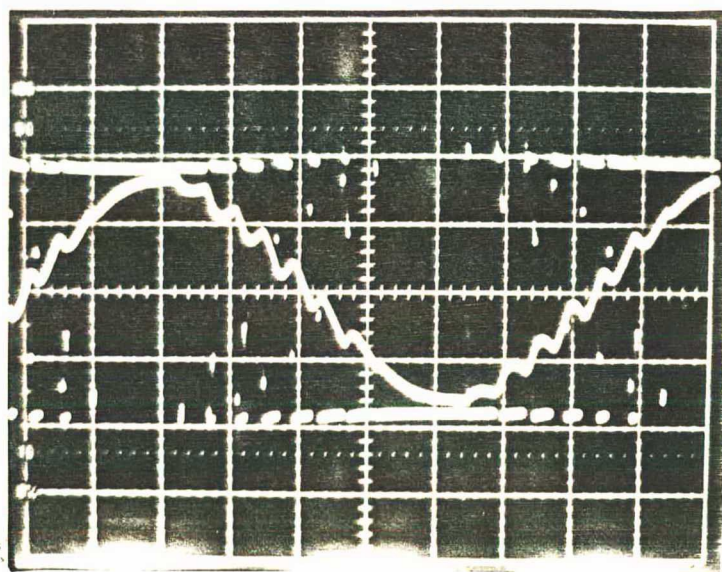
Com o valor de $K_{A,n}$ faremos a verificação das reduções das harmônicas através da equação (5.54). Conforme pode-se notar pela Tabela 5.5, as harmônicas de ordem baixa possuem baixa redução nas suas amplitudes, no entanto as harmônicas de ordem elevada tem uma alta redução nas suas amplitudes. Portanto, com o aumento da ordem da harmônica tem-se maior redução da amplitude destas.

Se for necessário uma diminuição das amplitudes das harmônicas de ordem baixa tem-se que diminuir a frequência

ressonante do filtro, e com isso aumentar-se-á o valor de K_2 e como consequência ocorre uma redução na tensão de carga.

5.5 - Verificação Experimental do Desempenho do Filtro

Na Figura 5.11 observa-se a tensão de saída do inversor com modulação de padrão fixo e a tensão de carga para um indutor de 5 mH e um capacitor de 40 μ F. Pode-se notar, uma grande ondulação na tensão de carga. Na Figura 5.12 observa-se a tensão de carga para modulação de largura de pulso com padrão variável para um indutor e capacitor de idênticas características.



50 V/DIV

2 ms/DIV

Figura 5.11 - Tensão de Saída do Inversor e Tensão de Carga para Modulação com Padrão Fixo.

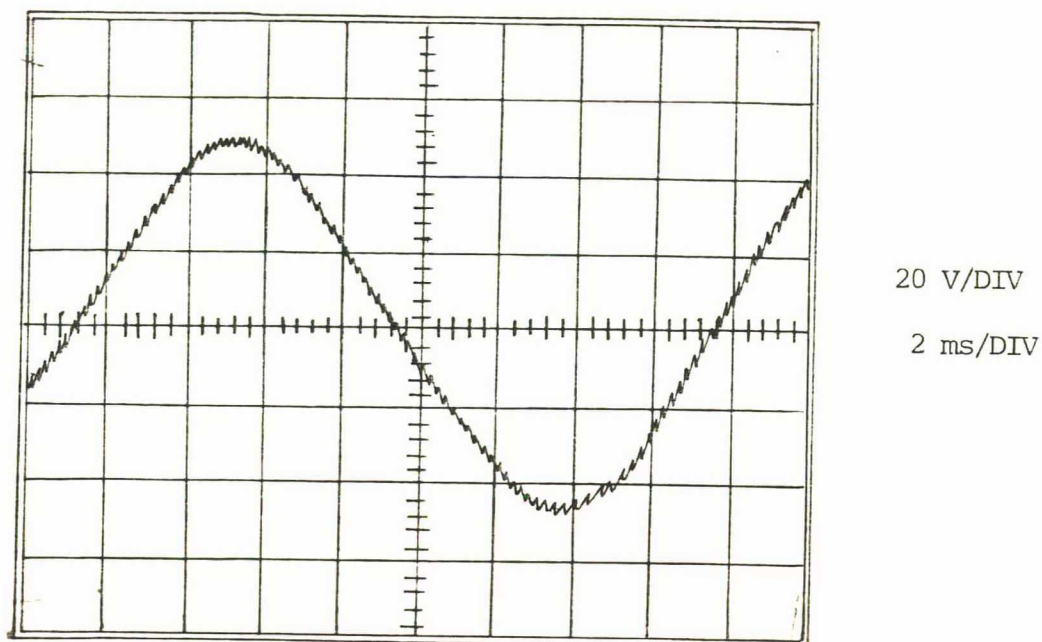


Figura 5.12 - Tensão de Carga para Modulação com Padrão Variável.

Na Figura 5.13 apresentam-se as tensões de saída do inversor e da carga. O indutor é de 50 mH e o capacitor de 40 μ F. Com isto têm-se menos distorção harmônica.

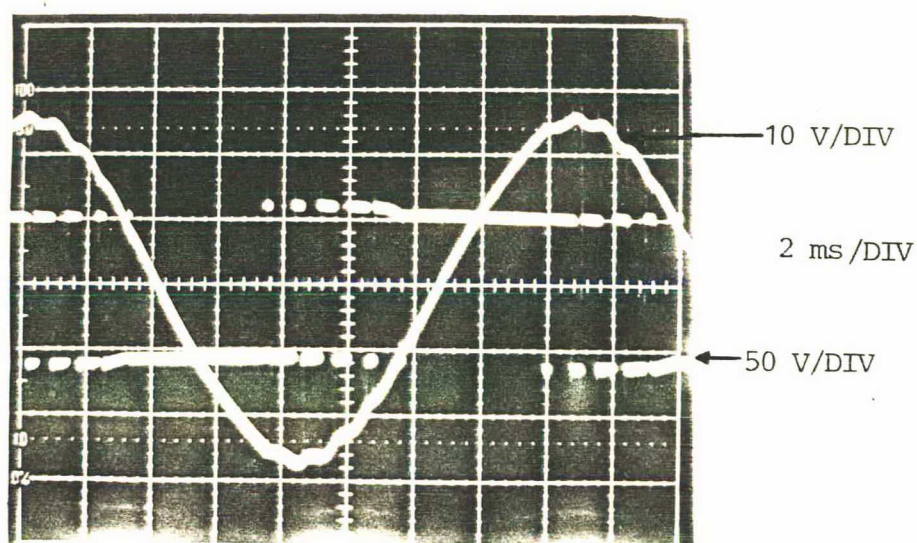


Figura 5.13 - Tensão de Saída do Inversor e da Carga, com modulação Fixa.

A Figura 5.14 mostra, além das tensões, a corrente de carga, com modulação fixa.

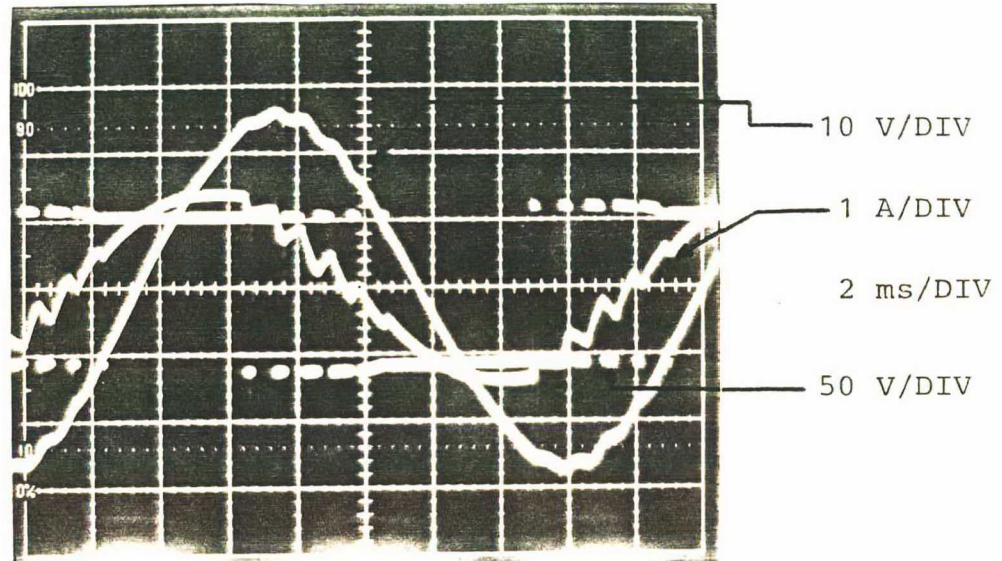


Figura 5.14 - Tensão de Saída do Inversor, Tensão e corrente de Carga, com Modulação Fixa.

Na Figura 5.15 observa-se a tensão de carga e a corrente de coletor do transistor. Para $L = 50 \text{ mH}$ e $C = 40 \mu\text{F}$.

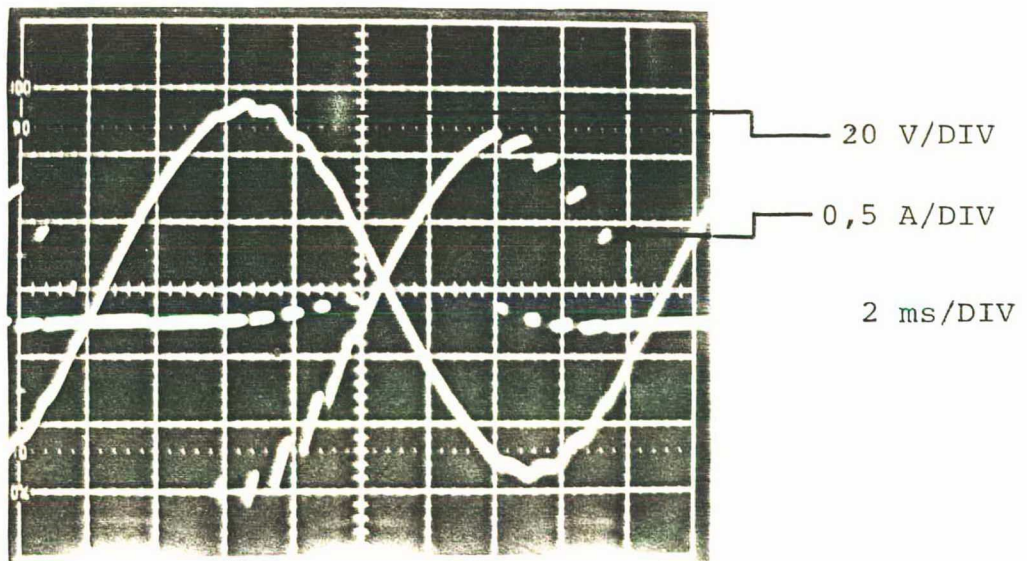


Figura 5.15 - Tensão de Carga e Corrente de Coletor do Transistor de Potência, para uma Modulação Fixa.

Na Figura 5.16 apresenta-se as formas de onda da tensão e de corrente de carga para $L = 50 \text{ mH}$ e $C = 40 \text{ }\mu\text{F}$.

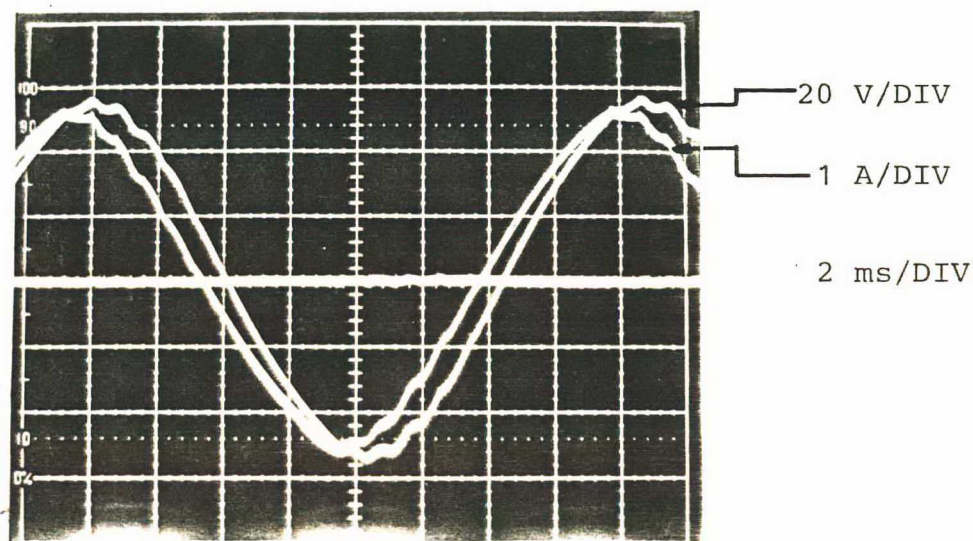


Figura 5.16 - Corrente e Tensão de Carga com Modulação Fixa.

Na Figura 5.17, mostra-se a forma de onda da tensão de carga para $L = 50 \text{ mH}$ e $C = 40 \text{ }\mu\text{F}$, e a modulação de largura de pulso com padrão variável.

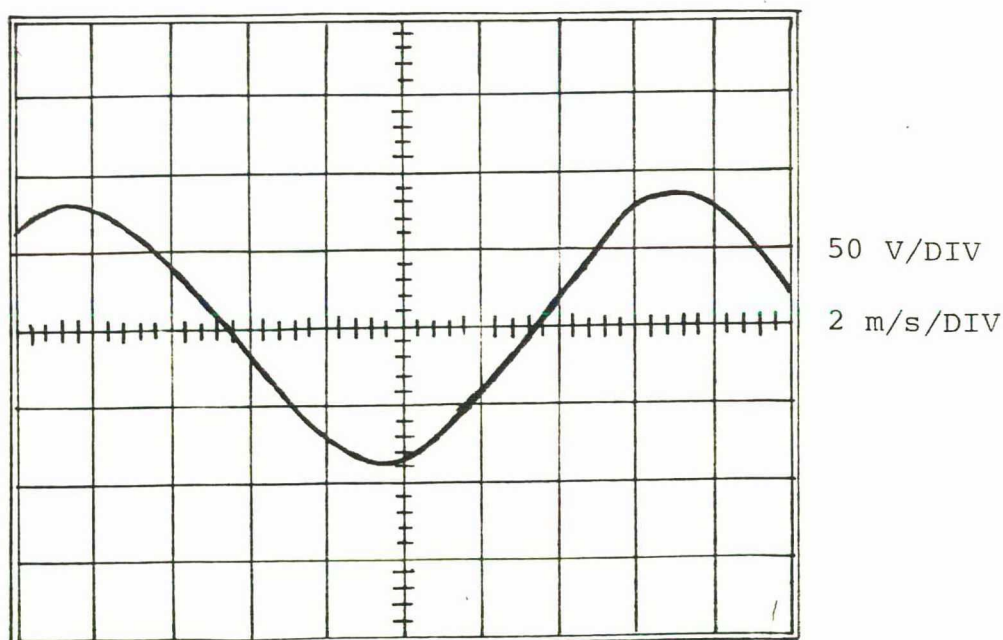


Figura 5.17 - Tensão de Carga com Modulação de Padrão Variável.

5.6 - Conclusões

O conteúdo harmônico apresentado pela tensão do inversor com modulação de largura de pulso senoidal reduz ou elimina as harmônicas de baixa ordem, reduzindo-se assim peso, volume e custo do filtro.

As desvantagens da modulação por largura de pulso senoidal variável são o grande número de comutações, redução da componente fundamental e as perdas ocorridas na comutação. Como vantagem desta modulação é utilização de um filtro menor.

C A P Í T U L O 6

FONTE CHAVEADA

6.1 - Introdução

No inversor monofásico são necessárias dez fontes auxiliares: oito fontes não-reguladas para o circuito de comando de base e duas fontes reguladas para alimentação do circuito de controle.

A fonte chaveada proposta é em meia-ponte, operando em alta frequência com menores volume e peso. A eficiência da fonte chaveada de meia-ponte é superior a das fontes tradicionais.

6.2 - Diagrama de Blocos

A constituição básica da fonte chaveada de meia-ponte, está representada no diagrama de blocos da Figura 6.1.

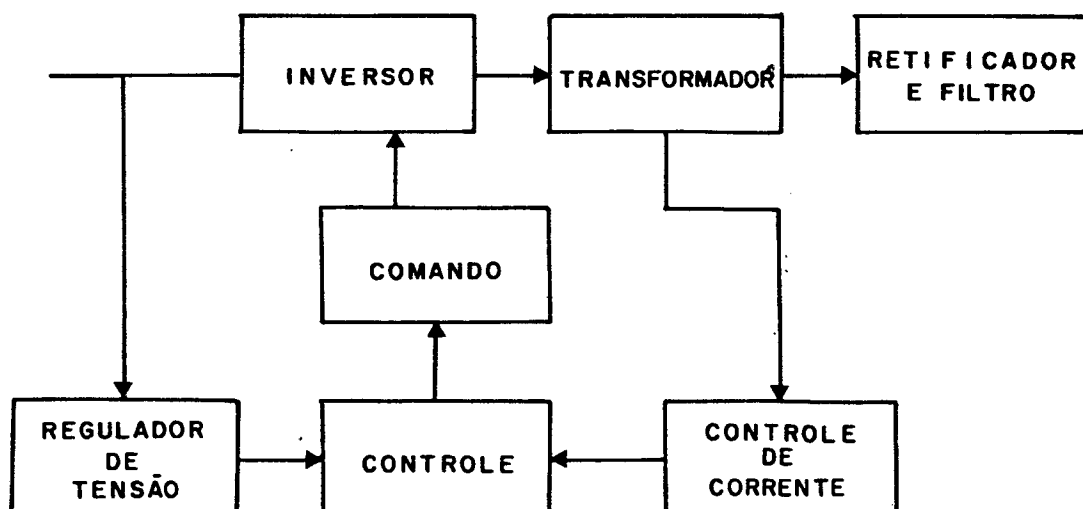


Figura 6.1 - Diagrama de Blocos da Fonte Chaveada.

A tensão de entrada não-regulada é fornecida por uma unidade retificadora ou por baterias.

O módulo da ponte inversora é responsável pela transformação da tensão contínua em tensão alternada.

O transformador de ferrite faz o isolamento entre o circuito de potência e as saídas da fonte.

O retificador transforma a tensão alternada da ponte inversora em tensão contínua.

O filtro de saída tem como objetivo eliminar as ondulações da tensão de saída, fornecendo com isso uma tensão contínua com o mínimo possível de ondulação.

O circuito de controle é constituído de um modulador PWM em cuja estrutura existe um oscilador e um limitador de corrente.

A fonte chaveada tem um circuito para limitar a corrente no primário do transformador.

6.3 - Inversor

O inversor utilizado na fonte chaveada a ponte médio é mostrado na Figura 6.2. Consiste de transistores Darling_{ton} (T_1 e T_2), capacitores (C_1 e C_2), resistores (R_1 e R_2) e transformadores.

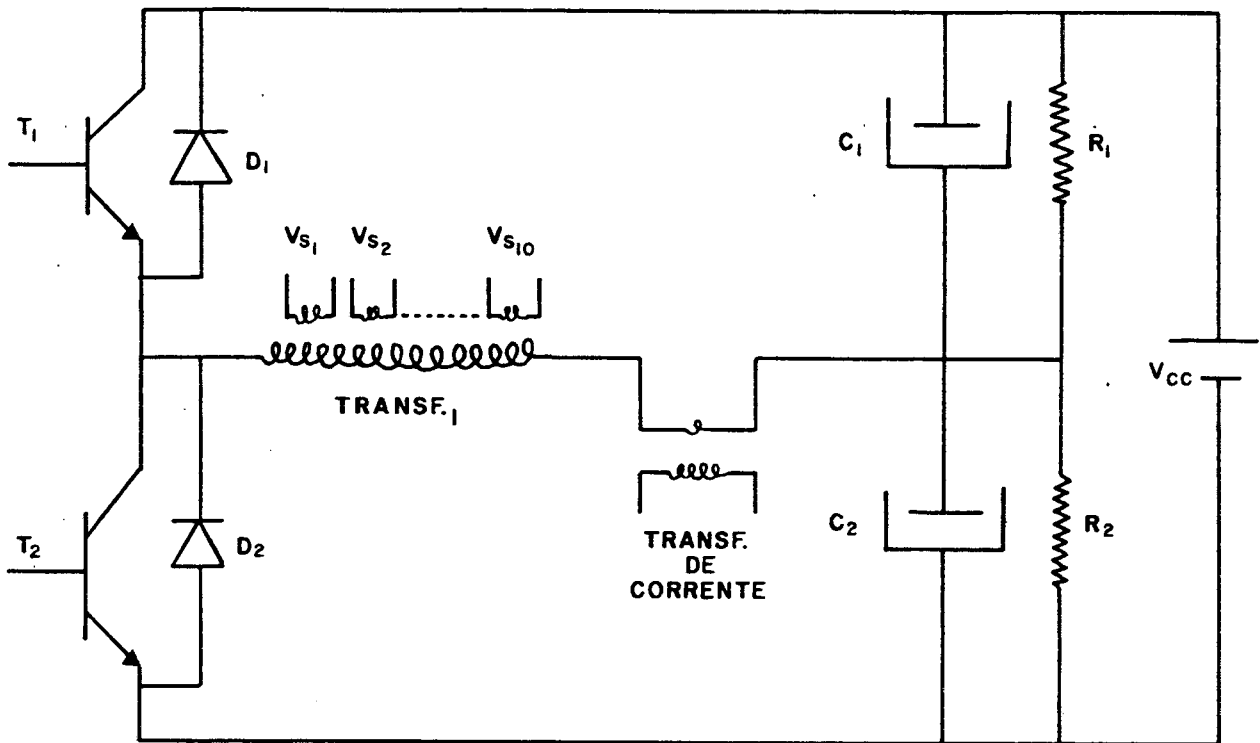


Figura 6.2 - Inversor Ponte-Médio.

6.3.1 - Princípio de Funcionamento

A ponte inversora proposta possui 2 seqüências básicas de funcionamento. A primeira seqüência é caracterizada por T_1 conduzindo e T_2 bloqueado, caso em que a tensão no transformador apresenta o mesmo valor da tensão existente no C_1 . Isso pode ser evidenciado na Figura 6.3.

$$V_{P_{\text{TRANSF}}} = V_{C_1} \quad (6.1)$$

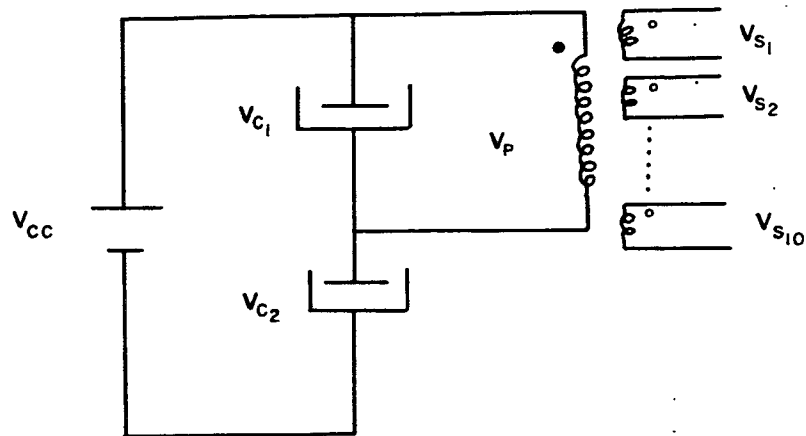


Figura 6.3 - Condição para T_1 conduzindo e T_2 bloqueado.

A próxima seqüência ocorrerá quando o T_1 apresenta-se bloqueado e T_2 conduzindo. Nesse caso, a tensão no transformador adquire valores iguais ao V_{C_2} . A Figura 6.4 representa essa segunda seqüência de funcionamento.

$$V_{P_{\text{TRANSF}}} = V_{C_2} \quad (6.2)$$

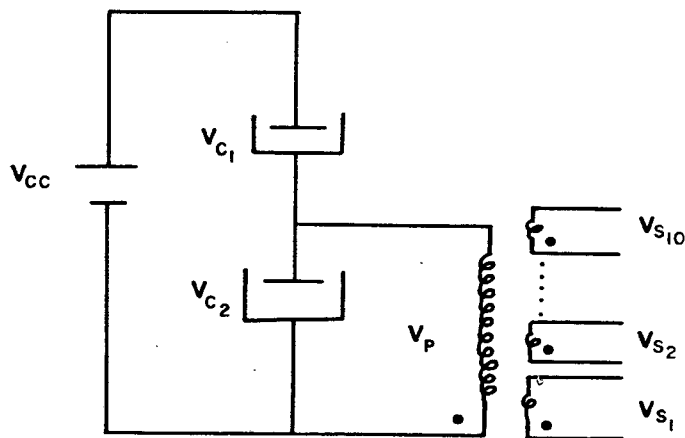


Figura 6.4 - Condição para T_1 bloqueado e T_2 conduzindo.

A tensão V_{BE} , V_{CE} e $V_{P_{TRANSF}}$, que se apresentam na comutação dos transistores, é mostrada na Figura 6.5.

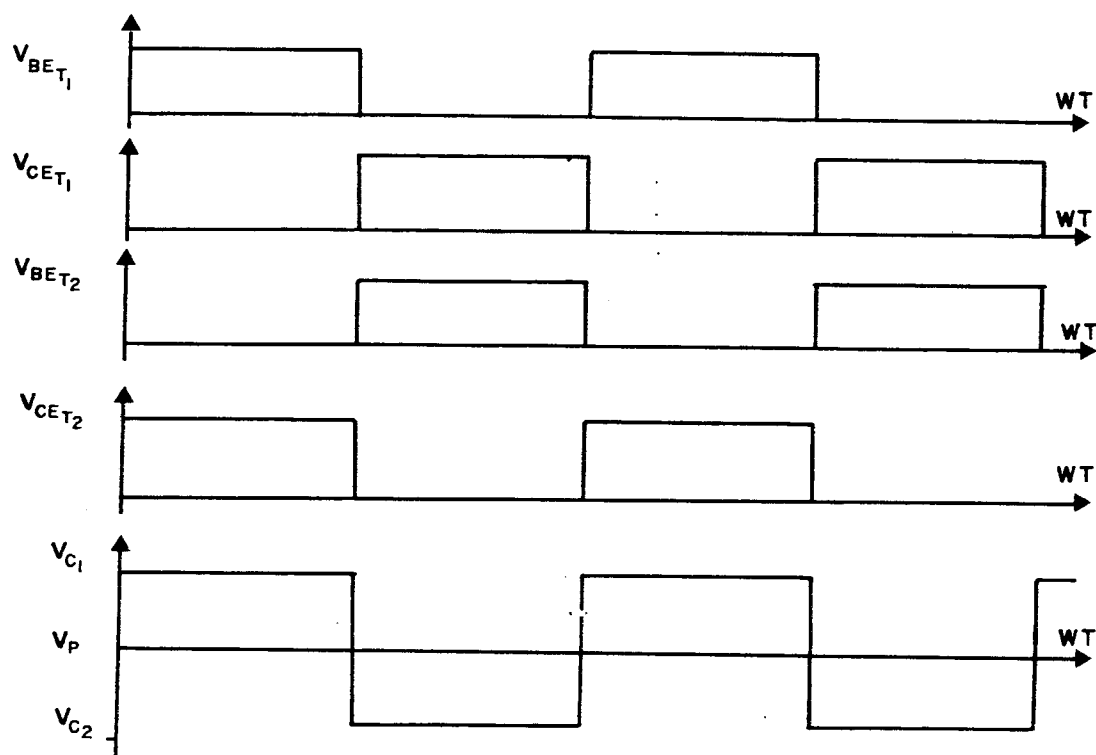


Figura 6.5 - Tensões no Inversor.

6.3.2 - Dimensionamento dos Capacitores Divisores de Tensão [13]

O dimensionamento dos capacitores C_1 e C_2 baseia-se nos intervalos de condução dos transistores.

O circuito do inversor, no caso em que T_1 estiver conduzindo, está representado na Figura 6.6.

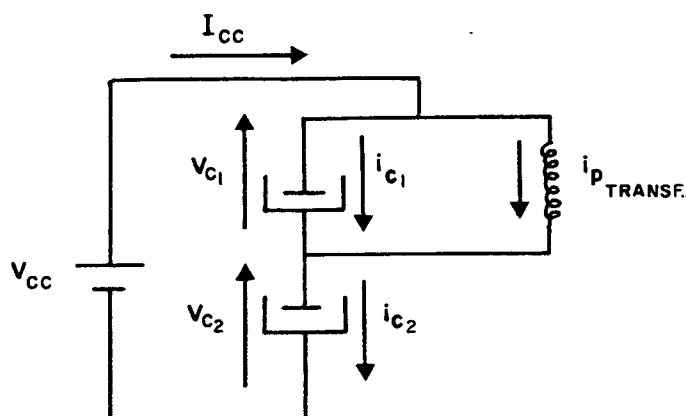


Figura 6.6 - Circuito para Dimensionamento dos Capacitores Divisores de Tensão.

Conforme Figura acima, temos:

$$V_{C1} + V_{C2} = V_{CC} \quad (6.3)$$

$$\frac{dV_{C1}}{dt} + \frac{dV_{C2}}{dt} = 0 \quad (6.4)$$

Logo, para $C_1 = C_2 = C$

$$i_{C1} = -i_{C2} \quad (6.5)$$

$$i_{P_TRANSF} + i_{C1} = i_{C2} \quad (6.6)$$

De (6.5) e (6.6) obtêm-se:

$$i_{C_1} = \frac{i_{P_TRANSF}}{2} \quad (6.7)$$

Para simplificar a análise, considera-se a corrente de carga senoidal em fase com a tensão.

Adota-se como critério a queda de tensão nos capacitores, como mostra a Figura 6.7.

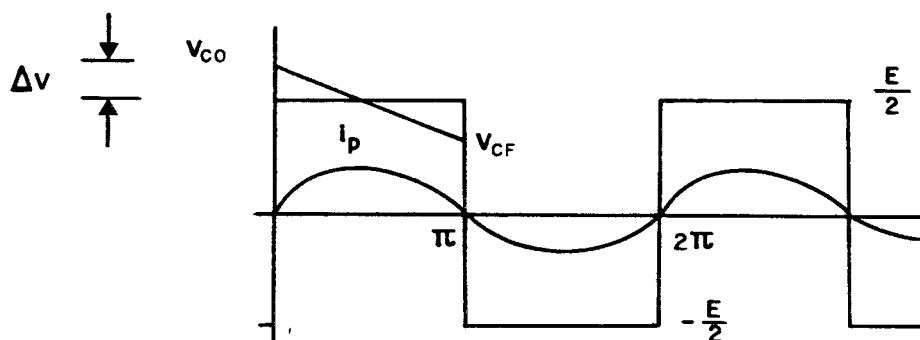


Figura 6.7 - Forma de Onda da Queda de Tensão nos Capacitores e corrente no transformador.

Nas fórmulas abaixo determina-se a expressão dos capacitores divisores de tensão.

$$i_{P_TRANSF} = I \text{ sen } (wt) \quad (6.8)$$

$$V_{C0} = \frac{E}{2} + \Delta V \quad (6.9)$$

$$V_{CF} = \frac{E}{2} - \Delta V \quad (6.10)$$

$$V_{CF} = V_{CO} - \frac{1}{\omega C} \int_0^{\pi} \frac{I}{2} \sin \omega t \, d\omega t \quad (6.11)$$

Substituindo-se (6.9) e (6.10) em (6.11) e resolvendo-se determina-se a expressão (6.12).

$$C = \frac{I}{4\pi \cdot F \cdot \Delta V} \quad (6.12)$$

A corrente e a tensão máximas nos capacitores são determinadas por:

$$I_{CMAX} = \frac{I}{2} + \frac{\sqrt{2}}{2} I_{EF} \quad (6.13)$$

$$V_{CMAX} = \frac{E}{2} + \Delta V \quad (6.14)$$

Os capacitores devem ter alto desempenho em frequência elevada.

6.3.3 - Dimensionamento do Transformador de Ferrite [7]

No projeto de uma fonte chaveada, o elemento que oferece maior grau de dificuldade é o cálculo do transformador de ferrite, merecendo esta tarefa, redobradas atenções.

Para o cálculo do transformador, deve-se fazer o levantamento das especificações iniciais, a relação do núcleo de ferrite, o cálculo dos enrolamentos e a verificação.

6.3.3.1 - Condições Iniciais

As especificações iniciais necessárias para o projeto do transformador são: frequência de operação, tensões de entrada máxima e mínima, tensões de saída dos secundários, queda de tensão nos diodos retificadores, e corrente máxima e mínima de corrente contínua de cada secundário.

6.3.3.2 - Seleção do Núcleo de Ferrite

O núcleo de ferrite é escolhido em função da potência máxima fornecida pela fonte, além de frequência de operação, aquecimento nos fios de cobre e circuitos básicos utilizados.

6.3.3.3 - Potência Fornecida pela Fonte

O Cálculo do transformador baseia-se no cálculo da potência fornecida pela fonte a carga, mais a potência dissipada nos diodos retificadores.

$$P_M = (V_{S_1} + V_{D_1}) \times I_{S_1} + (V_{S_2} + V_{D_2}) \times I_{S_2} + \dots \quad (6.15)$$

A determinação do núcleo utilizado está relacionada com a potência que deve ser necessariamente maior que a potência entregue pela fonte. A fórmula utilizada para a determinação da potência do núcleo é:

$$P = C_M \cdot F \cdot \Delta B \cdot S \cdot F_{cu} \cdot A_N \cdot A_e \cdot 10^{-6} \quad (6.16)$$

6.3.3.4 - Cálculo dos Enrolamentos

A razão cíclica para o caso é constante, isto é, é sempre igual a 50%.

A relação de espiras entre o enrolamento primário e secundário é demonstrada na fórmula abaixo.

$$\frac{N_{S_1}}{N_P} = \frac{V_{S_1} + V_{D_1}}{V_{PM}} \quad (6.17)$$

Uma indutância primária mínima é necessária para manter a operação contínua em condições de máxima tensão de entrada (V_{PM}) e alta carga (P_M).

$$L_{PM} = \frac{(V_{PM} \cdot \mu)^2}{2 \cdot F \cdot PM} \quad (6.18)$$

O pico máximo de corrente no primário é:

$$I_{PM} = \frac{P_M}{V_{PM} \cdot \mu} + \frac{V_{PM} \cdot \mu}{2 \cdot F \cdot L_{PM}} \quad (6.19)$$

A máxima corrente RMS do primário é:

$$I_{P_{RMS}} = \frac{P_M}{V_{PM}} \cdot \eta \quad (6.20)$$

A densidade máxima alcançada pelo fluxo magnético deve ser limitada para manter as perdas no núcleo de ferite em valores aceitáveis.

$$B_{OP} = 83,5 \cdot \frac{P_{FE}}{V_e \cdot F^{1,448}} \quad (6.21)$$

Determinação do número mínimo de espiras.

$$N_{S_1} = (V_{S_1} + V_{D_1}) \cdot (1 - \eta) \cdot \frac{10^2}{B_{OP} \cdot A_e \cdot F} \quad (6.22)$$

O cálculo do entreferro é necessário para evitar a saturação do núcleo durante o pico máximo de corrente no enrolamento primário.

$$A_G = 1,26 \cdot \frac{N_P \cdot I_{PM}}{B_{SU}} \quad (6.23)$$

Em função da permeabilidade do material do núcleo e do número de espiras obtidas, deve-se verificar o valor da indutância primária e compará-lo ao valor mínimo (L_{PM}), calculado anteriormente.

$$L_p = 1,26 \cdot \frac{N^2 \cdot A_e \cdot 10^{-8}}{A_G + \frac{\ell_e}{\mu_e}} \quad (6.24).$$

O valor real da indutância primária L_p deve ser maior que a indutância primária mínima. Em caso contrário, deve-se redimensionar o núcleo ou escolher um material de permeabilidade mais elevada.

A bitola dos fios utilizados nos enrolamentos deve ser determinada pela seguinte relação.

$$S_{CU} = \frac{I_{RMS}}{S} \quad (6.25)$$

6.3.4 - Configuração Final do Transformador

À medida que se segue a sequência lógica dos cálculos anteriormente citados usados para fazer o dimensionamento do transformador, obter-se-ão os valores aplicados no circuito final. Esse circuito, bem como seus valores, podem ser vistos na Figura 6.8.

$$N_p = 24 \text{ espiras}$$

$$N_{S_1} = 8 \text{ espiras} \quad \text{a} \quad N_{S_8} = 8 \text{ espiras}$$

$$N_{S_9} = 18 \text{ espiras} \quad \text{e} \quad N_{S_{10}} = 18 \text{ espiras}$$

A tensão e a corrente no enrolamento primário do transformador podem ser observados na verificação experimental (Figura 6.9).

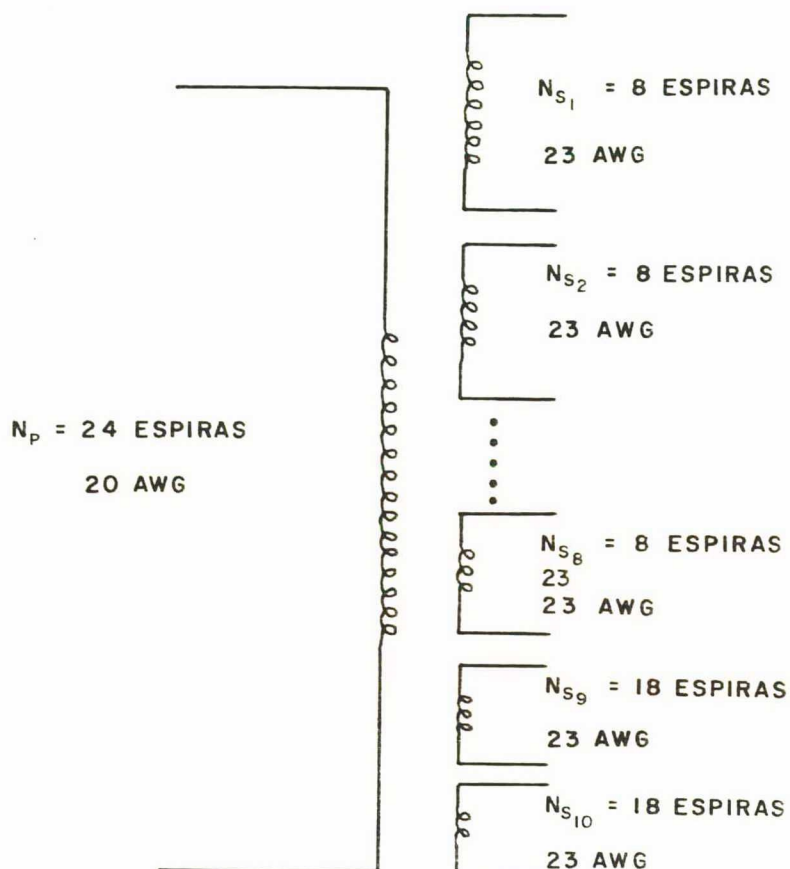


Figura 6.8 - Dados do Transformador de Potência.

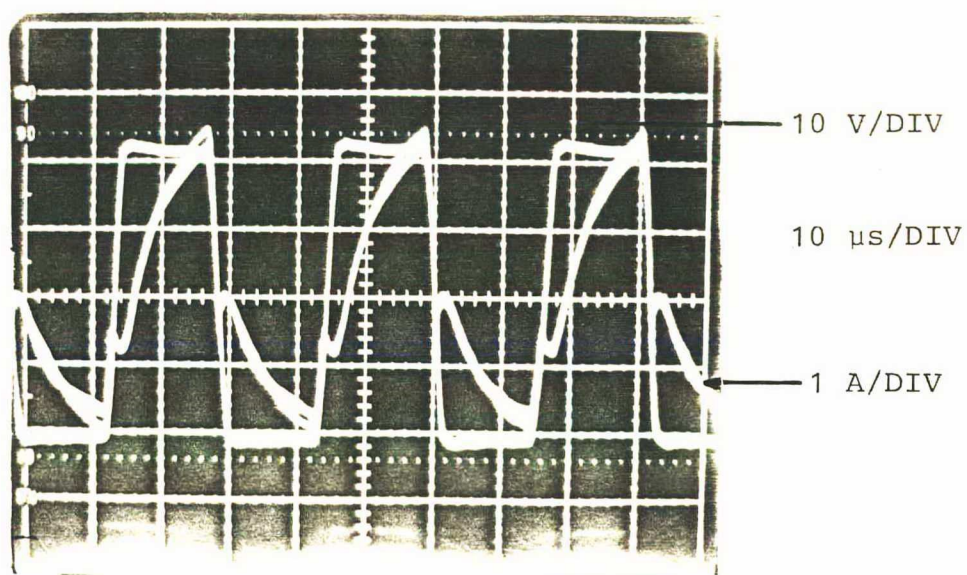


Figura 6.9 - Tensão e Corrente no Primário do Transformador.

6.4 - Circuito de Comando

A qualidade e a otimização do comando de base é que determinam a confiabilidade do sistema.

A redução dos tempos de comutação e a determinação da região de operação para que as perdas sejam diminuídas são feitas no comando de base.

A corrente de base positiva é projetada para adaptar-se à fase de condução do transistor de potência.

A representação do circuito de comando está na Figura 6.10.

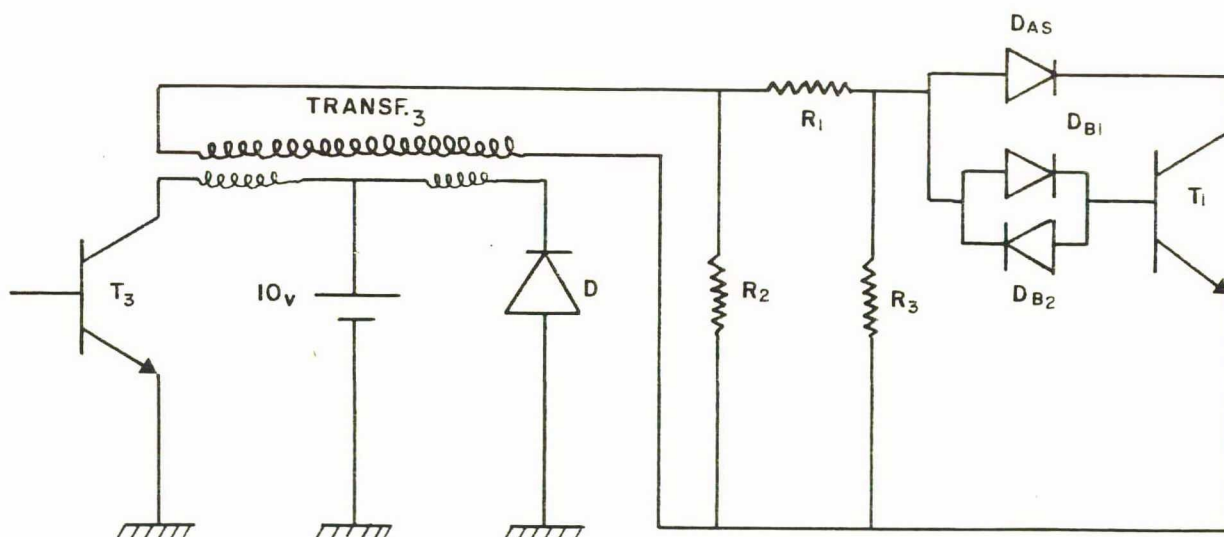


Figura 6.10 - Circuito de Comando.

6.4.1 - Diodos de Anti-Saturação e Auxiliares

Para adaptar a corrente de base do transistor de potência, quando a corrente de carga não é constante, faz-se o T_1 operar na região de quase-saturação, em que o D_{AS} é o cha

mado diodo de anti-saturação. Nessa configuração força-se a ten são V_{CE} a ser maior que $V_{CE_{SAT}}$ do transistor.

$$V_{CE} = V_{BE_{SAT}} + V_F (DB_1) - V_F (D_{AS}) \quad (6.26)$$

e

$$V_{CB} = V_F (DB_1) - V_F (DAS) \cong 0 \quad (6.27)$$

Essas são as equações de condução do transistor. Assim, V_{CE} , na condução do T_1 , será aproximada $V_{BE_{SAT}}$, pa ra diodos do mesmo material semiconductor.

O diodo D_{B_2} é empregado para que se possa ex trair a corrente de base inversa.

6.4.2 - Transformador do Circuito de Comando

O isolamento elétrico entre o circuito de comando e o de controle é feito por um transformador de ferrite.

Com o chaveamento do transistor T_3 , a ten são contínua aplicada no enrolamento primário é convertida em ten são alternada no secundário.

A tensão no enrolamento secundário do transforma dor e V_{CE} do T_1 estão apresentadas na Figura 6.11.

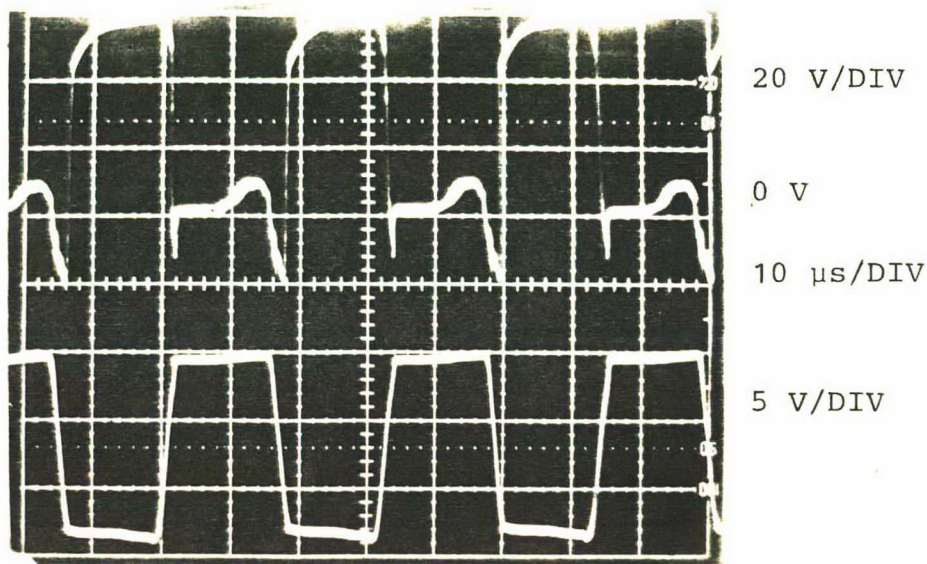


Figura 6.11 - Tensão no Enrolamento Secundário do Transformador e V_{CE} do T_1 .

O cálculo desse transformador deve seguir a mesma sequência lógica dos cálculos apresentados no dimensionamento do transformador de ferrite (6.3.3). Os dados do transformador estão apresentados abaixo. (Figura 6.12).

$$N_P = 24 \text{ espiras}$$

$$N_S = 16 \text{ espiras}$$

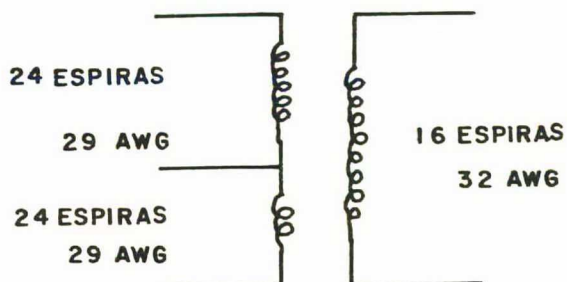


Figura 6.12 - Transformador do Circuito de Comando.

6.5 - Circuito de Controle [8]

O circuito de controle da fonte chaveada é feito por um modulador PWM. O modulador é um circuito integrado, 3524, que permite realizar um comando do tipo PWM. Internamente, possui um regulador de +5V, capaz de fornecer até 50 mA aos circuitos externos a ele ligados. Além disso, possui um amplificador de controle, um oscilador, um modulador de largura de pulso, um biestável para controle da saída, dois transistores de chaveamento e uma seção de limitação de corrente e desligamento (SHUT DOWN).

6.5.1 - Oscilador

O oscilador do integrado é astável, sendo sua frequência de operação selecionada por um resistor e um capacitor ligados aos pinos 6 e 7, respectivamente. Esse oscilador prevê uma saída para disparar o biestável, que libera imediatamente o sinal PWM, inibindo as transições bruscas em ambas as saídas. Isso impede que os dois transistores conduzam ao mesmo tempo. O tempo morto é controlado pelo capacitor C_T .

6.5.2 - Transistores de Excitação

O valor da frequência de chaveamento dos transistores de saída do circuito integrado é a metade da frequência gerada no oscilador.

Por exemplo: se a frequência desejada na fonte

chaveada é de 20 KHz, a frequência do oscilador tem que ser o dobro (40 KHz). Estes transistores de excitação funcionam defasados de 180° .

Os pulsos do PWM gerado, com chaveamento dos transistores do circuito integrado são verificados experimentalmente na Figura 6.13.

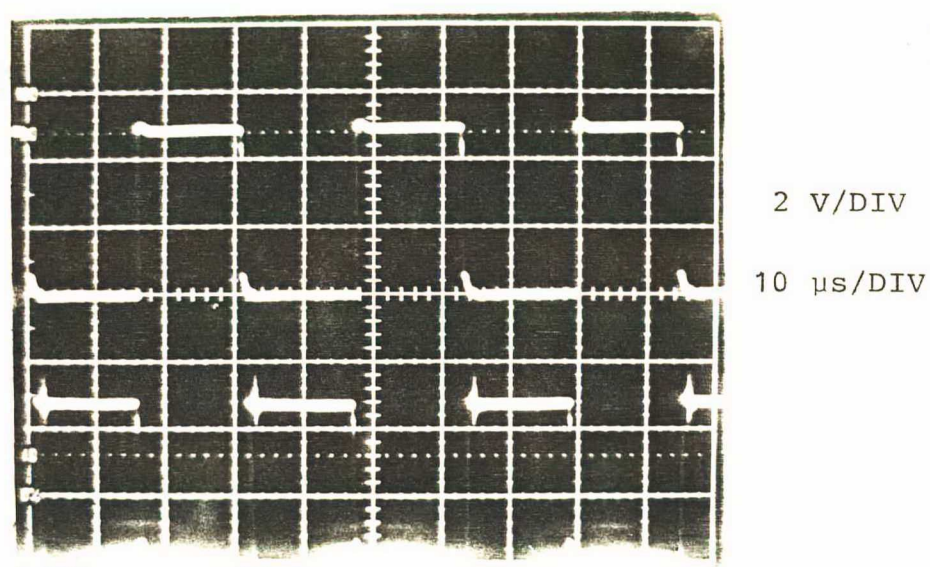


Figura 6.13 - As Duas Saídas do PWM do Circuito de Controle.

6.5.3 - Limitador de Corrente

A função do bloco limitador de corrente é sobrepor-se à saída do amplificador de erro, tomando o controle da largura de pulso. Essa largura cai para cerca de 25% quando a tensão entre as entradas $-C_L$ e $+C_L$ for de 200 mV. Se essa tensão adquirir valor de 10 mV, a razão cíclica será nula. A fórmula para calcular-se o valor da resistência é:

$$\frac{200 \text{ mV}}{I} = R_{LIM} \quad (6.28)$$

$I \rightarrow$ Corrente máxima que pode circular na fonte.

Faz-se necessário o uso de um transformador de corrente para a amostra da corrente do inversor. O circuito utilizado no limitador de corrente visa retificar esta corrente para obter-se um valor contínuo.

Esse circuito está representado na Figura abaixo.

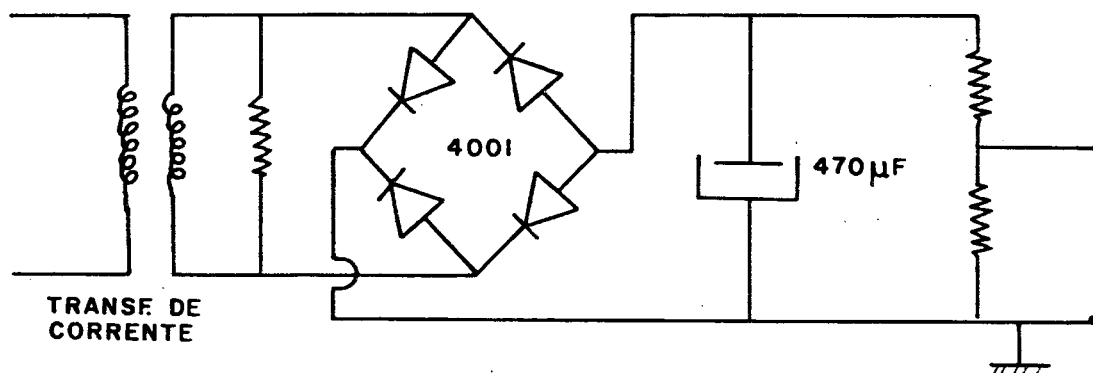


Figura 6.14 - Circuito para Controle da Corrente.

O dimensionamento do transformador de corrente segue a mesma seqüência lógica anteriormente descrita (6.3.3). A baixo encontram-se descritos os dados específicos desse transformador.

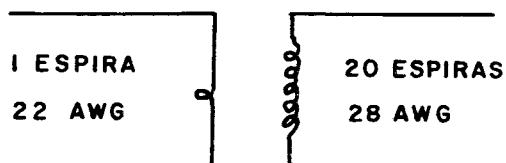


Figura 6.15 - Transformador de Corrente.

$$N_P = 1 \text{ espiras}$$

$$N_S = 20 \text{ espiras}$$

6.5.4 - Circuito Final

O circuito de controle realizado pelo 3524 está representado na Figura 6.16.

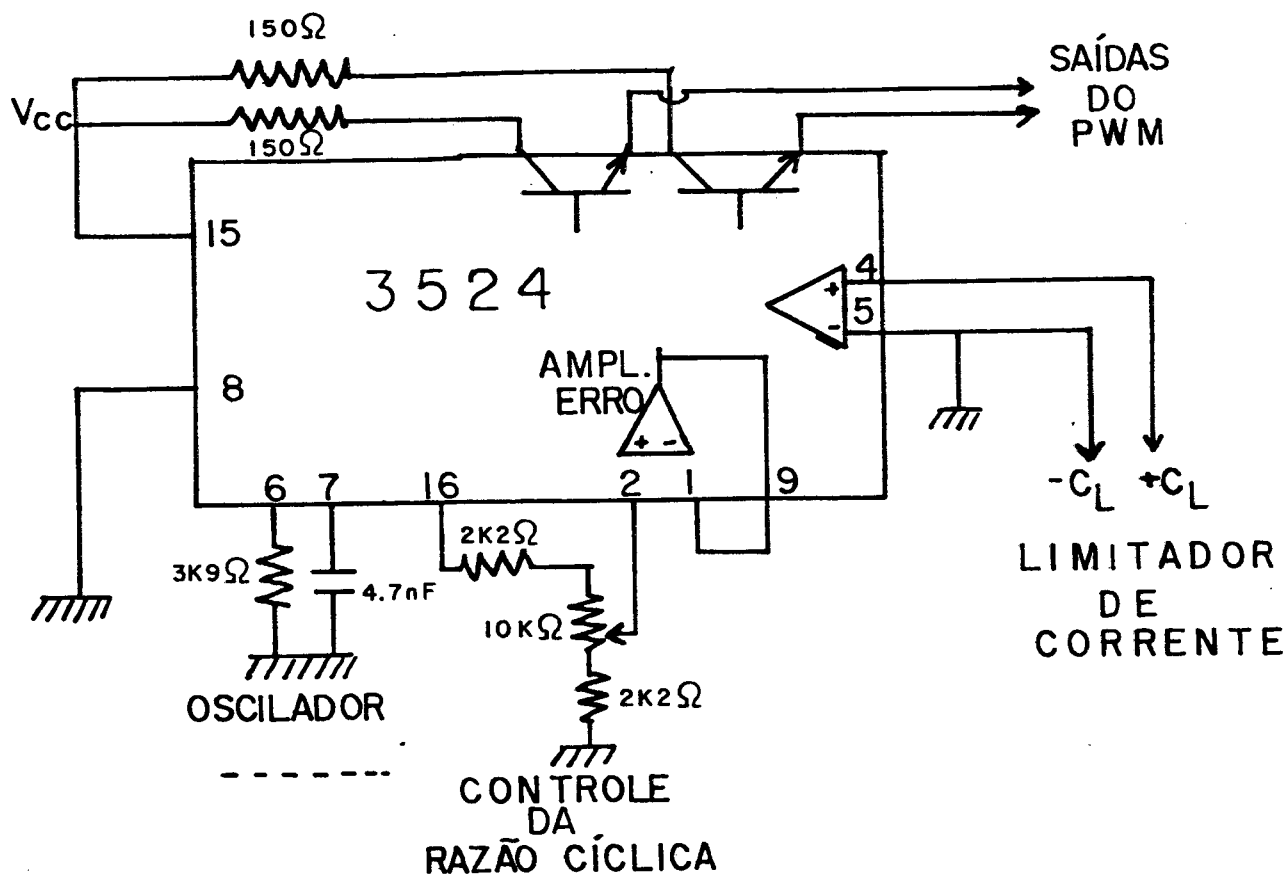


Figura 6.16 - Circuito de Controle.

6.6 - Regulador de Tensão

A Figura 6.17 mostra um regulador de tensão que combina um regulador zener com um seguidor emissor.

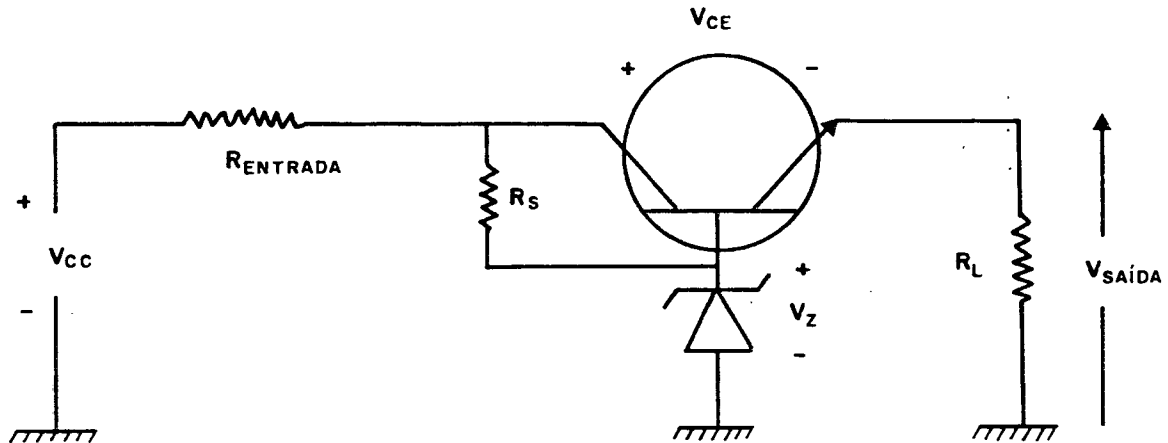


Figura 6.17 - Regulador de Tensão.

A tensão zener é a entrada para a base, portanto sua tensão de saída é:

$$V_{SAÍDA} = V_Z - V_{BE} \quad (6.29)$$

A tensão de entrada (V_{ENT}) não regulada varia de 42 a 56 volts. Com essa variação, a tensão zener, bem como a tensão de saída, permanecerão aproximadamente constantes.

A dissipação de potência do transistor é dada por:

$$P_D = V_{CE} \cdot I_C \quad (6.30)$$

A tensão do coletor emissor é a diferença entre

a tensão de entrada é a de saída.

$$V_{CE} = V_{ENT} - V_{SAÍDA} \quad (6.31)$$

A corrente do coletor é aproximadamente igual à corrente do emissor.

$$I_C \approx I_E \quad (6.32)$$

A desvantagem principal do regulador série é a potência dissipada pelo transistor de passagem. Para diminuir-se a tensão V_{CE} coloca-se um resistor em série na entrada (R_{ENT}).

$$V_{CE} = V_{ENT} - V_{SAÍDA} - V_{R_{ENT}} \quad (6.33)$$

Com isso, V_{CE} diminui, diminuindo, conseqüentemente, sua dissipação de potência.

6.7 - Retificação e Filtragem

Faz-se a retificação com onda completa, necessitando-se de diodos retificadores rápidos.

As fontes de ± 15 V são reguladas para permitir uma limitação de tensão do circuito de controle. Para isso, foram utilizados dois reguladores de tensão integrados LM 7815.

Nas fontes para o comando de base, a regulagem não é necessária.

Em decorrência do uso de alta frequência, necessita-se utilizar capacitores de alto dV/dt , de capacitância menor e volume reduzido. Com isso, obtém-se uma ótima filtragem, reduzindo a ondulação a um nível insignificante.

6.8 - Fonte Chaveada

Todos os circuitos apresentados anteriormente, e que compoem a fonte chaveada de meia ponte são mostrados na Figura 6.18.

O inversor, com suas 10 saídas retificadas e filtradas pode ser observado na Figura 6.19.

6.9 - Conclusões

Concluiu-se que a fonte chaveada implementada possui boa resposta para a alimentação dos circuitos de comando e controle do inversor. A mesma apresenta volume e peso reduzido.

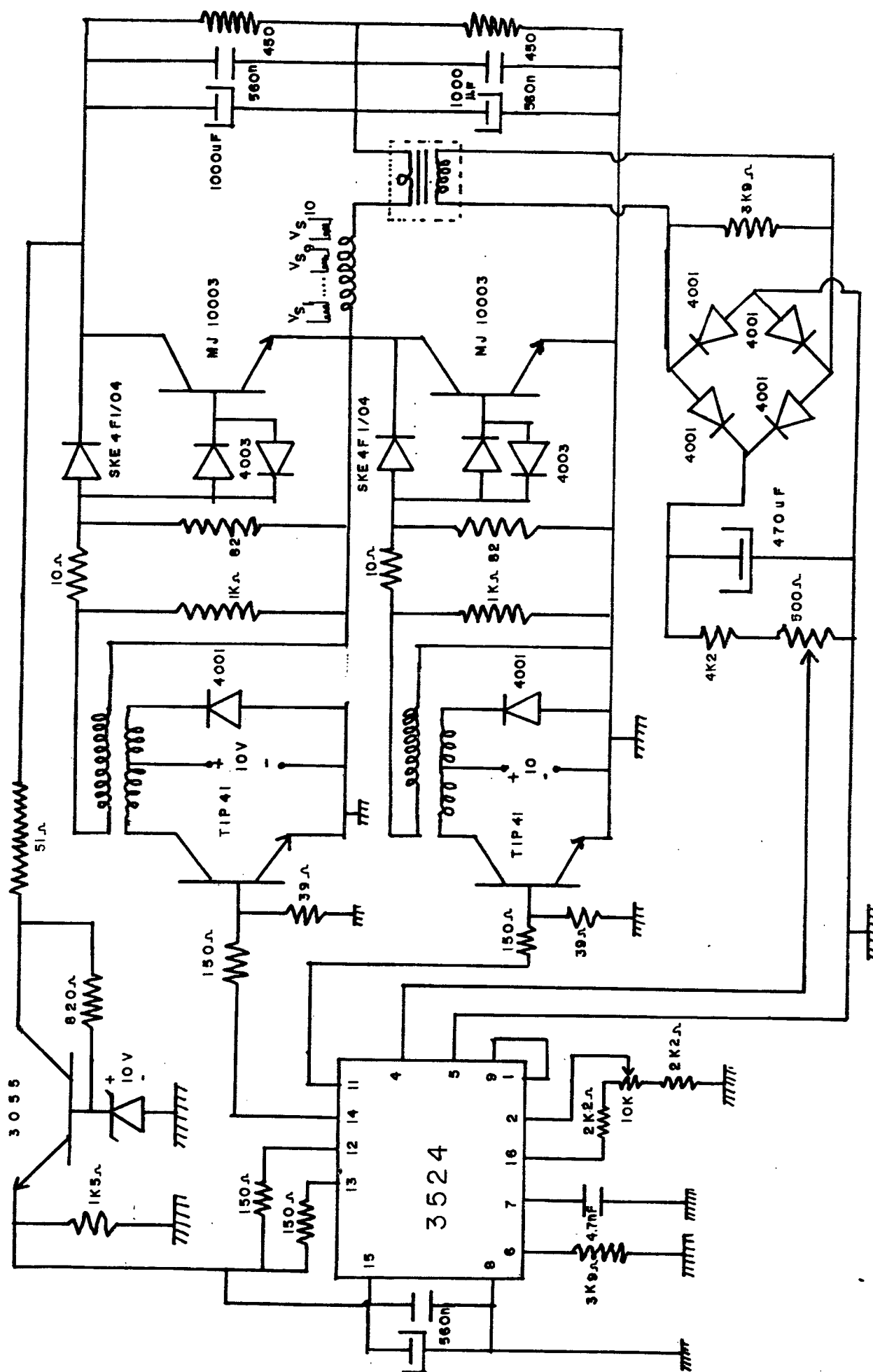


Figura 6.18 - Circuito Completo da Fonte.

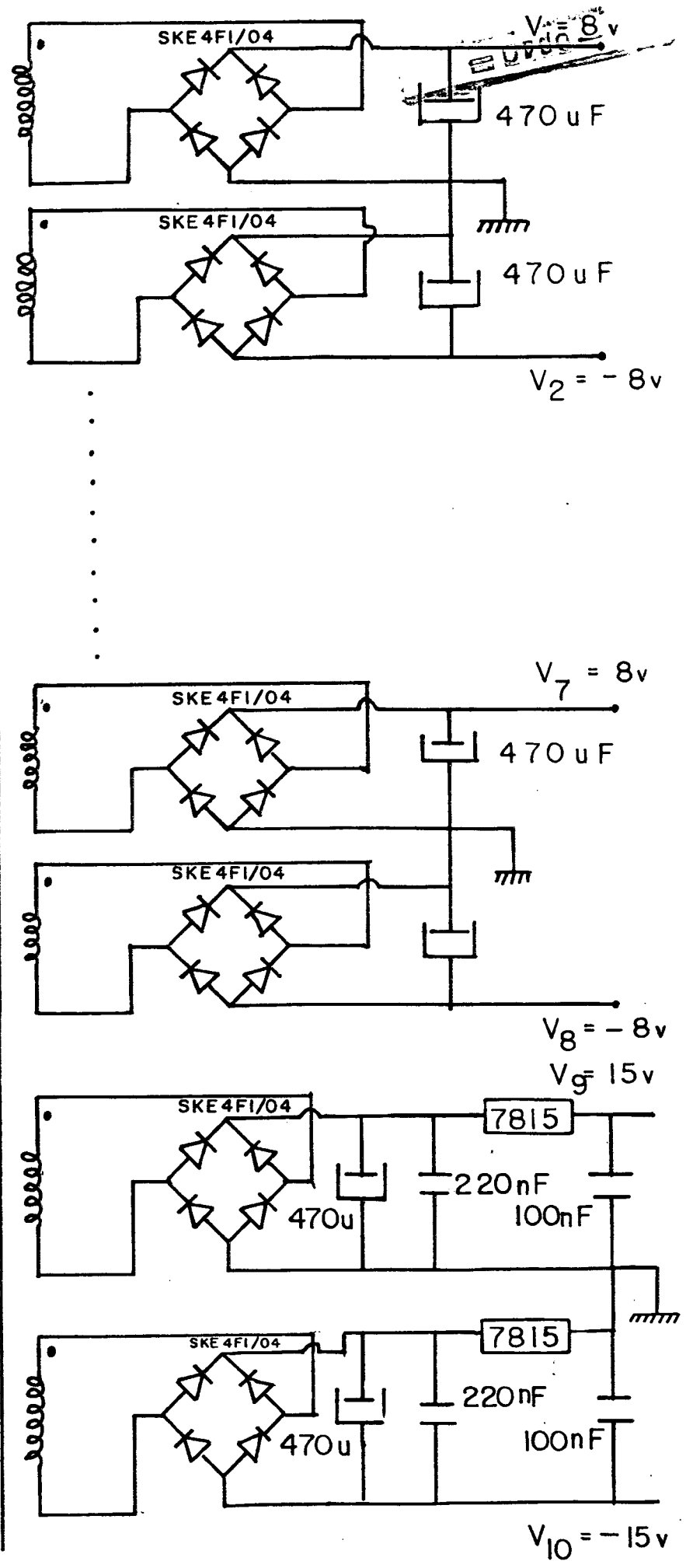
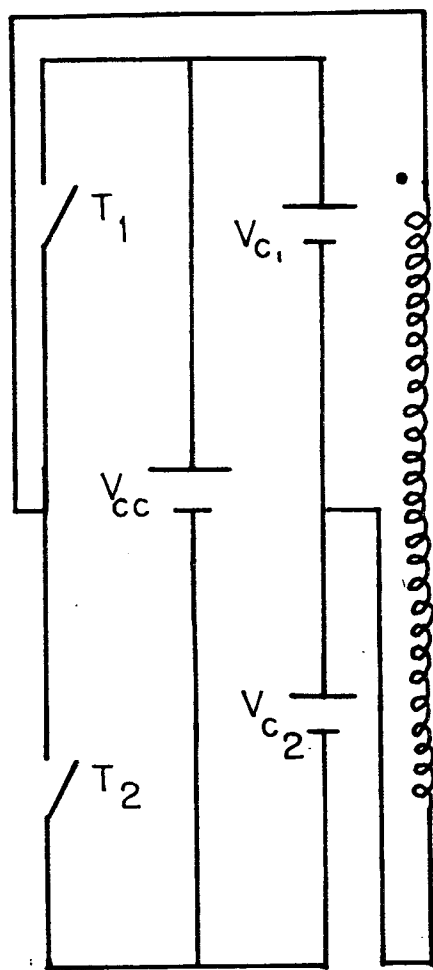


Figura 6.19 - Inversor com 10 Saídas Retificadas e Filtradas.

C O N C L U S Õ E S

O inversor monofásico em ponte tem ótima estabilidade de frequência e controle de tensão eficaz de carga.

O conversor de tensão eficaz de carga para tensão contínua, do regulador de tensão do inversor, tem fácil implementação, elevada velocidade de resposta, baixo nível de erro, volume e peso reduzidos.

Dos dois circuitos de controle utilizados na verificação experimental, nota-se um melhor desempenho para circuitos digitais com memórias, por serem compactas é de fácil montagem. Os circuitos digitais-analógicos causam problemas na precisão da resposta.

O comando de base adotado contribui para a minimização das perdas no transistor, aumentando a velocidade de comutação, propiciando maior rendimento e permitindo operar com frequência maior. O comando de base possui circuito de proteção com elevada precisão.

Através dos resultados experimentais com os dois PWM implementados, observou-se que para um mesmo número de pulsos a modulação fixa apresenta uma melhor resposta.

A modulação de largura de pulso com modulação fixa tem a vantagem de eliminar as harmônicas desejadas. Portanto, eliminando-se um maior número de harmônicas de baixa ordem conseguir-se-á aumento na frequência de corte e redução do filtro quanto ao volume, peso e custo.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] - DEWAN, S. B. & STRAUGHEN A. - Power Semiconductor Circuits
A Wiley - Interscience Publication John Wiley & Sons,
Toronto, Canadá, 1975.

- [2] - BEDFORD, B. D. & HOFT, R. G: - Principles of Inverter
Circuits - John Wiley & Sons, New York, Estados Uni
dos, 1976.

- [3] - PERIN, A. J. - Pulsadores a Transistores de Potência pa
ra o Controle de Máquinas de Corrente Contínua, Tese
de Mestrado - UFSC, Junho de 1980.

- [4] - THOMSON - CSF Division Semiconducteurs Sescosem. "Le
Transistor de Puissance Dans Son Environnement.
Courbevoie, France, 1978.

- [5] - CHRYSSIS, George - High Frequency Switching Power Supplies,
Theory an Design, MacGraw - Hill, 1984.

- [6] - GUTMANN J. A. & SUVÃ R. T. - A Line Operated, Regulated
5 V/50A Switching Power Supply, Motorola Semiconductor
Products Inc. An-767 Application note, 1976.

- [7] - ICOTRON, BOLETIM TÉCNICO INFORMATIVO. - Transformador
de Ferrite para Fontes - switch-mode, Agosto/Setembro,
1983, pp. 2-4.

- [8] - "Voltage Regulator Handbook" - National Semiconductor, pags. 10 - 144 a 10 - 159, 1980.

- [9] - "Analog Devices", Analog Signal Processing Components Vol. 1, pp. 6 - 43 - 47, 1978.

- [10] - RAMAMURTHI, U. P. and RAMASWAMI, BELLAMKANDA. - A Novel Three-Phase Reference Sine-Wave Generator for PWM Inverters, IEEE Transactions on Industrial Electronics, Vol. I.E - 29, no. 3. Agosto, 1982.

- [11] - PATEL, H. & HOFT, R. - Generalized Techniques of Harmonic Elimination and Voltage Control in Thyristor Inverters: Part I - Harmonic Elimination. IEEE Trans. on I. A., Vol. IA-9, Nº 3: 310-317. 1973.

- [12] - DEWAN, S. B. & ZIOGAS, P. D. - Optimum Filter Design for a Single - Phase Solid - State UPS System. Vol. IA-15, Nº 6, 664-669, November/December 1979.

- [13] - MANZOR, CARLOS EDGARDO TAGLIARI - Estudo e Realização de um Inversor Monofásico de Alta Tensão e Alta Frequência para Aquecimento Indutivo. 167 F. Dissertação (M) Pós-Graduação em Engenharia Elétrica, UFSC, Florianópolis, pag. 65 - 68, 1985.